

الجمهورية الشعبية الديمقراطية الجزائرية  
République algérienne démocratique et populaire  
وزارة التعليم لعالي و البحث لعلمي  
Ministère de l'enseignement supérieur et de la recherche scientifique  
المركز الجامعي لعين تموشنت  
Centre Universitaire Belhadj Bouchaib d'Ain-Temouchent  
Institut des Sciences et de la Technologie  
Département de Génie Mécanique



**Projet de fin d'études**

**Pour l'obtention du diplôme de Master en :**

**Domaine : SCIENCE ET TECHNOLOGIE**

**Filière : GENIE MECANIQUE**

**Spécialité : CONSTRUCTION MECANIQUE**

**Thème**

*Réduction du gauchissement d'un empilement de couches minces destiné à la fabrication de microcomposants électronique*

**Présenté Par :**

1) BOUKERNAFA MOHAMED

2) BELHENINI SOULEYMAN

**Devant les jurys composés de :**

**BENSAAD Bourassia**

**BELHENINI Soufyane**

**BAHRAM Kaddour**

**EL FATMI Imad**

**Pr**

**MCA**

**MCB**

**Doc**

C.U.B.B (Ain T'émouchent) Présidente

C.U.B.B (Ain T'émouchent) Encadrant

C.U.B.B (Ain T'émouchent) Examineur

C.U.B.B (Ain T'émouchent) Co-encadrant

*Année universitaire 2019 /2020*

## Remerciement

Nous exprimons tous nos remerciements à ALLAH le Tous puissant de m'avoir donnant le courage, la volonté et la patience de mener à terme ce présent travail. Ce travail de recherche a été réalisé au Centre Universitaire Belhadj-Bouchaib d'Ain Témouchent (CUBBAT), sous la direction de Monsieur Soufyane Belhenini.

Nous tenons à lui exprimer notre gratitude et notre profonde reconnaissance pour avoir accepté l'encadrement de notre mémoire. Tout au long de la thèse, il a su orienter et diriger notre travail, se montrer disponible, nous guider et nous conseiller tout en nous témoignant une grande confiance.

Nos remerciements vont également aux membres du jury qui ont accepté d'examiner ce travail.

Un grand merci à tous les amis et collègues de la promotion M2 spécialité construction mécanique.

Enfin, nous tenons à remercier toute nos familles et nos amis qui par leurs encouragements, toute personne qui a participé de près ou de loin à l'exécution ce travail.

## ***Dédicace***

*A mes chers parents, pour tous leurs sacrifices, leur amour, leur soutien.*

*A mes enfants YACINE et MERIEM.*

*A mes chères sœurs pour leurs encouragements permanents, et leur soutien moral*

*A mes chers frères pour leur appui et leur encouragement*

*A toute ma famille BOUKERNAFA pour leur soutien tout au long de mon parcours universitaire.*

*Que ce travail soit l'accomplissement de vos vœux tant allégués, et le fruit de votre soutien.*

***Boukernafa Mohamed***

## ***Dédicaces***

*Tout d'abord nous remercions le dieu de nous avoir aidés à finir notre mémoire en pleine santé et sans difficulté.*

*Mes plus sincères dédicaces vont à mes chers parents et à mes chers frères qui m'ont toujours encouragé dans la poursuite de mes études, ainsi que pour leur patience, leur aide et leur soutien tout au long de ces années d'études.*

*Sans oublier bien sûr :*

*Ma très chère femme.*

*Mes très chers enfants Othman et Adel.*

*Mes sœurs.*

*L'ensemble du personnel du district GAZ de Béni Saf sans exception.*

*Ma famille.*

*Mes amies sans exception.*

***Belhenini Souleyman***

# Résumé

Les microcomposants électroniques sont nécessaires. On les trouve dans la majorité d'équipement électronique. Aujourd'hui la technique permet une réduction importante de tout en fonctionnalités complexe et avec une mise en œuvre simplifiée. La fabrication des microcomposants est basée sur l'empilement des couches minces, la procédure de dépôt d'une couche métallique et diélectrique déposée sur un substrat en silicium sous forme de la plaquette. Les différentes températures de dépôt des différentes couches et les différences de coefficients de dilatations thermiques des matériaux de l'empilement conduisent à l'apparitions de contraintes résiduelles d'origine thermique. Le niveau de ces contraintes est important et conduit à une déformation de l'empilement de type gauchissement. Pour notre cas, nous avons travail sur modèles numériques avec abaqes d'une simulation permettant considérer la déformée des plaquettes. Nous avons étudié l'effet de l'épaisseur du matériau sur le niveau du gauchissement ainsi que nous avons opté pour le détournage du film métallique pour réduire la déflexion. Le détournage consiste à enlever une partie du film métallique. Nous avons étudié l'impact de la largeur du détournage sur la déflexion de l'empilement.

# Abstract

Electronic microcomputers are needed. They are found in most electronic equipment. Today the technique allows a significant reduction of all complex functionalities and with a simplified implementation. The manufacture of microcomposants is based on the stacking of thin layers, the procedure of deposition of a metal and dielectric layer deposited on a silicon substrate in the form of the wafer. The differential deposition temperatures of the different layers and the differences in coefficients of thermal expansion of the stacking materials lead to the appearance of residual stresses of thermal origin. The level of these stresses is significant and leads to a deformation of the stacking of the buckling type. For our case, we work on numerical models with abacus of a simulation allowing to consider the deformed platelets. We studied the effect of the thickness of the material on the level of warping as well as we opted for the clipping of the metal film to reduce deflection. Trimming involves removing part of the metal film. We studied the impact of the width of the trimming on the deflection of the stacking.

## ملخص

لقد بلغت المكونات الدقيقة الإلكترونية تطورا هائلا للغاية بسبب استخدامها المهم لجميع المتخصصين في مختلف المجالات، إن التطور الملحوظ في هذا المجال راجع إلى احتياجات العصر. إن تصنيع المكونات الدقيقة في المجال الإلكتروني يعتمد على تكديس الطبقات الرقيقة التي تسمح بتغيير في حجم و شكل لمختلف المعدات.

لقد تطرقنا في مذكرتنا الى دراسة نموذج يتكون من رقاقة على شكل ثلاث طبقات : قاعدة من السيلكون و طبقة معدنية وأخرى عازلة ، تقود درجة حرارة الترسيب للطبقات المختلفة والفروقات في معاملات التمدد الحراري لمواد التكديس إلى ظهور الضغوط المتبقية من المنشأ الحراري، هذه الضغوط ذات مستوى عالي و الذي يؤدي بدوره إلى التشوه في المجموعة ، كما توضح المحاكاة تأثير سمك المادة على مستوى الترسيب، و لقد اخترنا دراسة الطبقة المعدنية لتقليل الانحراف والتشوه بإزالة جزء منها إضافة إلى مناقشة تأثير سمك الطبقة المعدنية و كذا تأثير عرض القطع على انحراف المجموعة.

## Table des matières :

Remerciements.....	2
Dédicace .....	3
Résumé.....	7
Table des matières.....	10
Liste des tableaux.....	13
Liste des figures.....	13
Nomenclature.....	15
Introduction général.....	17
Chapitre I:Recherches bibliographiques sur la fabrication des microcomposants électroniques.....	19
I.1Historique sur l'électronique et de ses composants .....	20
I.2.Procédés de fabrication des composants électronique .....	21
I.2.1. Généralités .....	21
I.2.2. La fabrication des composants.....	21
I.2.3. Etapes de fabrication d'un microcomposant électronique .....	21
I.2.3.1. procédés de dépôts .....	22
I.3. Les plaquettes de silicium .....	26
I.3.1 Elaboration des plaquettes de silicium monocristallin .....	27
I.4 .Les couches minces déposées sur les substrats en silicium .....	30
I .4.1. Introduction .....	30
I .4.2. Définition d'une couche mince .....	30
I .4.3. Formation d'une couche mince .....	31
I .4.4. Le choix du procédé de dépôt de couches minces .....	32
I .4.5. Les techniques de dépôt des couches minces .....	32
I .4.5.1. Dépôt chimique en phase vapeur.....	32
I .4.5.2. Technique de dépôts physiques en phase vapeur PVD .....	33
I .4.5.3.la technique sol-gel .....	33
I.5.Les contraintes résiduelles dans les composants électroniques et leurs impacts sur la qualité et la fiabilité .....	34
I.5.1.Définition des contraintes résiduelles .....	34
I.5.2.Contraintes du 3ème ordre.....	36
I.5.3. Contraintes du 2ème ordre .....	36

I.5.4. Contraintes du 1er ordre .....	36
Chapitre II: Contraintes résiduelles et gauchissement des plaquettes de silicium.....	37
II.1.Origine des contraintes résiduelles dans les empilements de couches minces	38
sur un substrat en silicium .....	
II.1.1. Les contraintes thermiques.....	39
II.2.Conséquences des contraintes résiduelles .....	40
II.2.1.Déflexion des plaquettes de Si(Gauchissement).....	40
II.2.2. Les défauts sur les composantes électroniques (défaillances).....	42
II.2.3.Impact sur la fiabilité des composantes électroniques .....	44
II.3.Technique expérimentales de mesure du gauchissement .....	44
II.3.1.Diffraction des rayons X .....	45
II.3. 2 : Montage optique de mesure de courbure .....	47
II.4.Techniques permettant de réduire le gauchissement des plaquettes.....	48
II.4.1.Le détournage .....	48
II.4.2.Le recuit.....	48
II.5.Proposition d'une solution permettant de réduire le gauchissement.....	49
Chapitre III: Analyse numérique des gauchissements des plaquettes de silicium.....	50
III.1 La simulation numérique par éléments finis dans le domaine de la	51
microélectronique.....	
III.1.1 Présentation du logiciel de calcul abaqus/cae .....	51
III.2. Présentation de nos modèles numérique .....	51
III.2.1. Géométries .....	52
III.2.2. Assemblage et interactions .....	53
III.2.3. Propriétés des matériaux.....	53
III.2.4. Maillage.....	54
III.2.5.Conditions aux limites et de chargement.....	55
III.2.6. Sensibilités au maillage.....	57
III.3.Validation du modèle numérique.....	57
Chapitre IV: Résultats et discussions.....	59
Introduction.....	60
IV.1.Effet des épaisseurs des couches déposée sur les gauchissements.....	60
IV.2. Effet de l'épaisseur du substrat sur les gauchissements.....	63
IV.3.Effet de la largeur de détournage sur les gauchissements.....	66

Conclusions générale.....	69
Référence bibliographique.....	70

### Liste des tableaux :

Tableau II.1 : Principaux défauts des composantes électroniques.....	43
Tableau III.1 : Les caractéristiques géométriques du modèle simulé.....	53
Tableau III.2 : Les propriétés des matériaux.....	54
Tableau III.3 : Tableau de la comparaison entre valeur .....	58

### Liste des figures :

Figure I.1 : Les images des chercheurs a) J.A. Fleming, b) L. de Forest, d) W.H. Brattain, e)W.Schokley.....	20
Figure I.2 : Des principales étapes de fabrication d'une puce en silicium.....	22
Figure I.3 : les principales étapes de dépôts de passivation.....	23
Figure I.4 : Coupe d'un plot pour le montage Flip Chip.....	25
Figure I.5 : les étapes pour souder et fiabiliser les puces (Flip Chip).....	26
Figure I.6 : Cristallisation d'un lingot (A : mise en contact du lingot), (B et C : tirage du corps du lingot) .....	27
Figure I.7 : Tirage d'un lingot par la technique Czochralski. Le diamètre du lingot est lié aux paramètres physiques en cours de tirage.....	28
Figure I.8 : Équeutage du lingot .....	28
Figure I.9 : Méplats d'identification des plaquettes.....	29
Figure I.10 : Découpage des plaquettes.....	30
Figure I.11 : Diagramme des étapes du procédé de fabrication des couches minces.....	32
Figure I.12 : Schéma de la mise en compression des couches superficielles.....	35
Figure I.13 : Illustration des trois ordres des contraintes résiduelles.....	35
Figure II.1: Origine des contraintes thermiques dans un film mince refroidi.....	38
Figure II.2: Courbure du wafer .....	41
Figure II.3 : Courbure d'une plaquette bicouches.....	41
Figure II.4 : Représentation schématique de la déformation d'une plaquette.....	42
Figure II.5 : Fonction de fiabilité.....	44
Figure II.6 : Les déformations de type de gauchissement d'un ensemble couche mince-substrat .....	45
Figure II.7 : Géométrie utilisée pour l'analyse des déformations en diffraction des rayons X .....	46
Figure II.8 : Principe de mesure de courbure par diffraction des rayons X.....	46

Figure II.9 : Principe de la mesure de courbure par déflexion laser.....	47
Figure II.10 : Représentations du détournage.....	48
Figure II.11 : Recuit des plaquettes de silicium.....	48
Figure III.1 : Disque du wafer .....	52
Figure III.2 : Présentation de la géométrie simulée.....	53
Figure III.3 : Le maillage de la plaquette dans l'épaisseur.....	55
Figure III.4 : Blocage en déplacement (U1 et U2) de la plaquette.....	55
Figure III.5 : Blocage en rotation (UR3) de la plaquette.....	56
Figure III.6 : Le cycle de température imposé.....	57
Figure III.7 : Résultats de modèle numérique.....	58
Figure IV.1 : Déflexion de l'empilement substrat+couche diélectrique (pas de film métallique/ cas de référence).....	61
Figure IV.2 : Déflexion de l'empilement avec 100 nm d'épaisseur du film métallique.....	61
Figure IV.3 : Déflexion de l'empilement avec 150 nm d'épaisseur du film métallique.....	62
Figure IV.4 : Déflexion de l'empilement avec 300 nm d'épaisseur du film métallique.....	62
Figure IV.5 : Evolution de la déflexion en fonction de l'épaisseur de la couche métallique.....	63
Figure IV.6 : Déflexion de l'empilement avec un substrat de 125 $\mu\text{m}$ d'épaisseur.....	64
Figure IV.7 : Déflexion de l'empilement avec un substrat de 250 $\mu\text{m}$ d'épaisseur.....	64
Figure IV.8 : Déflexion de l'empilement avec un substrat de 375 $\mu\text{m}$ d'épaisseur.....	65
Figure IV.9 : Déflexion de l'empilement avec un substrat de 500 $\mu\text{m}$ d'épaisseur.....	65
Figure IV.10 : Effet de l'épaisseur du substrat sur la déflexion de l'empilement.....	66
Figure IV.11 : Déflexion de l'empilement sans détournage.....	67
Figure IV.12 : Déflexion de l'empilement avec un détournage de 2 mm.....	67
Figure IV.13 : Déflexion de l'empilement avec un détournage de 3 mm.....	68
Figure IV.14 : Evolution de la déflexion en fonction de la largeur de détournage du film métallique.....	68

## Nomenclature :

$\alpha$	Coefficient de dilatation thermique	[K <sup>-1</sup> ]
$\nu$	Coefficient de poisson	-
$\epsilon$	La déformation de la plaquette	-
E	Module de Young	[Mpa]
T	Température	[C°]
U	Déplacement	[mm]
Wafer	Plaquette sur laquelle sont déposées puis gravées les couches constitutives des composants électroniques. Celles-ci peuvent être en Silicium par exemple	
USG	(Undoped Silicate Glass) : couche diélectrique (passivation)	
PSG	(Phospho-Silicate Glass)	
[UV]	ultras violet	

# Introduction générale

## **Introduction générale :**

La fabrication des composants électronique est une vaste industrie en forte croissance depuis les années 1970. L'industrie électronique est au service de plusieurs domaines notamment l'informatique, l'électronique civile et militaire et les équipements médicaux. La demande croissante de composants électroniques de petites tailles pour des utilisations mobile a poussé les ingénieurs à changer les techniques de fabrication. Les nouvelles techniques de fabrication sont basées sur la réalisation de plusieurs centaines de microcomposants sur un substrat en silicium généralement. Les microcomposants sont constitués d'un empilement de couches minces conductrices et isolantes avec des prises de contact électriques entre elle. La nature des matériaux utilisés, leurs dimensions et dispositions donnent aux microcomposants leurs fonctions électroniques. Cette nouvelle technologie basée sur l'empilement de couches minces présente des problèmes mécaniques notamment. En effet, l'empilement de couches de minces de matériaux différents (coefficients de dilatations thermiques différents) se fait à des températures variables. La variation de la température provoque des contraintes résiduelles d'origine thermique. Le niveau élevé de ces contraintes conduit à une déformation de type gauchissement (déflexion) de l'empilement. Cette déformation doit être la plus faible possible pour ne pas impacter le bon fonctionnement des microcomposants électroniques.

L'objectif de ce travail porte sur l'estimation numérique de la déformation d'un empilement de couches minces déposées sur un substrat relativement épais. L'approche numérique est validée par des comparaisons avec des résultats expérimentaux. Le modèle numérique validé est utilisé pour étudier l'influence de certains paramètres géométriques sur l'amplitude de la déflexion de l'empilement.

En plus de l'introduction générale et la conclusion générale, le travail présenté dans ce mémoire comporte quatre parties :

La première partie présente un résumé des recherches bibliographiques sur la fabrication des microcomposants électroniques. Nous rappelons l'historique de l'électronique les procédés de fabrication des composants électroniques et les nouvelles techniques de fabrication basées sur les empilements de couches minces sur les plaquettes de silicium.

La deuxième partie est consacrée aux contraintes résiduelles et gauchissement des plaquettes de silicium. L'origine des contraintes résiduelles dans les empilements des couches minces sur un substrat en silicium a été présentée. Nous avons donné les conséquences des contraintes résiduelles. Les techniques expérimentales de mesure le gauchissement y ont été

présentés. Nous avons présenté les techniques permettant de réduire la déflexion des plaquettes.

Dans la troisième partie, nous avons présenté nos modèles numériques visant à estimer la déflexion d'un empilement de deux couches minces déposées sur un substrat en silicium. La démarche de simulation par la méthode des éléments finis réalisée en utilisant le code de calcul Abaqus à été détaillée.

La dernière partie donne les résultats de nos simulations. Dans cette partie, l'effet de l'épaisseur de la couche métallique sur la déflexion de l'empilement à été discuté. L'évolution de la déflexion en fonction de l'épaisseur du substrat à été présentée et commentée. A la fin de cette partie, nous avons présenté les résultats de la technique utilisée pour réduire la déflexion (détourage).

**Chapitre I**  
**Recherches bibliographiques**  
**Sur la fabrication des microcomposants**  
**électroniques**

### **I.1. Historique sur l'électronique et de ses composants :**

L'histoire de l'électronique a été commencée en 1904 par John Alexandre Fleming [1], un ingénieur anglais, a inventé le premier dispositif électronique qui est la diode (un bipède électronique), qui a un sens de branchement. Elle existe sous plusieurs formes, avec une tension de référence, à partir de la quelle, le courant qui travers peut s'envoler, la tension restant fixe, et la diode se comporte presque comme un fil [2].

A partir de 1906, le principe est amélioré par l'Américain Lee de Forest et inventé la triode. En 1947 trois physiciens W.H.Brattain, J.Bardeen et W.Shochley au niveau de laboratoire de Bell en Amérique [1] ont inventés le premier transistor qui est principalement dévissée en deux types : la technologie bipolaire et la technologie MOS (Métal-Oxyde Semidiconductor).

Dizaine d'années après (en 1958), l'américain Jack Kilby a inventé le premier circuit intégré (CI), ce circuit intégré est divisé en deux catégories, l'un est appelé le circuit intégré analogique, et l'autre est le circuit intégré numérique. En 2005, le chercheur a introduit un microprocesseur (le circuit intégré le plus complexe) qui est un morceau de plaque de silicium carré d'environ 2,5 cm de côté. Il peut comporter millions de composants [1].



Figure I.1 : Les images des chercheurs a) J.A. Fleming, b) L. de Forest, d) W.H. Brattain, e) W.Schokley.

## **I.2.Procédés de fabrication des composants électronique :**

### **I.2.1. Généralités :**

Les composants électroniques comprennent les tubes à électrons exemple tubes de réception, les produits à semi-conducteurs transistors, diodes et affichages à cristaux liquides, ainsi que divers composants passifs et autres condensateurs, résistances, bobinages, transformateurs [3].

### **I.2.2. La fabrication des composants :**

La fabrication de composants électroniques se concentre fortement sur la production de semi-conducteurs et de capteurs. Elle se situe en amont du cycle de production et offre de multiples débouchés notamment dans les activités des équipements électroniques, des instruments de précision ainsi que microcomposants. [4]

Les micros composants électroniques repose sur un grand nombre de procédés qui permettent au final d'obtenir des composants élémentaires tels que les résistances, diodes, transistors, ou les Circuits Intégrés.[5] Toute fabrication s'effectuera dans une salle blanche, salle dont l'atmosphère est contrôlée en température et humidité et dont le nombre de particules de poussières doit être le plus faible possible.[5]

### **I.2.3. Etapes de fabrication d'un microcomposant électronique :**

La fabrication d'une puce électronique consiste à réaliser sur quelques centimètres carrés de surface et quelques microns d'épaisseur un assemblage d'une multitude de composants interconnectés de silicium appelées substrats « wafer ». Des opérations de dépôt de couches minces, de gravure, de photolithographie, de dopage sont menées afin de réaliser la fonction électronique désirée [9]. Le passage d'un lingot de silicium à un boîtier contenant une puce est schématisée par la figure suivante [6].

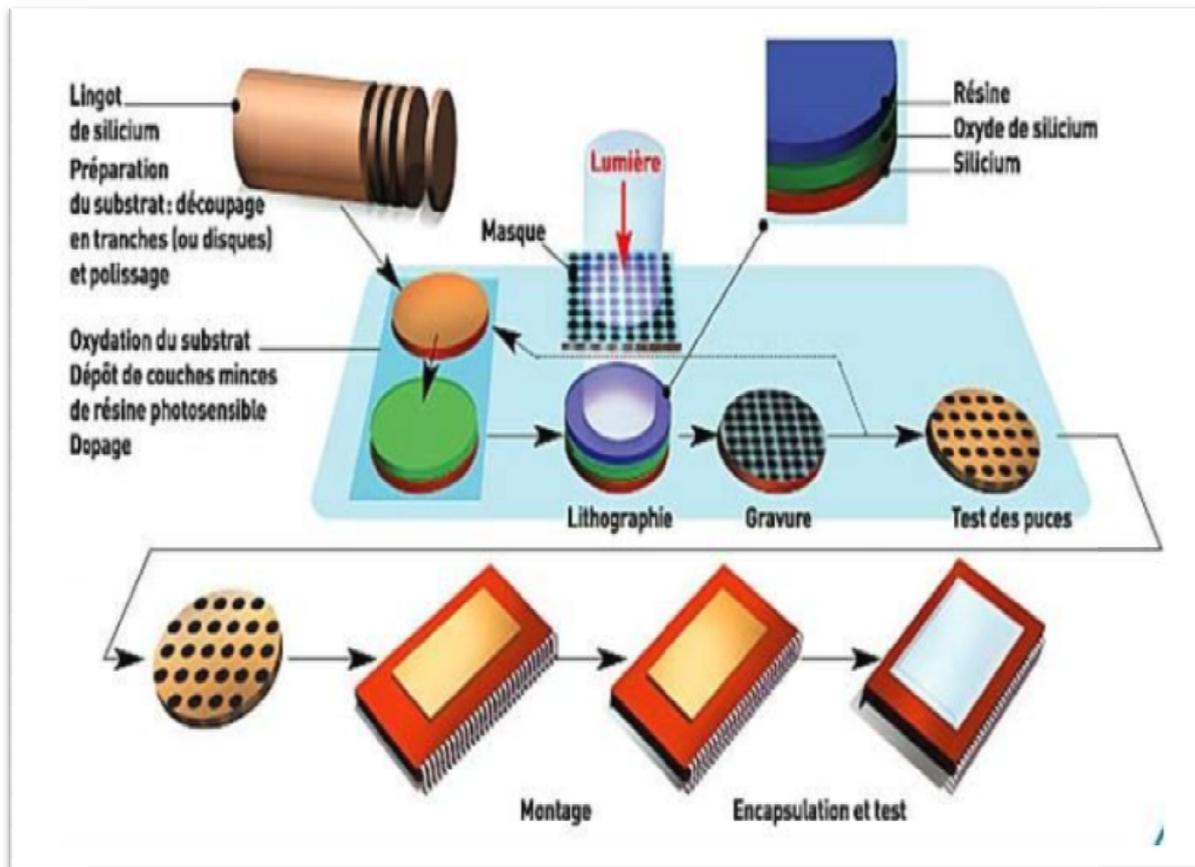


Figure I.2 : des principales étapes de fabrication d'une puce en silicium [6].

Les principales étapes qui permettent de donner au microcomposant électronique ses fonctions électroniques sont :

### I.2.3.1. procédés de dépôts :

Des plusieurs paramètres liés aux procédés. Les différents dépôts ont une influence sur la résistance mécanique des composants. Pour cette raison cette partie présente les techniques utilisées pour déposer les couches métalliques ainsi que les couches isolantes [7].

#### ➤ Dépôts de passivation :

Les oxydes et passivations (diélectriques) sont généralement déposés par des procédés de photogravure. Les variations dans le procédé peuvent être liées aux températures utilisées, à la finesse des motifs du masquage ainsi qu'au type de résine, certaines résines étant dédiées aux couches épaisses exemple [7]. Les principales étapes de dépôts de passivation est montrés sur la figure suivante.

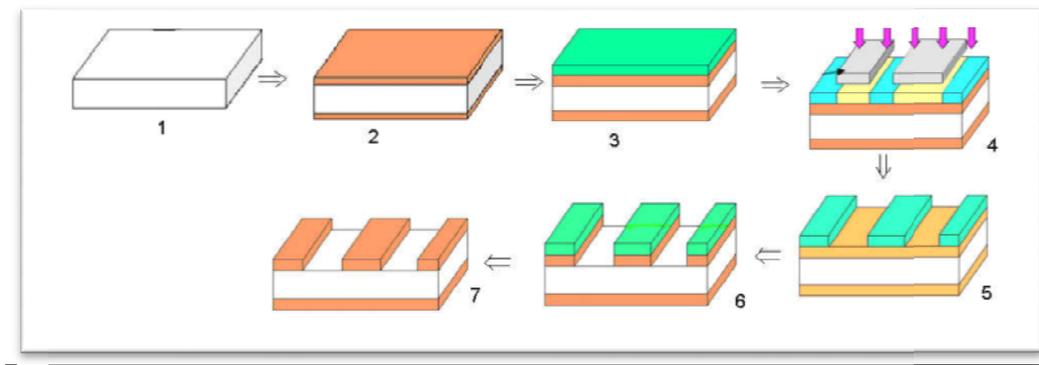


Figure I.3 : les principales étapes de dépôts de passivation [7].

- **Préparation du support de base** : substrat en silicium
- **Oxydation** : Il est impossible d'oxyder partiellement une plaquette, celle-ci est oxydée ( $\text{SiO}_2$ ) sur toute sa surface, puis les zones non désirées sont retirées par un procédé de photogravure.
- **Dépôt de résine** : la plaquette est recouverte d'un film de résine photosensible.
- **Insolation – Photolithographie**: On procède à l'alignement (manuel ou automatique) d'un masque sur la plaquette afin de cacher certaines parties de celles-ci. Seules les parties non masquées vont réagir aux rayons UV : la résine se polymérise.  
[UV] : ultras violet.
- **Développement** : Lorsqu'on utilise de la résine négative, seules les zones non exposées aux UV (c'est-à-dire masquées) seront dissoutes et éliminées au développement. Pour les résines positives, c'est l'inverse.
- **Gravure** : on fait une gravure (attaque par plasma) pour obtenir l'ouverture de l'oxyde.
- **Retrait de la résine** : la résine restante est devenue inutile, on l'élimine totalement.

Après ces étapes, on obtient un silic. Certains phénomènes sont propres aux dépôts organiques sont dits « planarisants ». En particulier on note un phénomène de plissage lors de l'empilement de plusieurs couches. Notons également que les dépôts Cela est lié à leurs propriétés ainsi qu'à la méthode de dépôt. A l'inverse les dépôts de types minéraux, nommés USG (Undoped Silicate Glass) ou PSG (Phospho-Silicate Glass) ne sont pas planarisants, il y a donc un effet lié au « passage de marche » lorsqu'un relief est rencontré. Ce passage de marche génère des imperfections et éventuellement des amorces de fissures [7]

➤ **Dépôts de métallisations** :

Il y a plusieurs méthodes de métallisations être déposées. Selon vitesses de dépôt et leurs natures. Dans le cas d'une métallisation en aluminium ou aluminium-cuivre, il s'agit d'un dépôt de type PVD (dépôt physique en phase vapeur). Ce fait partie de la catégorie des dépôts sous vide, c'est un ensemble de méthodes pour déposer des films minces par la condensation d'un matériau vaporisé sur diverses surfaces [8]. La méthode de revêtement implique des processus physiques tels que l'évaporation à haute température sous vide ou le bombardement plasma plutôt que d'impliquer des réactions chimiques comme pour les revêtements CVD (Chemical Vapor Deposition) et les différentes variantes de PVD :

- Le dépôt par évaporation
- Le dépôt par évaporation sous faisceau d'électrons.
- Le dépôt par pulvérisation.
- Le dépôt par arc cathodique.
- Le dépôt par laser pulsé [8].

➤ **La technologie FLIP CHIP ou C4 (Control Collapse Chip Connexion) :**

Développé pour la première fois en 1960 par la société IBM pour l'assemblage de circuit intégrés, le montage flip chip est actuellement utilisé par la majorité des grandes sociétés spécialisées en microélectronique de faibles dimension qui permet de diminuer les pertes, d'augmenter la capacité et la densité par rapport à la technique filaire. La puce est retournée de telle sorte que sa face active et ses billes d'interconnexion soient dirigées vers le substrat (circuit imprimé) [8].

La bille généralement en SnPb est réalisée par voie chimique, par "ball-bonding" plus refusions ou par pulvérisation de microbilles qui seront ensuite refondues en phase vapeur (figure I.4).

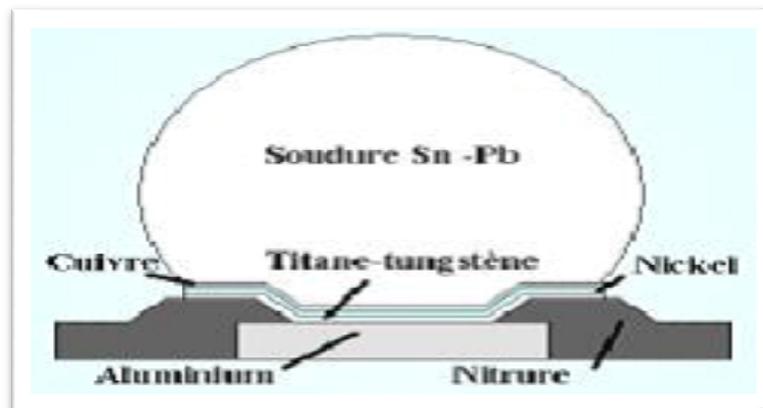


Figure I.4: Coupe d'un plot pour le montage Flip Chip [3].

Cette méthode permet d'avoir de meilleures performances d'augmenter considérablement le nombre de connexions par rapport au micro câblage et d'accroître la densité d'intégration des circuits [8].

Le procédé consiste à déposer sur les plots de sortie de la puce un matériau de connexion, généralement de la brasure puis la puce est retournée (flip chip) et brasée sur un substrat. Les billes de connexion sont les seuls contacts mécaniques entre la puce et le substrat. Après une étape de refusions de la brasure qui permet d'assurer la liaison entre les plots, la connexion entre la puce et le substrat est établie [9]. La figure I.5 montre les étapes pour souder et fiabiliser les puces (Flip Chip).

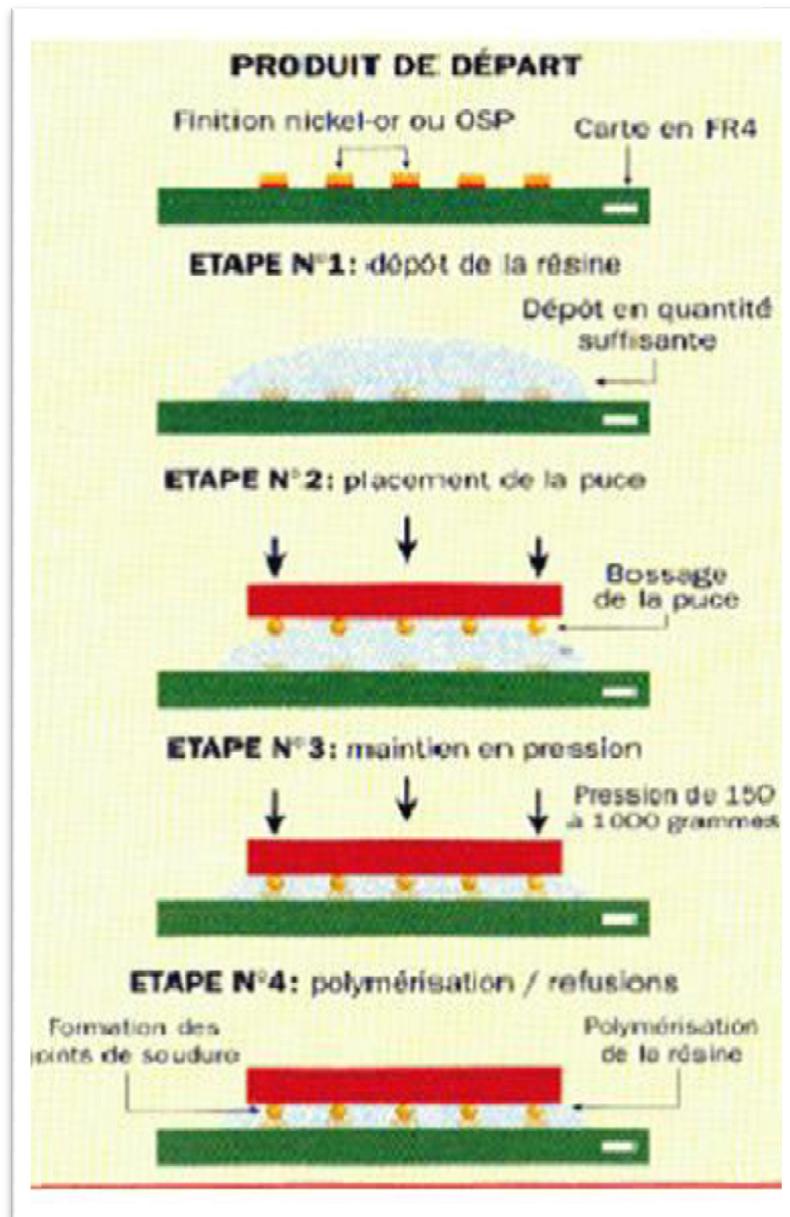


Figure I. 5 : les étapes pour souder et fiabiliser les puces (Flip Chip) [3].

### I.3. Les plaquettes de silicium :

Le silicium est l'un des éléments les plus abondants sur terre sous forme de silice. Ce matériau a l'avantage d'être non toxique et facilement dopable. Il est à la base de l'industrie électronique tels que les diodes, les transistors, les circuits intégrés. Les composants d'aujourd'hui sont élaborés par un dépôt de couches minces conductrices et diélectriques sur un substrat. Parmi les substrats les plus employés on trouve les substrats en silicium. Les

substrats utilisés en industrie électronique sont en forme de plaquettes (plaquettes de silicium (wafer en Anglais) [10].

L'élaboration des plaquettes de silicium nécessite des plusieurs étapes qui débutent par la réalisation d'un cristal sous forme de lingot qui sera en suite découpé en plaquettes [11].

Il existe deux grandes méthodes de cristallisation. La première méthode permet d'obtenir du silicium Poly cristallin (composé de plusieurs cristaux), quant à la deuxième, elle est utilisée pour l'obtention du silicium monocristallin (composé d'un seul cristal) [12]. Le silicium utilisé dans la présente étude est monocristallin, ainsi, nous présentons les étapes suivies pour l'élaboration des plaquettes de silicium monocristallin. Ces étapes sont illustrées par la figure suivante.

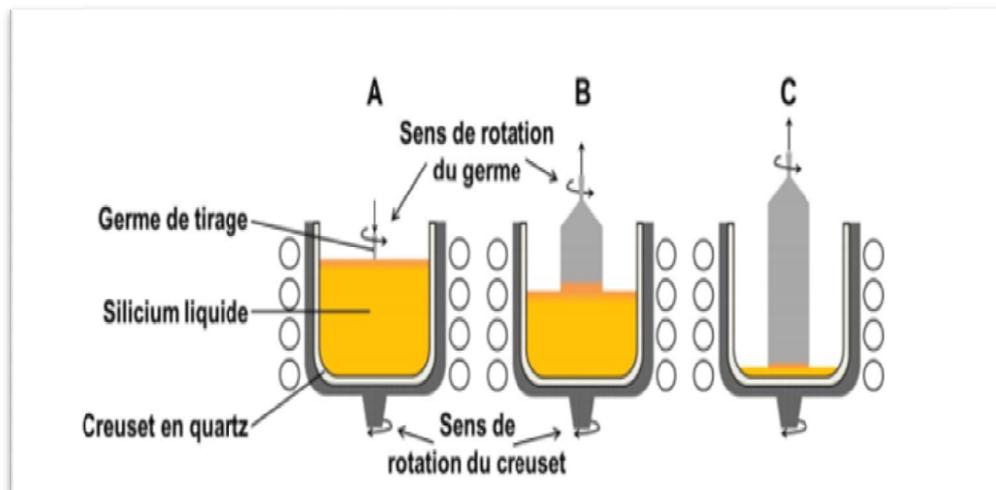


Figure I. 6 : cristallisation d'un lingot (A : mise en contact du lingot),  
(B et C : tirage du corps du lingot)[11].

### **I.3.1 Elaboration des plaquettes de silicium monocristallin :**

#### **➤ Croissance du silicium :**

Le silicium purifié est utilisé pour constituer la charge à introduire dans le réacteur de croissance pour constituer le bain fondu. Cette charge peut être dopée si l'on désire des plaquettes dopées [11].

➤ **Tirage et croissance du cristal :**

A partir d'un germe, on effectue un tirage progressif du lingot moyennant des conditions très précises. On obtient des lingots de différents diamètres suivant la vitesse de tirage. Cette méthode de tirage est appelée "Czochralski" [11].

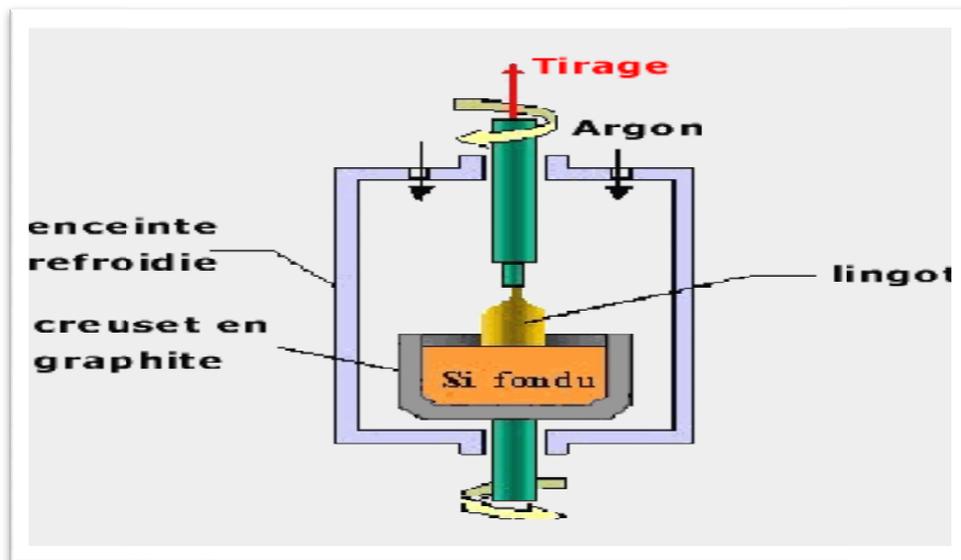


Figure I. 7 : Tirage d'un lingot par la technique Czochralski. Le diamètre du lingot est lié aux paramètres physiques en cours de tirage [11].

➤ **Équeutage du lingot :**

Cette opération consiste à éliminer les extrémités du lingot soit mal cristallisées soit riches en impuretés [11], comme illustrée dans la figure suivante.



Figure I. 8 : Équeutage du lingot [11].

➤ **Polissage cylindrique :**

Lors du tirage le diamètre du lingot varie légèrement ce qui constitue des ondulations à sa surface. Pour obtenir des plaquettes de même diamètre il est nécessaires des procéder à un polissage cylindrique [11].

➤ **Réalisation d'un méplat de référence cristallographique et géométrique :**

Cette étape consiste à réaliser un méplat qui servira comme référence au cours du procédé de fabrication des composants électronique (figure I.9). Ce méplat permet notamment :

- L'orientation des zones de conduction par rapport aux axes du cristal.
- Le repérage des motifs lors de la photolithographie, axes cristallographiques pour la découpe des puces [11].

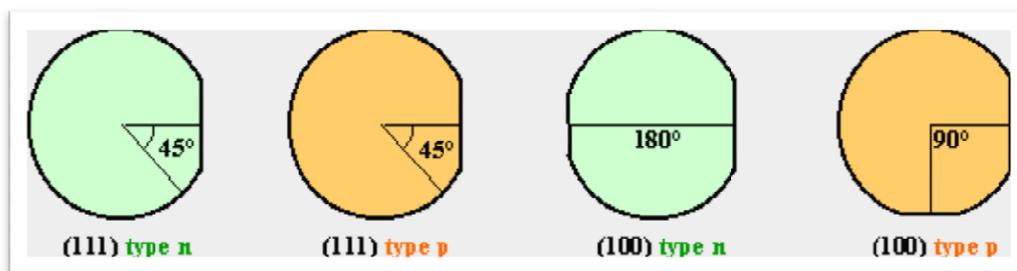


Figure I.9 : Méplats d'identification des plaquettes [11].

➤ **Découpage des plaquettes :**

Aujourd'hui, plus de 95 % des plaquettes de silicium sont fabriquées par le tirage et la découpe de lingots. Cette méthode engendre non seulement une perte de matière première d'environ 50%, les lingots monocristallins sont découpés en plaquettes au diamètre souhaité (en général entre 150mm et 300 mm) [11].

Le découpage s'effectue à l'aide d'une scie diamantée de 400  $\mu\text{m}$  d'épaisseur environ pour les lingots de diamètre important. Des techniques de coupes par scie à fil commencent à être utilisées chez de nombreux fabricants. Dans ce dernier cas les pertes de coupes sont plus faibles, voici la figure I.10 qui montre le découpage des plaquettes.

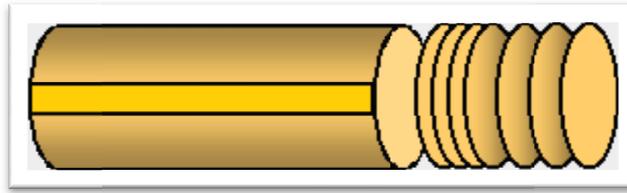


Figure I.10 : découpage des plaquettes [12].

Compte tenu de l'équeutage et du polissage 50% à 60% du lingot est éliminé. En pratique, les plaquettes de dimension supérieure à 150 mm font au moins 500  $\mu\text{m}$  d'épaisseur afin d'éviter une fragilité mécanique. [11].

#### **I.4 .Les couches minces déposées sur les substrats en silicium :**

Dans cette partie nous commencerons dans un premier temps par quelques données générales sur les couches minces, puis nous décrirons ensuite les techniques utilisées pour leurs synthèses.

##### **I .4.1. Introduction :**

Les technologies basées sur l'exploitation des propriétés spécifiques des couches minces qui sont fortement développées à la fin du 20<sup>ème</sup> siècle. Elles sont devenues l'une des voies les plus importantes dans les développements technologiques comme le développement de nouveaux capteurs et des microstructures.

Le dépôt des couches minces est aujourd'hui une technologie clé pour de multiples applications:

- Les micros et nanotechnologies (capteurs mécaniques et chimiques, micro fluidique, actionneurs, détecteurs, optique adaptative, nano photonique...).
- L'optique (couches antireflet, filtres, affichage-écrans plats, applications ophtalmiques ...).
- La biologie (micro capteurs biologiques, bio puces, matériaux biocompatibles ...).
- La mécanique (tribologie, durcissement ...).

##### **I .4.2. Définition d'une couche mince :**

On appelle couche mince un matériau dont l'une des dimensions, en général l'épaisseur, est très petite devant les deux autres dimensions. Cette faible distance entre les deux surfaces limites du matériau entraîne une perturbation des propriétés physique selon cette dimension [13].L'intérêt des couches minces provient de la particularité des propriétés

physicochimiques acquise par le matériau selon cette direction. C'est pourquoi les couches minces jouent un rôle de plus en plus important en nanotechnologie.

Pour ne rien gâcher, elles représentent un enjeu économique et cela est dû au fait de la relative simplicité des techniques de leur mise en œuvre, donc du faible coût de leur élaboration. De nos jours, une grande variété de matériau est utilisée pour produire des couches minces. A titre d'exemples, nous pouvons citer : les métaux, les alliages métalliques, les composés réfractaires (oxydes, nitrures, carbures,...), les composés intermétallique et les polymères.

Les applications des couches minces connaissent un développement de plus en plus accéléré [13].

#### **I.4.3. Formation d'une couche mince :**

Le processus de dépôt d'une couche mince s'effectue généralement en trois étapes:

- Synthèse ou création de la ou des espèces à déposer.
- transport des espèces de la source vers le substrat.
- Dépôt sur le substrat et croissance de la couche.

Selon le processus suivi, ces étapes peuvent être complètement séparées les unes des autres ou bien superposées.

La figure (I.11) illustre, de façon générale, les étapes des procédés entrant dans l'élaboration des couches minces.

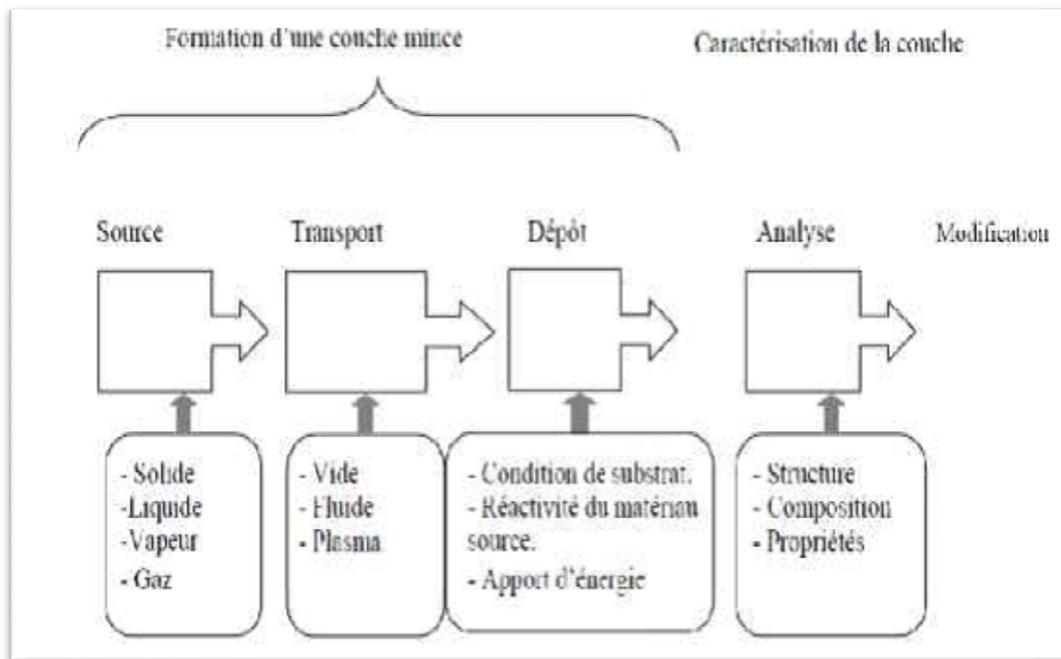


Figure I.11 : Diagramme des étapes du procédé de fabrication des couches minces [14].

#### I.4.4. Le choix du procédé de dépôt de couches minces :

En général, quelles que soient les techniques d'élaboration des couches minces, les propriétés des films élaborés sont influencées par les paramètres suivants :

- Le milieu environnant (gaz, liquide,...).
- Les réactifs utilisés (nature, concentration,...).
- Le substrat (nature, température,...).
- Les considérations écologiques.
- La facilité d'approvisionnement du matériau à déposer.
- La reproductibilité et le coût de la réalisation.

#### I.4.5. Les techniques de dépôt des couches minces :

Actuellement, l'élaboration de ces couches minces est maîtrisée par plusieurs techniques. Les principales méthodes sous vide sont le dépôt chimique en phase vapeur (CVD), le dépôt physique en phase vapeur (PVD) ainsi que la technique sol/gel.

##### I.4.5.1. Dépôt chimique en phase vapeur :

La technique de dépôt chimique en phase vapeur CVD (Chemical Vapor Deposition) est une méthode largement utilisée pour l'élaboration des couches minces. Le procédé consiste à faire réagir à pression atmosphérique des réactifs gazeux (les précurseurs) transportés en phase vapeur sur ou au voisinage d'un substrat activée énergétiquement suivant la réaction chimique suivante :

Réactants gazeux  $\longrightarrow$  matériau solide + produits gazeux [14].

Ce type de dépôt fournit des matériaux solides, sous forme d'une couche mince, les autres produits de réaction doivent être gazeux afin d'être facilement éliminés du réacteur. Cette technique(CVD) thermique classique a donné naissance à un grand nombre de techniques dérivées :

- Dépôt chimique en phase vapeur assisté par plasma (PECVD).
- Dépôt chimique en phase vapeur à basse pression (LPCVD).
- Dépôt Chimique d'Organométallique en Phase Vapeur (MOCVD).
- La technique CVD laser (LCVD).

#### **I .4.5.2. Technique de dépôts physiques en phase vapeur PVD :**

Le dépôt physique en phase vapeur PVD (physical vapor deposition) est un procédé de recouvrement de surface par des atomes ou molécules d'un matériau à déposer qui vient adhérer sur le substrat à recouvrir en passant par un milieu passif (vide ou atmosphère inerte) ou actif (plasma, gaz réactif) [15] .Différent mécanismes physiques permettent de générer les espèces constituant le dépôt.

#### **I .4.5.3.la technique sol-gel :**

Le procédé sol gel, bien connu depuis plus de 150 ans, n'a eu un essor important que depuis les deux dernières décennies. Avant d'aborder la chimie du procédé sol-gel, il est nécessaire de rappeler quelques définitions.

-Un sol est une dispersion stable de particules colloïdale au sein d'un liquide, la taille des particules solides, plus denses que liquide, doit être suffisamment petite pour que les forces responsables de la dispersion ne soient pas surpassées par la gravitation.

-Un gel est un réseau solide tridimensionnel interconnecté, expansé au travers d'un milieu liquide d'une manière stable. Si le réseau solide est constitué de particules colloïdes, le gel est

dit colloïdal et si le réseau solide est constitué d'unités chimiques subcolloïdales (macromolécules), le gel est appelé polymériques.

Ce procédé est généralement utilisé pour fabriquer par voie chimique, des couches minces d'oxyde métalliques ou des verres, par exemple l'ITO (oxyde d'indium dopé à l'étain). On doit disposer d'une solution (SOL) en suspension stable à partir des précurseurs chimiques, qui peut être obtenue par un mélange de deux autres solutions stables.

Le SOL est ensuite mélangé à un solvant pour constituer le GEL. Le substrat est placé sur le plateau d'une centrifugeuse, au fond d'une cuve contenant le (SOL+GEL). Les SOLS évoluent au cours de l'étape de gélification et donnent naissance à un réseau solide qui se forme sur le substrat. Le solvant est évacué par centrifugation. La manipulation peut être répétée plusieurs fois après séchage et recuit pour réaliser des multicouches. Cette méthode a des avantages qu'elle présente :

- La pureté chimique des matériaux obtenus.
- La synthèse de poudre très fines.
- Des méthodes de mise en forme variées, dont l'élaboration des couches minces.

## **I.5. Les contraintes résiduelles dans les composants électroniques et leurs impacts sur la qualité et la fiabilité :**

### **I.5.1. Définition des contraintes résiduelles :**

Les contraintes résiduelles sont des contraintes multiaxiales statiques auto équilibrées existant dans un système isolé de température uniforme et en l'absence de tout chargement extérieur. Dans une section, la répartition des contraintes résiduelles résulte de l'équilibre mécanique entre la zone occupée par la source des contraintes résiduelles caractérisée par une fonction de distribution bien définie et le reste de la section déformée élastiquement [16]. Les contraintes résiduelles qui nous intéressent sont celles d'origine thermique.

Lorsqu'on fait varier la température d'un système composé de différents matériaux (collés ou soudés) qui ont des coefficients de dilatation différents [11].

Il en résulte des contraintes résiduelles. En effet l'un des matériaux va se dilater plus que l'autre et le « tirer » au niveau de la jonction [11]. La figure suivante illustre précisément ce phénomène.

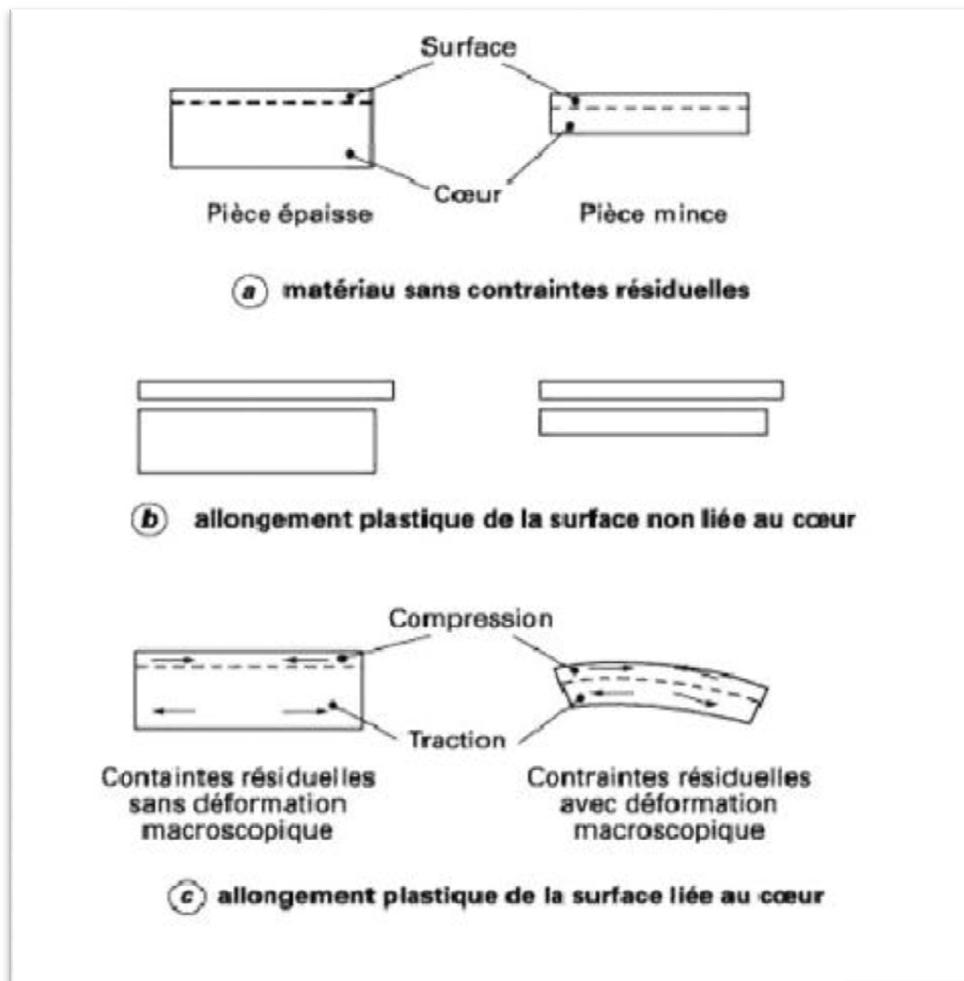


Figure I.12 : schéma de la mise en compression des couches superficielles [11].

Ces contraintes résiduelles existent à différents niveaux. On en distingue en général trois qui dépendent de l'échelle à laquelle on les observe. La figure I.13 illustre les ordres des contraintes résiduelles [17].

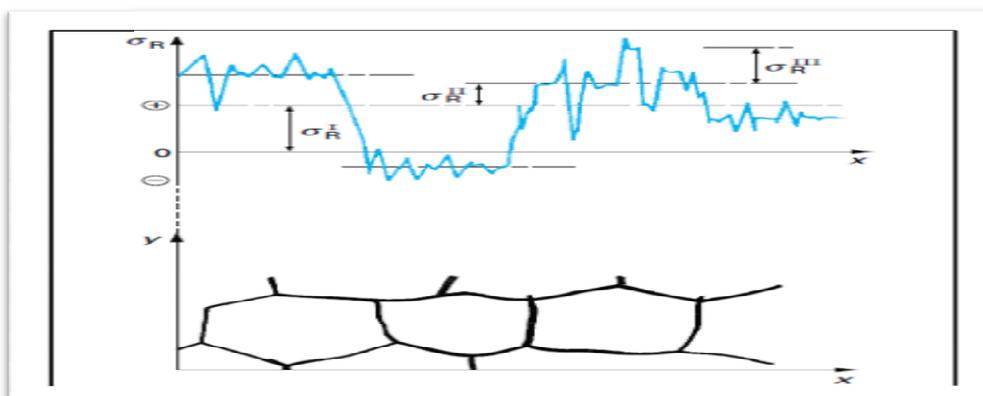


Figure 1.13 : Illustration des trois ordres des contraintes résiduelles [17].

### **I.5.2. Contraintes du 3ème ordre :**

A l'échelle du cristal, on atteint à ce niveau, la limite de la notion des contraintes. Ce sont les actions créées par tous les types de défauts cristallins dans les grains : lacunes, interstitiels, atomes en substitution, dislocations, défauts d'empilement, macles [17].

### **I.5.3. Contraintes du 2ème ordre :**

Dues à l'hétérogénéité et à l'anisotropie de chaque cristal ou grain dans un matériau poly cristallin. Lors d'une sollicitation mécanique (traction uniforme d'une éprouvette lisse par exemple), certains grains orientés favorablement atteindront avant d'autres la limite d'écoulement, ce qui provoquera une hétérogénéité du comportement lorsque la charge sera supprimée. Les retours élastiques se feront donc différemment et plus ou moins librement suivant les grains, ce qui conduira ceux-ci dans des états de contraintes résiduelles du 2e ordre non nulles. Cependant, la moyenne de ces contraintes, c'est-à-dire la résultante générale suivant l'axe de traction, sera nulle à la fin de l'essai (contrainte résiduelle du 1er ordre). Ce type de contraintes pourrait être mesuré par diffraction des rayons X [17].

### **I.5.4. Contraintes du 1er ordre :**

Ou macroscopiques, qui se situent à l'échelle d'un grand nombre de grains ou de la pièce mécanique. Elles sont accessibles à la mesure, par exemple à l'aide de jauges qui détectent les déformations qu'elles produisent et par rayons X [17].

Ces trois types de contraintes résiduelles interviennent les unes sur les autres. Ce sont bien sûr les contraintes du premier ordre ou macro contraintes qui intéressent le mécanicien ou les bureaux d'études. Mais les contraintes résiduelles de 2e ordre sont également très importantes, car elles sont l'indicateur de l'état d'écrouissage et d'endommagement du matériau[17].

***Chapitre II :***  
***Contraintes résiduelles***  
***et gauchissement des plaquettes de***  
***silicium***

## II.1. Origine des contraintes résiduelles dans les empilements de couches minces sur un substrat en silicium :

Les origines des contraintes résiduelles sont très diverses. Elles peuvent être séparées en trois catégories : **mécanique**, **thermique** et **métallurgique**. On assiste souvent à une combinaison de ces différentes causes pour la genèse des contraintes résiduelles [17].

Généralement les contraintes résiduelles macroscopiques peuvent être dues aux plusieurs facteurs :

- A un écoulement plastique non homogène sous l'action des forces extérieures (grenailage, auto frettage, galetage, choc laser).
- A une déformation plastique non homogène au cours d'un chauffage ou d'un refroidissement non uniforme (trempe banale, moulage des matières plastiques).
- Aux déformations structurales de transformation de matière (traitement thermique).
- Aux hétérogénéités d'ordre chimique ou cristallographique (nituration, cémentation).
- A des traitements superficiels divers (émailage, nickelage, chromage, PVD, CVD).
- Aux différences de coefficients de dilation et aux incompatibilités mécaniques des différents composants de composites (composite à matrice métallique et organique, revêtements céramiques). Le schéma de la figure II.1 donne l'origine des contraintes thermiques dans un film mince refroidi [18].

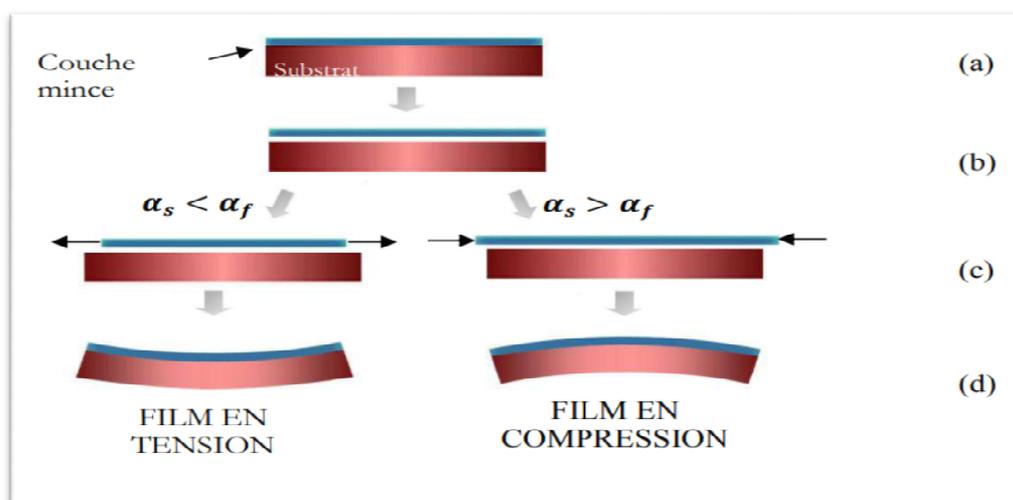


Figure II.1: Origine des contraintes thermiques dans un film mince refroidi [18].

(a) : A la température de dépôt, en négligeant les contraintes intrinsèques, l'ensemble {couche + substrat} n'est soumis à aucune contrainte.

(b) : si on imagine la couche libérée du substrat, les dimensions des deux matériaux sont identiques.

(c) : Lorsque l'ensemble redescend à température ambiante, les deux matériaux voient leurs dimensions longitudinales diminuer de façon différente du fait de leurs propriétés thermiques différentes. En réalité, la couche mince étant liée au substrat, elle doit s'accommoder des dimensions du substrat et s'étirer (générer des contraintes de traction) ou se comprimer (générer des contraintes de compression) en conséquence.

(d) : L'ensemble {couche + substrat} présente alors une courbure lors du retour à la température ambiante.

Dans le cas des films minces, se trouve deux types de contraintes résiduelles :

- Les contraintes d'origine thermique.
- Les contraintes intrinsèques.

Dans le présent travail, nous nous intéressons uniquement aux contraintes d'origines thermiques.

### **II.1.1. Les contraintes thermiques :**

Apparaissent lorsque le film mince déposé sur le substrat est soumis à une variation de température et que ses propriétés thermiques diffèrent de celles du substrat. En d'autres termes, lorsque le système passe de la température de dépôt  $T_{dep}$  de la couche (généralement supérieure) à la température ambiante, la couche déposée est soumise à une contrainte thermique dépendant de la variation de température et des propriétés thermiques de la couche et du substrat sur lequel elle est déposée. Cette propriété thermique correspond au coefficient de dilatation thermique (CTE de l'anglais « Coefficient of Thermal Expansion »), qui s'exprime en  $^{\circ}C^{-1}$  ou  $K^{-1}$  et représente la variation de volume du matériau en fonction de la variation de température. La déformation thermique dans la couche déposée pour une variation de température de  $T_{dep}$  à une température  $T$  s'exprime donc en fonction du coefficient de dilatation thermique du substrat  $\alpha_s(T)$  et de la couche  $\alpha_f(T)$  [18].

$$\varepsilon_{th} = \int_{T_{dep}}^T (\alpha_s(T) - \alpha_f(T)) dt$$

**Avec :**

$\varepsilon_{th}$ : Déformations thermiques dues au budget thermique subi par le matériau.

$T_{dep}$  : température de dépôt de la couche.

$\alpha_s(T)$  : coefficient de dilatation thermique du substrat.

$\alpha_f(T)$  : la couche mince.

## **II.2.Conséquences des contraintes résiduelles :**

### **II.2.1.Déflexion des plaquettes de Si(Gauchissement) :**

Les besoin de miniaturisation des composantes électroniques nécessitent l'utilisation de nouveau matériaux sous forme de couches minces déposées sur un substrat. Il est établi que ce type de dépôt entraîne l'apparition des fortes contraintes d'origine thermique qui peut entraîner des gauchissements des plaquettes .Ces gauchissement sont sensibles à plusieurs facteurs tel que **la géométrie des structures, les matériaux utilisés et les bilans thermiques.**

La déformation des plaquettes de silicium durant le procédé de fabrication est causée essentiellement par des contraintes résiduelles figure II.2. Ces contraintes résiduelles sont le résultat de l'histoire thermomécanique du matériau définie par son élaboration et par les procédés ultérieurs qu'il a subi. Deux types de contraintes sont alors distingués :

- les contraintes intrinsèques qui se développent durant la formation de la plaquette.
- les contraintes extrinsèques générées par des procédés ultérieurs au dépôt. [19]

Les contraintes intrinsèques sont dues au procédé d'élaboration des couches et apparaissent durant la croissance. Dans certains cas, un recuit thermique permet de les relaxer. Les contraintes extrinsèques sont clairement identifiées. On trouve leurs origines dans la différence de coefficient de dilatation thermique entre les matériaux solidaires. L'élaboration des microsystèmes étant rarement effectuée à leur température d'utilisation, les contraintes extrinsèques s'expriment par une déformation des différents éléments lors du refroidissement de la structure [20].

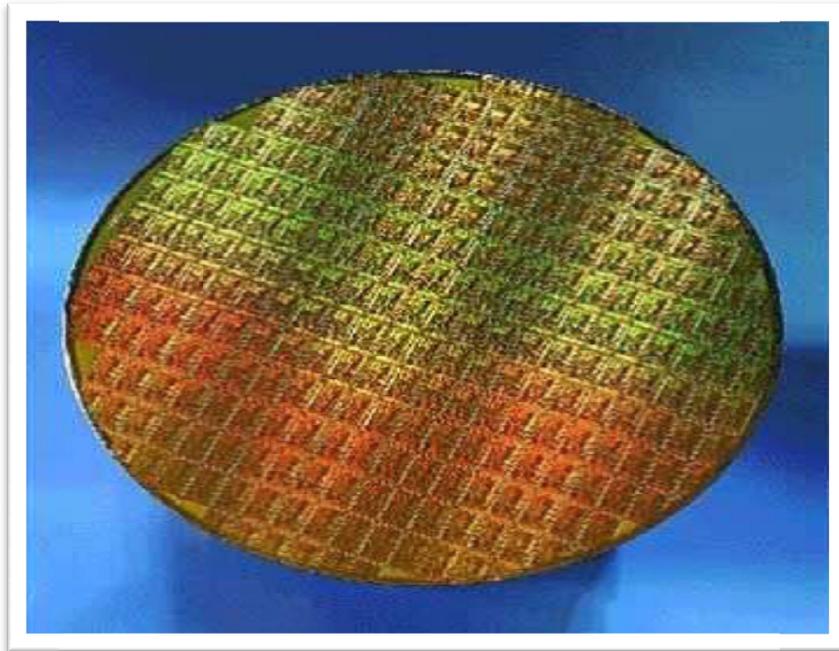


Figure II.2 : Courbure du wafer [19].

Sous l'effet de ces contraintes, les plaquettes présentent des déformations sous forme de courbure. Cette configuration est représentée sur la figure ci-dessous, pour une plaquette composée de deux matériaux d'épaisseurs  $H$  et  $h$ . [21]

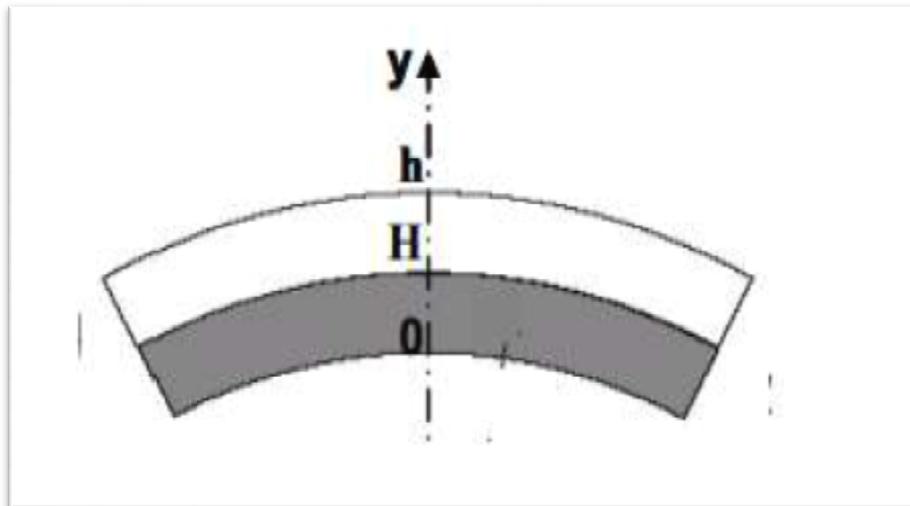


Figure II.3 : Courbure d'une plaquette bicouches [21].

Il existe un plan qui coupe l'axe  $y$  en  $\delta$ , appelé plan neutre coupe dont la caractéristique essentielle est de ne subir aucune déformation. La déformation dans l'épaisseur de la poutre est donnée par la relation suivante :

$$\varepsilon = \rho (\gamma - \delta) \text{ avec } \gamma \in [0; H + h]$$

$\varepsilon$  : la déformation de la plaquette.

$\gamma$  : variable détermine la longueur

$\delta$  : la déflexion du plan neutre.

$\rho$ : la courbure de la plaquette.

Il existe deux types de déformation des plaquettes de silicium. On parle donc du Bow et du Warp. Le Warp est la différence entre les distances maximale et minimale de la médiane surface d'une plaquette à partir d'un plan de référence comme le montre la figure II.4.

$$\text{Warp} = D_{\text{Max}} - D_{\text{Min}}$$

Où :  $D_{\text{max}}$  = distance maximale au-dessus du plan de référence.

$D_{\text{Min}}$  = distance maximale au-dessous du plan de référence.

Le Bow est la distance entre le point le plus haut et le point le plus bas de la plaquette. [22]

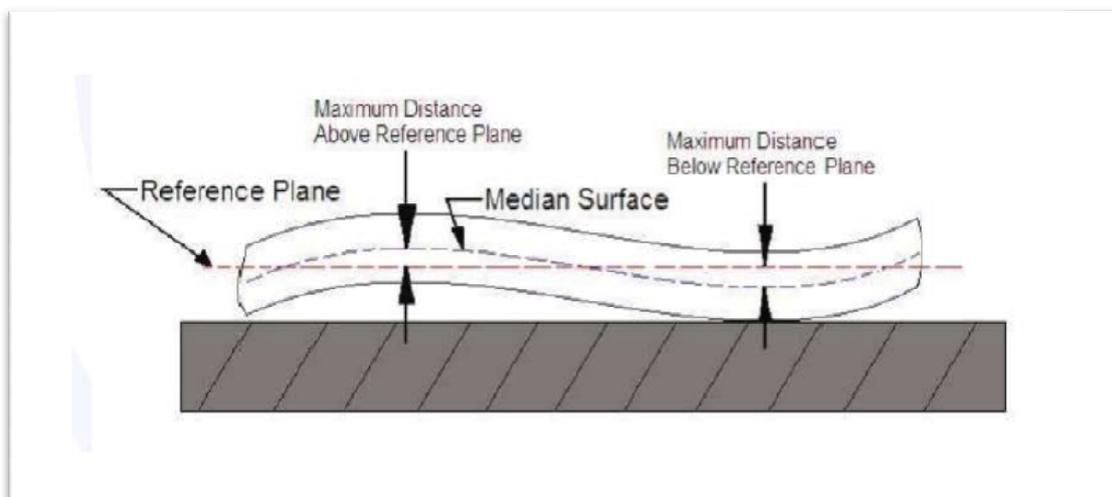


Figure II.4 : Représentation schématique de la déformation d'une plaquette [22].

### II.2.2 : Les défauts sur les composants électroniques (défaillances) :

On peut dire qu'un composant électronique est défectueux lorsque l'une de ses caractéristiques sort de ses tolérances spécifiques. Les défaillances des composants ou des assemblages se classe en deux catégories :

- **Les défaillances intrinsèques :**

Sont apparissent dans les conditions normales d'utilisation et sont imputables à l'assemblage lui-même ou à un de ses constituant : Erreur de conception, mauvais dimensionnement, matériaux, procédés de fabrication, encapsulation, assemblage. [23]

- **Les défaillances extrinsèques :**

Sont provoquées par l'environnement de l'assemblage et les conditions de fonctionnement qui lui sont imposée : Surtension, surintensité, décharge électrostatique, manipulations, surcharge mécanique, thermique, chimique ou radiative, mauvaise utilisation (en dehors du domaine d'application) [23].

Le tableau II.1 présente les principaux défauts durant le procédé de fabrication, leurs causes, quelques moyens de détection et d'observation ainsi que quelques solutions pour réduire l'intensité.

Défauts	Causes	Moyens de détection	Remèdes
-Corrosion -Électro-migration -Formation et croissance des intermétalliques -Diffusion -Radiation -Fluage -Initiation de fissures de fatigue thermique -Délaminage -Déformation plastiques -Déformation des plaquettes (gauchissement, warpage en anglais) -Ruptures -décharges électrostatiques	-Atmosphère corrosive (présence des ions de Chloride $Cl^-$ ) -Différence de potentiel électrique -Intensité de courant électrique -Budgets thermiques -Gradients thermiques -Contraintes résiduelles d'origine thermiques et chimiques	-Microscope électronique à balayage (MEB) -Microscope à force atomique (AFM) -Analyse dispersive en énergie (EDS, EDX) -Diffraction de rayons X (XRD) -Chromatographie à échange d'ions -Ellipsométrie -Microscope optique -Profilomètre -Photoélasticité -Tests de tenue mécanique (nanoindentation, nanoscratch, ...) -Contrôle automatisés basé sur des mesures électriques -Contrôles automatisés utilisant des MEMS...	-Assurer l'étanchéité des composants -Contrôle de l'environnement -Réduire les sollicitations mécaniques en manipulant les composants -Améliorer les paramètres de coupe dans les actions mécaniques comme le découpage et l'amincissement -Choisir des matériaux qui résistent aux températures élevées -Utiliser des barrières métalliques -Améliorer l'adhésion des couches -Réduire la densité du courant électrique -Choisir des techniques de dépôts à basses températures...

Tableau II.1 : Principaux défauts des composantes électroniques [24].

### II.2.3. Impact sur la fiabilité des composantes électroniques :

La fiabilité d'un produit [ $R(t)$ ] est définie comme étant la probabilité que le produit accomplisse une fonction requise, dans des conditions données, pendant un intervalle de temps déterminé (durée de vie). L'évolution réelle de la fiabilité durant l'intervalle de temps  $t$  est représentée par la figure II.5. La diminution de la fiabilité avec le temps est due à l'apparition des pannes (défaillances) dans la population des produits testés [24].

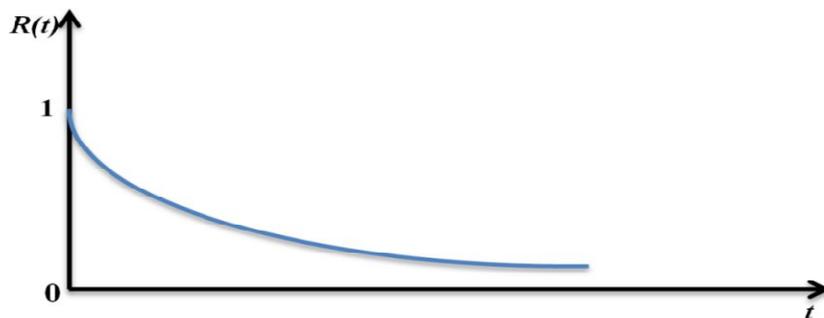


Figure II.5: fonction de fiabilité [24].

La détermination de la fiabilité des composants microélectronique se fait pratiquement par la fonction de défaillance cumulée  $F(t)$  qui est liée à la fiabilité par la formule suivante.

$$R(t)=1-F(t)$$

La fonction de défaillance cumulée  $F(t)$  représente le pourcentage des composants défectueux cumulé par rapport au nombre total d'éléments initialement testés [25].

$$F(t)=\frac{n}{N}$$

Avec :

$N$  : nombre de composants testés.

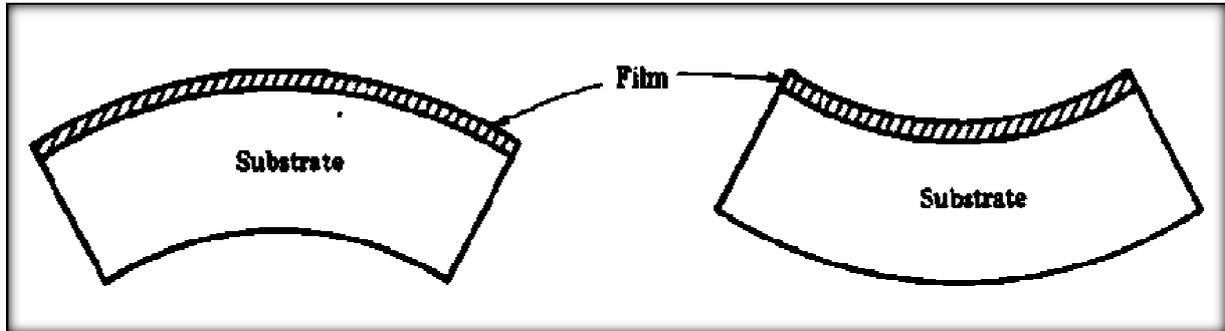
$n$  : nombre de composants défaillants.

### II.3. Technique expérimentales de mesure du gauchissement :

Alors que les composants de circuits intégrés se heurtent à des limites de taille, les fabricants se tournent vers de nouvelles approches basées sur l'empilement de plaquettes extrêmement fines [25].

Les plaquettes sont extrêmement flexibles, mais elles sont également soumises à des contraintes extrêmes pendant le processus de fabrication [25].

Ces contraintes provoquent des déformations de type de gauchissement comme la montre la figure II.6.



(a) : Compression

(b) : torsion

Figure II.6 : les déformations de type de gauchissement d'un ensemble couches minces substrat [26].

Il existe différentes techniques susceptibles de mesurer le gauchissement. Dans le présent travail, nous allons présenter les deux techniques les plus employées.

### II.3.1. Diffraction des rayons X :

Il est intéressant de connaître, indépendamment de la contrainte mécanique, les déformations à l'intérieur du film déposé. Dans le cas de matériaux cristallins, les distances entre plans atomiques peuvent être exploitées en tant que jauges de déformation internes. La diffraction des rayons X permet de mesurer les distances inter planaires associées à différentes familles de plans. La méthode dite des " $\sin^2 \psi$ " repose sur ce principe, et vise à déterminer les composantes du tenseur de déformation d'un matériau à partir de la mesure des distances en diffraction des rayons X. L'utilisation de la méthode des  $\sin^2 \psi$  dans le cas de films minces texturés est exposée dans [Clemens 92].

Le schéma suivant représente le principe de la diffraction. La direction du vecteur de diffusion  $\mathbf{q}$ , coïncidant avec la normale à une famille de plans, est donné dans le repère de l'échantillon par les angles  $\psi$  et  $\varphi$  [28].

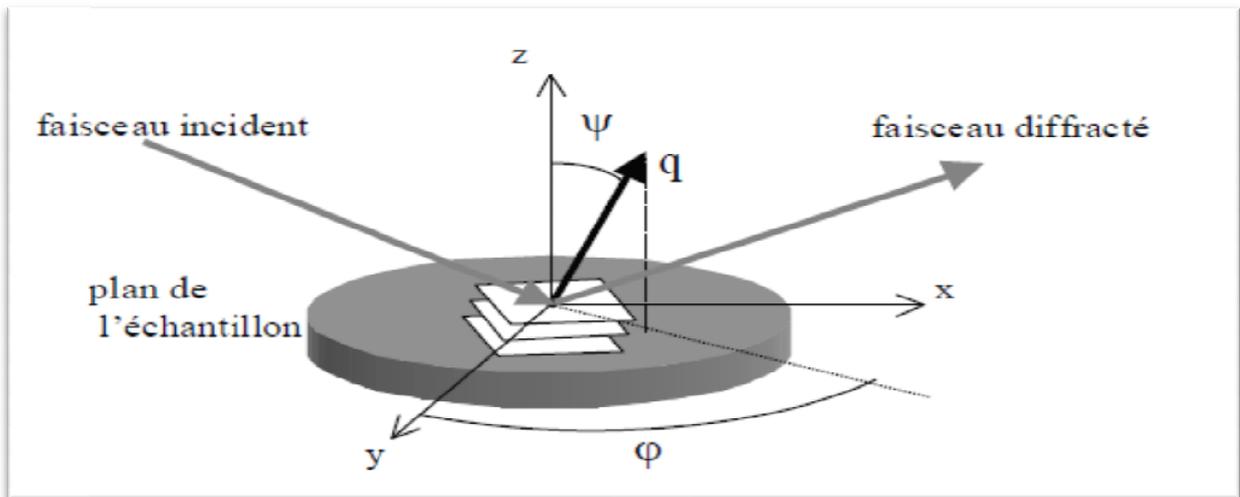


Figure II.7 : Géométrie utilisée pour l'analyse des déformations en diffraction des rayons X [28].

D'une autre manière la technique de diffraction des rayons X est également efficace pour réaliser des mesures, le principe est le suivant : l'échantillon constitué d'un substrat cristallin et d'une couche laissant passer les rayons X est maintenu à son extrémité, libre à l'autre. Un faisceau de rayons X incident frappe le substrat cristallin et diffracte suivant les plans réticulaires de ce dernier. L'intensité diffractée est ensuite mesurée en fonction de l'angle de diffraction  $\omega$  à différentes positions  $x$  sur l'échantillon. La dispersion d'angle entre deux positions  $\Delta\omega$  est proportionnelle à la position relative du faisceau X [27].

La figure II.8 montre le principe de mesure de gauchissement par la technique de diffraction des rayons X.

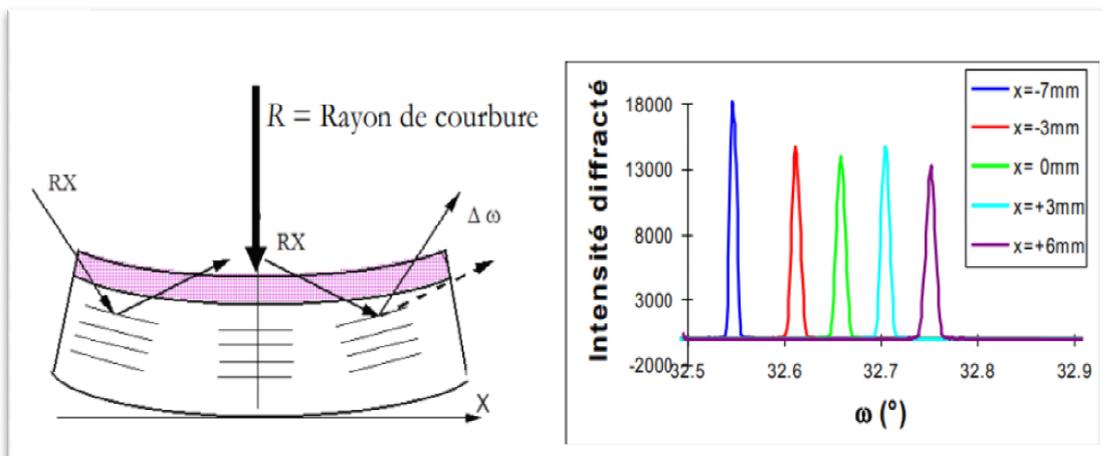


Figure II.8 : Principe de mesure de courbure par diffraction des rayons X [27].

### II.3. 2. Montage optique de mesure de courbure :

La technique de déflexion laser est relativement peu sensible aux vibrations mécaniques et ne nécessite pas de système de traitement d'images. Ces deux derniers points en font une technique particulièrement adaptée à la mesure en temps réel au cours du dépôt de la courbure de l'échantillon.

Le principe de la mesure est schématisé sur la figure II.9. Il consiste à identifier l'échantillon à un miroir sphérique et à exploiter les propriétés optiques d'un tel miroir. Le montage comporte un laser He-Ne, un miroir oscillant dont on contrôle la position angulaire, une lentille convergente, et d'une photodiode utilisée comme détecteur de position.

La figure II.9 montre comment une rotation du faisceau incident suivant  $\theta$  produit un déplacement du spot sur la photodiode, déplacement qui dépend du rayon de courbure de l'échantillon. La rotation du miroir oscillant s'effectue dans le plan de la figure, donc le spot se déplace à la surface de l'échantillon suivant une ligne contenue dans ce plan [28].

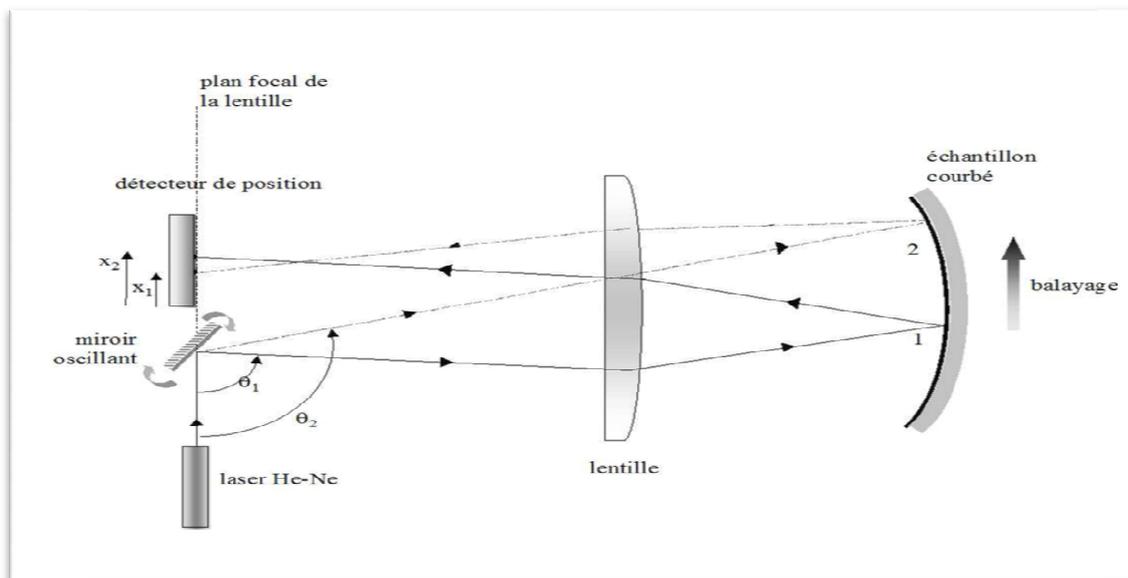


Figure II.9: Principe de la mesure de courbure par déflexion laser [28].

Le miroir oscillant permet de faire balayer le faisceau incident entre  $\theta_1$  et  $\theta_2$ . Si l'échantillon est plan (schéma du haut), la position  $x$  du spot réfléchi est la même au début (1) et à la fin (2) du balayage. Si l'échantillon est courbé (schéma du bas), le point de focalisation du miroir sphérique est décalé et le spot se déplace de  $x_1$  à  $x_2$  au cours du balayage [28].

## **II.4. Techniques permettant de réduire le gauchissement des plaquettes :**

### **II.4.1. Le détournage :**

C'est une technique utilisée pour relaxer une partie des contraintes localisées au niveau du bord des plaquettes. La figure suivante présente la réduction de la taille du film par rapport au substrat [29].

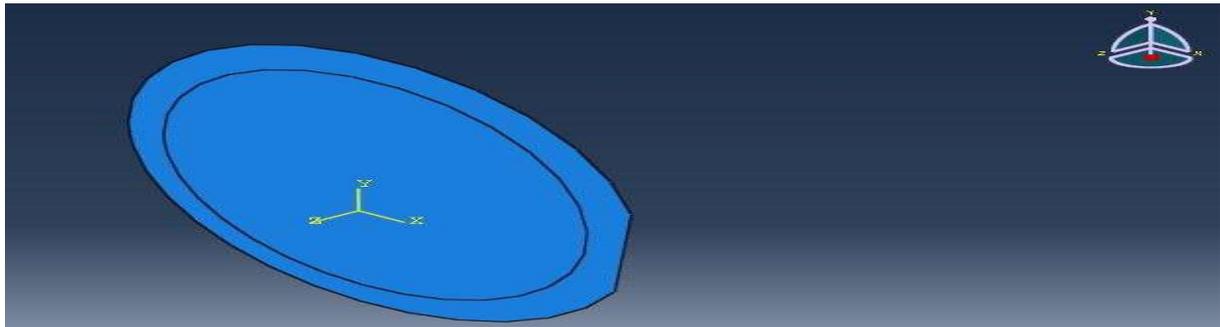


Figure II.10 : Représentations du détournage [29].

### **II.4.2. Le recuit :**

Le recuit est une technique utilisée dans les procédés utilisés en microélectronique. Cette technique est un traitement thermique employé pour relaxer les contraintes résiduelles engendrées durant le refroidissement. Il s'effectue par chauffage d'un matériau suivi par un refroidissement graduel jusqu'à la température ambiante, ce qui permet au matériau de se relaxer considérablement. Le recuit augmente le module d'élasticité, la dureté, mais il diminue la résistance au choc et l'allongement à la rupture [30]. Cette technique est représentée sur la figure suivante.

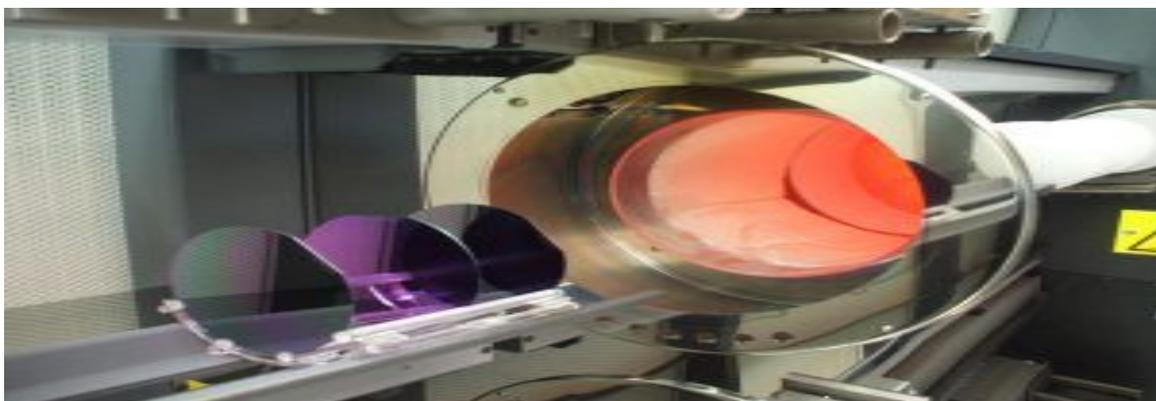


Figure II.11 : Recuit des plaquettes de silicium [30].

**II.5. Proposition d'une solution permettant de réduire le gauchissement :**

Les plaquettes de silicium présentent des déflexions causées par un niveau important des contraintes résiduelles d'origine thermiques. Ces déflexions sont mesurables par plusieurs techniques, puisque ne nous sommes pas autorisés à changer les matériaux nous avons choisi la technique de détournage comme solution pour le but de réduire le gauchissement des plaquettes de silicium.

***Chapitre III :***  
***Analyse numérique des contraintes***  
***résiduelles et des gauchissements des***  
***plaquettes de silicium***

### **III.1. La simulation par éléments finis dans le domaine de la microélectronique**

L'origine de la méthode des éléments finis remonte au début des années 60, période où l'apparition des premiers ordinateurs ouvrait de nouvelles possibilités aux méthodes de calcul numérique. L'idée de base consiste à approcher la structure réelle continue que l'on veut étudier par un modèle discontinu formé d'un nombre fini d'éléments de dimensions limitées. La résolution des équations du système peut être effectuée en statique, en transitoire ou en dynamique. Il est théoriquement possible d'approcher la solution exacte ou réelle avec une précision qui dépend de la qualité du maillage. [31]

La méthode des éléments finis est actuellement utilisée dans plusieurs domaines comme par exemple le calcul des structures en mécanique, le dimensionnement des éléments de génie civil, la médecine et même la microélectronique. L'intérêt des simulations mécanique dans le domaine de la microélectronique réside dans la possibilité de prédire la réponse mécanique et thermomécanique des microcomposants électroniques.

Pour notre étude, nous avons utilisé la simulation numérique par éléments finis pour prédire la déformation à l'élaboration des structures multi matériaux miniatures. Il s'agit de microstructures très largement utilisées dans le domaine de la microélectronique. Notre choix de simulation porte sur un empilement de deux couches minces déposées sur un substrat relativement épais. Les travaux de simulation présentés dans ce mémoire ont été réalisés au moyen du logiciel de modélisation et d'analyse par éléments finis Abaqus.

#### **III.1.1. Présentation du logiciel de calcul abaqus/cae :**

ABAQUS est l'un des premiers fournisseurs mondiaux de logiciels et Services pour l'analyse par éléments finis. La gamme de logiciels d'ABAQUS est particulièrement réputée pour sa technologie, sa qualité et sa fiabilité. Elle s'est imposée comme partie intégrante des processus de conception de sociétés de renommée mondiale ce logiciel est également très utilisé dans les milieux universitaires, pour la recherche et l'enseignement. ABAQUS offre les meilleures solutions aux problèmes linéaires, non linéaires, explicites et dynamiques. Il fournit un environnement inégalé pour l'analyse par éléments finis [32].

#### **III.2. Présentation de nos modèles numérique :**

Le modèle numérique de la présente étude est composé d'une plaquette en Si utilisée comme substrat, une passivation qui constitue une couche diélectrique utilisée pour isoler les

### Chapitre III : Analyse numérique des contraintes résiduelles et des gauchissements des plaquettes de silicium.

parties conductrices des composants électroniques ainsi qu'une fine couche conductrice constitué d'un alliage de platine. Cet empilement de couches minces est destiné à la fabrication des microcomposants électroniques. L'empilement de l'étude est réalisé à des températures élevées. Le refroidissement de la structure conduit à une déformation de l'ensemble. Notre approche numérique vise à reproduire numériquement cette déformation (gauchissement). La reproduction de cette déformation permet par la suite d'étudier les effets de quelques paramètres géométriques comme les épaisseurs des couches.

#### **III.2.1. Géométries :**

Les microcomposants électroniques sont réalisés a partir d'empilement de couches minces déposées sur un substrat. La forme globale de la structure ressemble à un disque comme le montre la figure III-1 suivant.

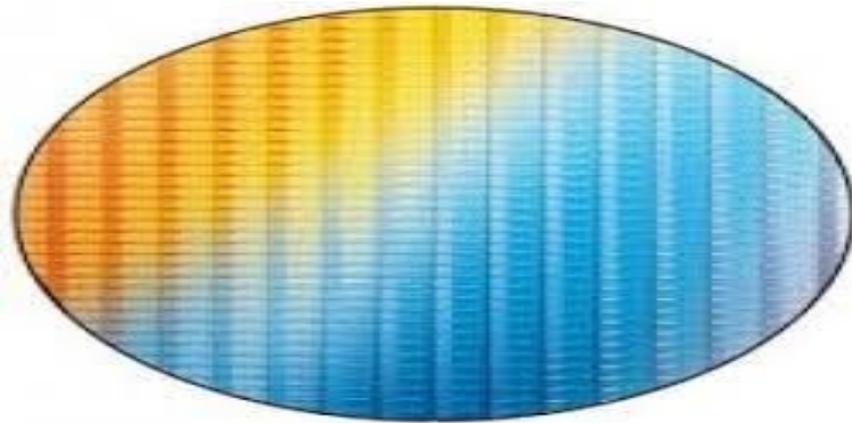


Figure III.1 : Disque du wafer [33].

Nous avons simulé la structure en 2D axisymétrique. Notre modèle géométrique est constitué trois couches dont les dimensions sont présentées dans le tableau III.1 suivant :

Chapitre III : Analyse numérique des contraintes résiduelles et des gauchissements des plaquettes de silicium.

Substrat en Si : semi-conducteur	Rayon : 75 mm Epaisseur : $500 e^{-3}m$
Passivation : diélectrique	Rayon : 75 mm Epaisseur : $400 e^{-9}mm$
Film de matériaux C : alliage métallique  (conducteur)	Rayon : 75mm Epaisseur 1: $100 e^{-9}mm$ Epaisseur 2: $150 e^{-9}mm$ Epaisseur 3: $300 e^{-9}mm$

Tableau III.1: Les caractéristiques géométriques du modèle simulé.

La figure III.2 donne une vue en coupe de l'empilement simulé.

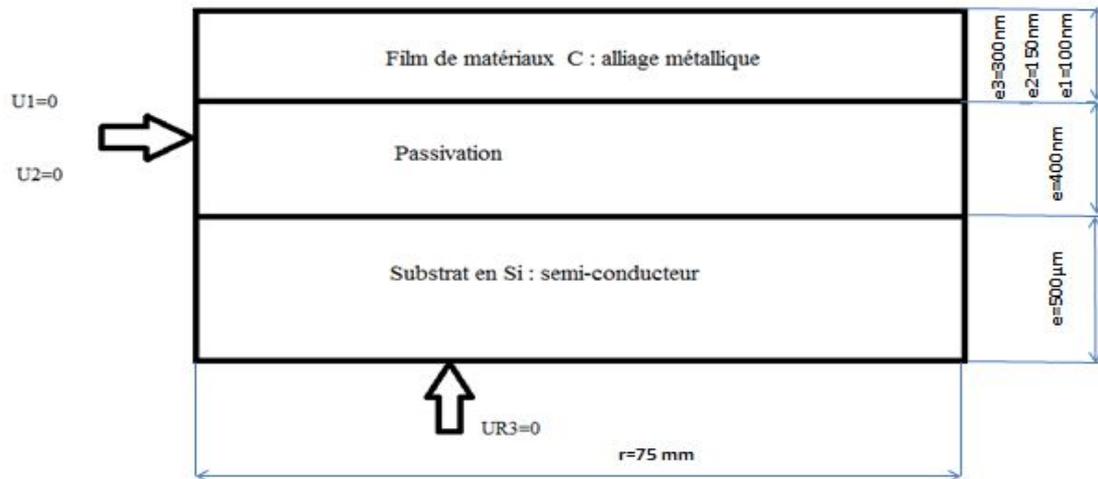


Figure III.2 : Présentation de la géométrie simulée.

**III.2.2. Assemblage et interactions :**

Le contact entre les différentes couches est considéré comme étant parfait ce qui implique l'absence de tout glissement entre les différents éléments constituant l'assemblage.

**III.2.3. Propriétés des matériaux:**

Les propriétés mécaniques et thermiques des trois types des matériaux sont résumées dans le tableau III.2 suivant .Pour raison de simplification nous avons choisi un comportement élastique pour l'ensemble des matériaux.

Chapitre III : Analyse numérique des contraintes résiduelles et des gauchissements des plaquettes de silicium.

Caractéristiques	Substrat en Si	Passivation	Film de matériau C : alliage Métallique
Module de Young (MPa)	169000	94000	117000
Coeff.de Poisson	0.063	0.17	0.39
Coefficient de Dilatation thermique ( $k^{-1}$ )	$2.8 e^{-6}$	$0.5 e^{-6}$	$9 e^{-6}$

Tableau III.2 : Les propriétés des matériaux.

#### III.2.4. Maillage:

Le maillage est une étape fondamentale de la méthode des éléments finis qui conditionne tout le reste du calcul : le temps de calcul, la précision des résultats ainsi que la stabilité du modèle. Pour notre modèle, nous avons choisi des éléments quadratiques de type CAX4R (4 nœud), les nombres des éléments par couches est le suivant SI=10000 ; Passivation = 1250 ; alliage métallique =1250.

Le maillage de la structure est présenté par la figure III.3 ; Sur cette image :

- La couche verte représente substrat le en silicium.
- La couche rouge représente la passivation.
- La couche grise représente le Film métallique.

### Chapitre III : Analyse numérique des contraintes résiduelles et des gauchissements des plaquettes de silicium.

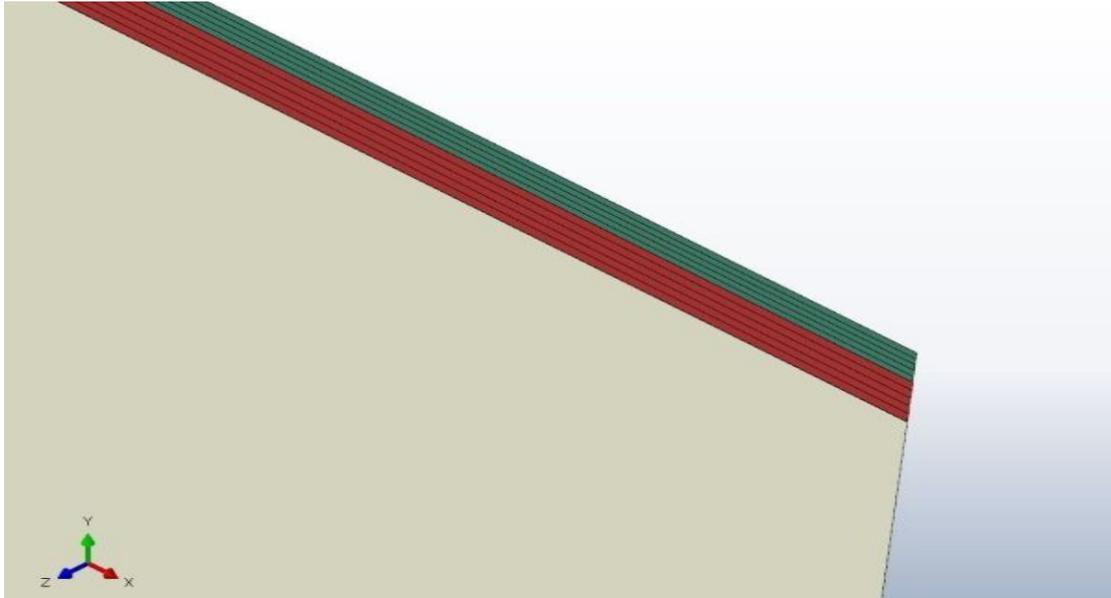


Figure III.3 : Le maillage de la plaquette dans l'épaisseur.

#### **III.2.5. Conditions aux limites et de chargement :**

Notre problème est statique. Le chargement thermique provient des conditions de dépôt des différentes couches. Il provoque une dilatation différentielle des deux matériaux ce qui provoque la déformation des plaquettes.

Nous avons opté pour un calcul axisymétrique. En plus de l'introduction de la symétrie, nous avons bloqué en déplacement (U1 et U2) l'axe des Y comme le montre la figure III.4, et nous avons bloqué en rotation la base de la structure comme l'illustre la figure III.5 suivante :

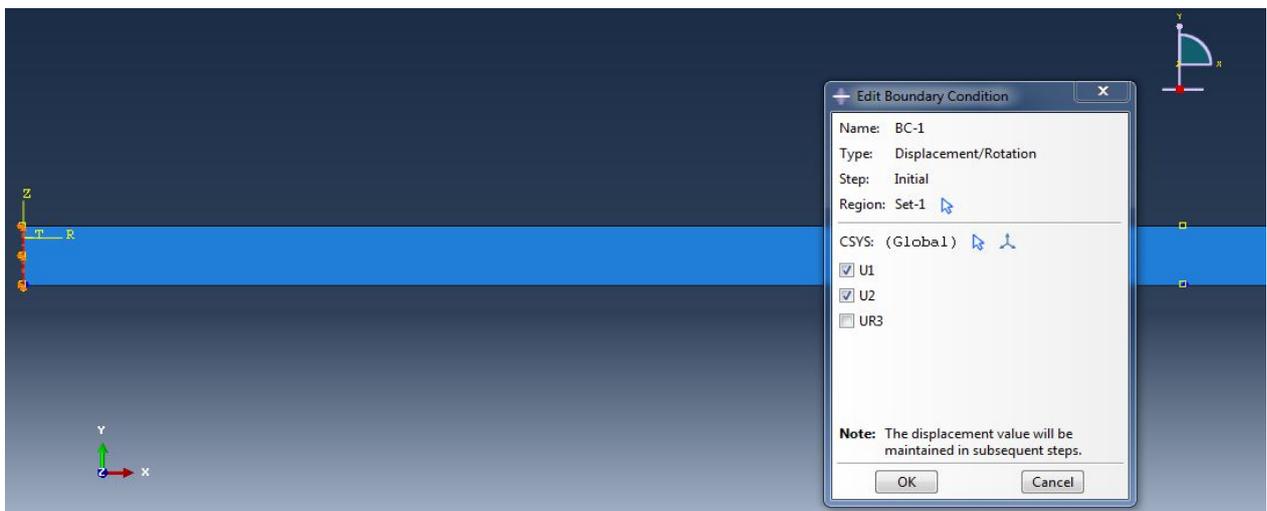


Figure III.4 : Blocage en déplacement (U1 et U2) de la plaquette.

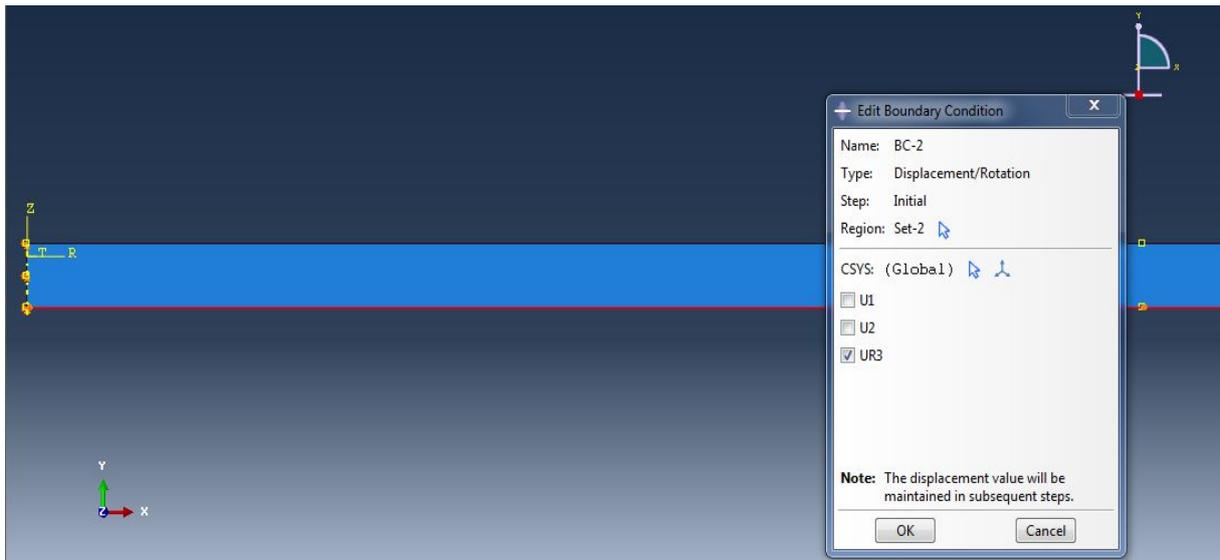


Figure III.5 : Blocage en rotation (UR3) de la plaquette.

Le chargement thermique appliqué provient des températures de dépôt des différentes couches minces comme l'illustre la figure III.6. Le cycle thermique est décomposé en trois étapes :

-Etape 1 (échauffement de Si) : Dans cette étape on va chauffer le Si de 22°C jusqu'à 400°C.

-Etape 2 (dépôt de passivation B) : maintenir la température à 400°C afin de déposer la couche de passivation. Cette phase est suivie d'un refroidissement jusqu'à 22°C et on réchauffe jusqu'à 450°C.

-Etape 3 (dépôt matériaux C) : dans cette étape maintenir la température à 450°C et on procède au dépôt du matériau C.

Notons que le temps sur la courbe n'a pas de signification en simulation puisque notre calcul est statique. Il offre juste une indication sur les phases de chauffage et de refroidissement.

Notons également que les résultats de l'étape  $i$  sont introduits comme condition initiale dans l'étape  $i+1$ .

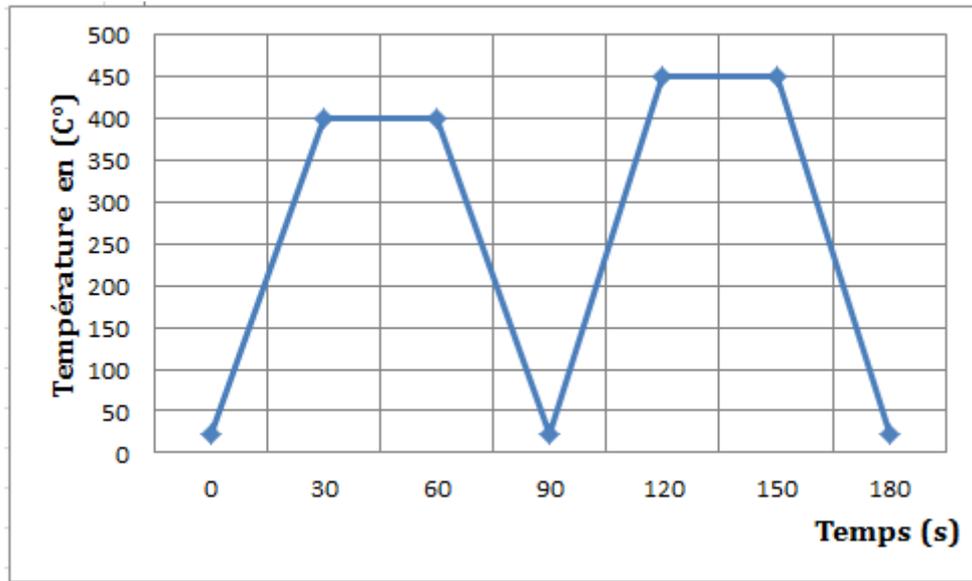


Figure III.6 : Le cycle de température imposé.

### III.2.6. Sensibilités au maillage:

Lors d'un calcul par éléments finis, il se peut que le résultat obtenu ne soit pas exactes et ceci est dû à la qualité du maillage. Lorsque les résultats obtenus se stabilisent en fonction du raffinement du maillage, on peut considérer que le maillage est suffisamment fin et les résultats sont corrects.

Notre étude de sensibilité au maillage à été menée en regardant le déplacement (gauchissement) en fonction du nombre d'éléments. . Notre maillage a été fixé après plusieurs raffinements. Le nombre d'éléments par couche à été indiqué dans la partie maillage présenté précédemment.

### III.3. Validation du modèle numérique :

Dans cette partie nous allons présenter une comparaison entre nos résultats numériques obtenus et des résultats de l'expérimentation. Cette phase de modélisation est faite pour trois épaisseurs du matériau métallique c à savoir (100, 150 et 300 nm). Cette opération de comparaison vise à valider notre approche numérique. Les comparaisons de déplacement sont résumées dans tableau III.3 et illustrées par la figure III.7.

Nous remarquons que le déplacement de l'empilement pour les trois épaisseurs obtenu numériquement suit la même tendance que l'approche expérimentale. Pour une couche

Chapitre III : Analyse numérique des contraintes résiduelles et des gauchissements des plaquettes de silicium.

métallique relativement épaisse (150 et 300 nm) les résultats, numériques et expérimentales) sont presque identiques. On note une différence de l'ordre de 100 % pour les faibles épaisseurs. Cette différence importante à faible épaisseur est le résultat de plusieurs facteurs comme par exemple la non prise en considération, dans nos modèles numériques, des contraintes intrinsèques générées par le processus de dépôt (contraintes d'origine chimiques). Ces contraintes sont beaucoup plus importantes à faible épaisseur. Nous pouvons dire, que notre modèle est validé pour des épaisseurs supérieures ou égales à 100 nm pour la couche métallique. Nous allons utiliser le modèle développé et validé pour étudier l'influence des paramètres géométriques sur le gauchissement des plaquettes en silicium.

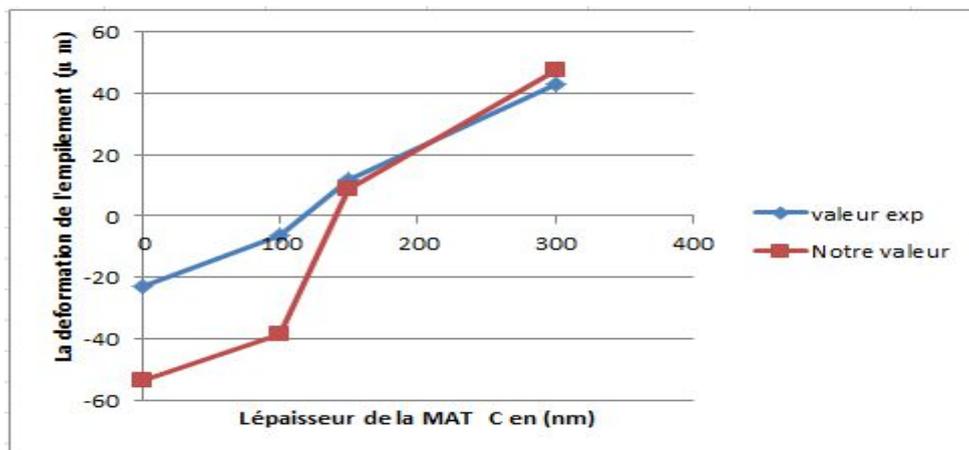


Figure III.7 : Résultats de modèle numérique.

L'épaisseur de mat C (nm)	Valeur exp (µm )	Notre valeur (µm )
0	-22.8	-53.3
100	-6.4	-38.5
150	11.8	9.01
300	43.03	47.4

Tableau III.3 : Tableau de la comparaison entre valeurs (Expérimentale et numérique).

***Chapitre IV :***  
***Résultats et discussions***

**Introduction :**

L'empilement de couches minces est largement utilisé dans les microcomposants électroniques. Pour la présente étude, nous avons étudié le comportement thermomécanique à l'élaboration d'un empilement de deux couches minces déposées sur un substrat relativement épais. Il s'agit d'un substrat en silicium sur lequel deux couches minces sont déposées ; une couche diélectrique (isolante) qualifiée de passivation et une couche conductrice formée par un alliage métallique que nous l'avons appelé « matériau C ». Les différentes températures de dépôt des différentes couches et les différences de coefficients de dilatations thermiques des matériaux de l'empilement conduisent à l'apparition de contraintes résiduelles d'origine thermique. Le niveau de ces contraintes est important et conduit à une déformation de l'empilement de type gauchissement (déflexion). Ces déformations typiques peuvent altérer le bon fonctionnement des microcomposants électroniques en impactant les propriétés électriques. Dans cette partie de l'étude, nous allons présenter les résultats de notre approche numérique visant à estimer la déflexion et à étudier les paramètres les plus influents sur son niveau. Nous nous sommes intéressés à l'effet de l'épaisseur du matériau C et de la largeur de détournement sur les gauchissements.

**IV.1.Effet de l'épaisseur du matériau C sur le niveau du gauchissement :**

Dans cette partie nous sommes intéressés à l'effet de l'épaisseur de la couche métallique C sur le gauchissement de l'empilement. En effet, nous avons simulé le film métallique C avec trois épaisseurs à savoir 100 nm, 150 nm et 300 nm. Le gauchissement de l'empilement sans film métallique est donné à titre de référence (figure IV.1). Les figures; IV.2 ; IV.3 ; IV.4 montrent le gauchissement de l'empilement pour les trois épaisseurs. En observant les quatre figures, nous constatons que le dépôt du film métallique provoque l'inversement du sens de gauchissement. En effet, pour le cas de référence, sans film métallique, la déflexion maximale est observée au centre de la plaquette tandis que les cas avec film métallique, la déflexion maximale se trouve sur le périmètre extérieur de l'empilement. Cette observation est valable quelque soit l'épaisseur du film métallique.

## Chapitre IV: Résultats et discussions.

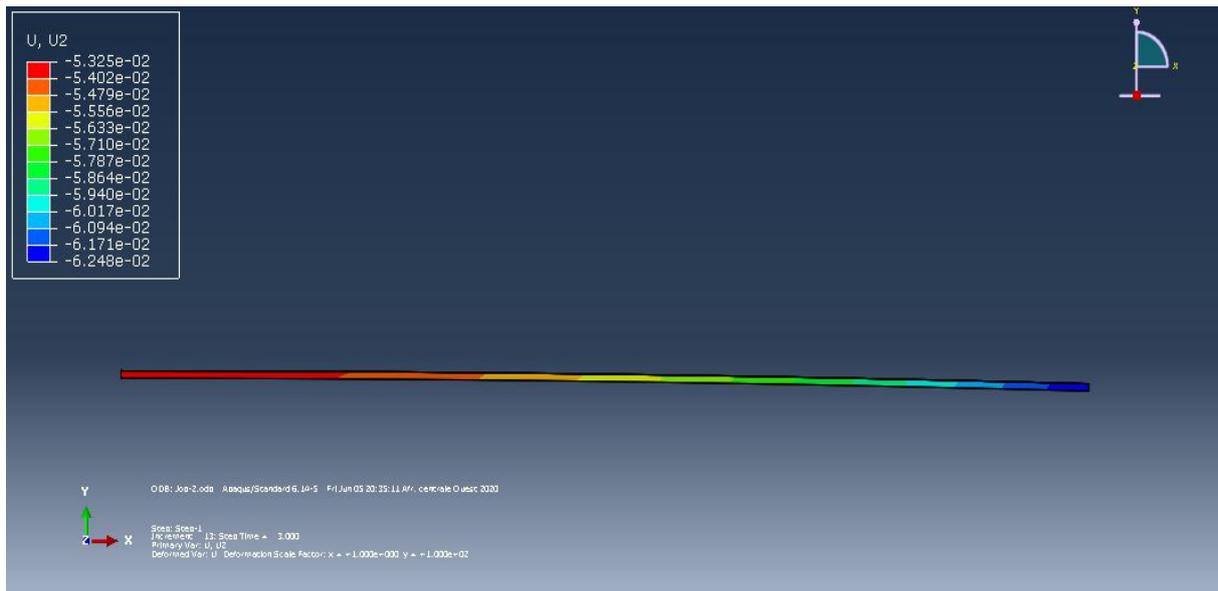


Figure IV.1 : Déflexion de l'empilement substrat+couche diélectrique (pas de film métallique/ cas de référence).

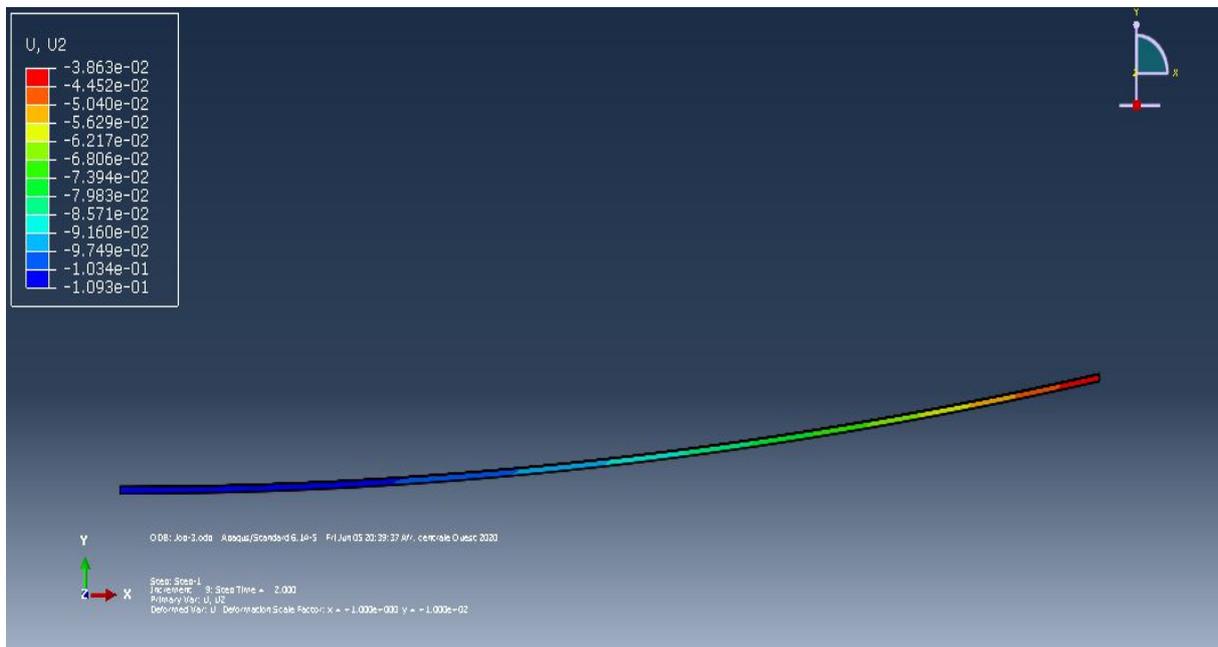


Figure IV.2 : Déflexion de l'empilement avec 100 nm d'épaisseur du film métallique.

## Chapitre IV: Résultats et discussions.

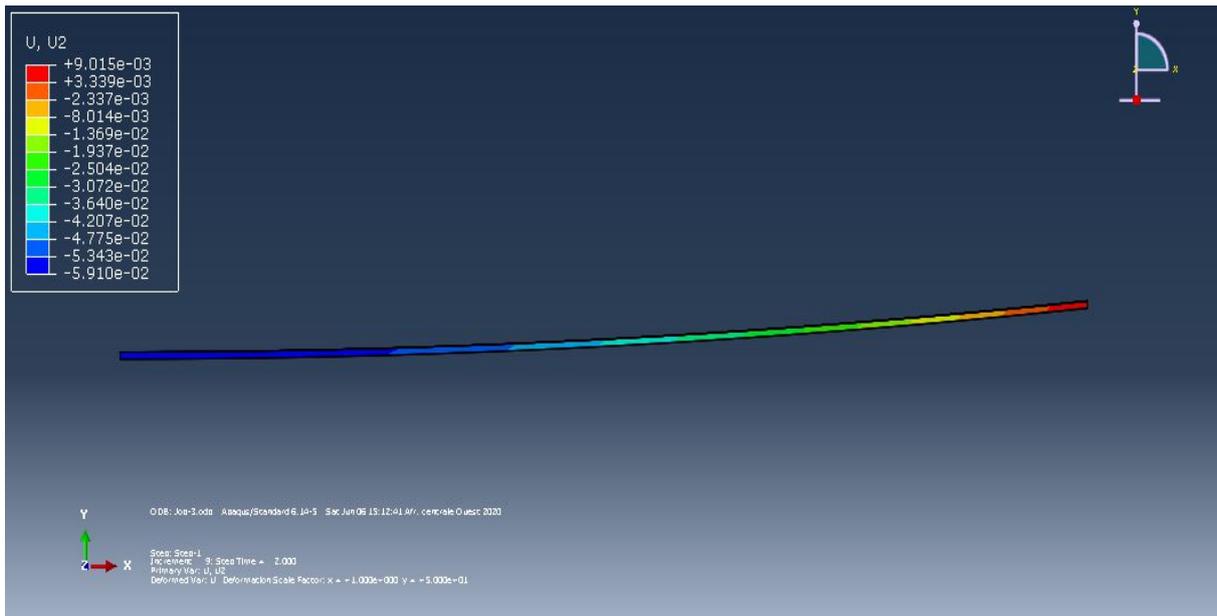


Figure IV.3 : Déflexion de l'empilement avec 150 nm d'épaisseur du film métallique.

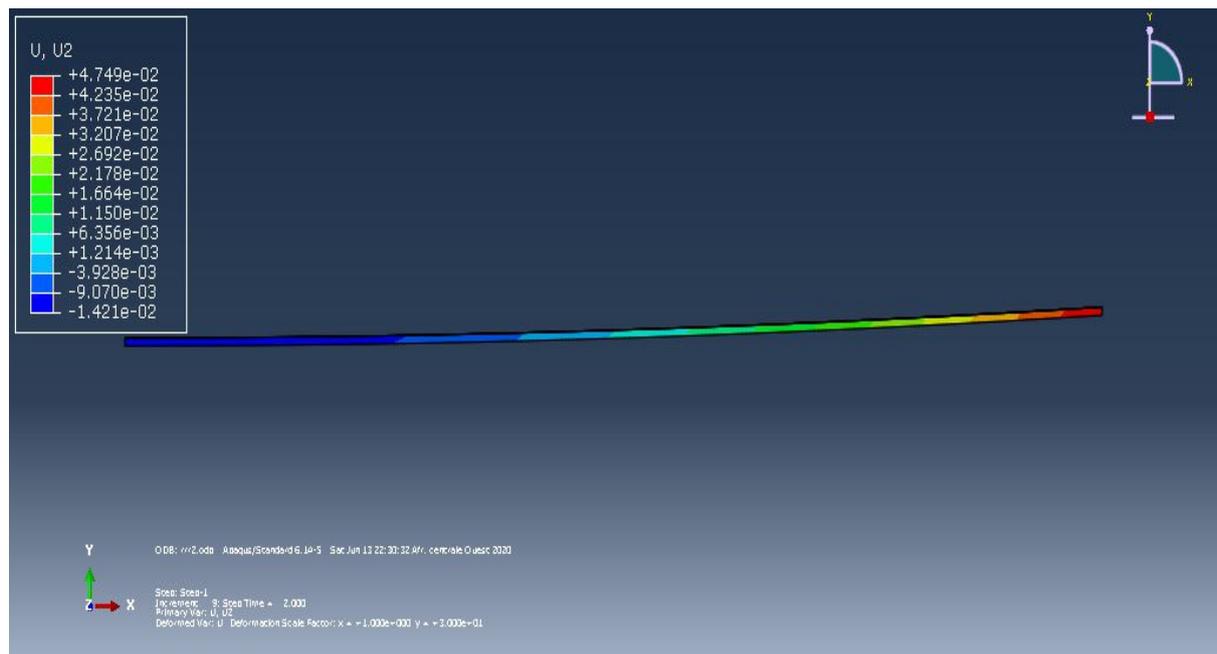


Figure IV.4 : Déflexion de l'empilement avec 300 nm d'épaisseur du film métallique.

Pour une meilleure illustration de l'évolution de la déflexion en fonction de l'épaisseur du film métallique nous avons relevé les valeurs maximales enregistrées sur le périmètre extérieur de notre empilement et nous les avons tracés en fonction de l'épaisseur du film métallique. Cette évolution de la déflexion est présentée par la figure IV.5. Nous constatons clairement que les déflexions augmentent avec l'augmentation de l'épaisseur. Nous constatons également que la courbe présente deux parties, une dont les valeurs sont négatives ce qui montre que la déflexion est de type concave (bow) et l'autre avec des valeurs positives qui montre que la déflexion est de type convexe (warp). Notons que la valeur maximale de la déflexion ( $47 \mu\text{m}$ ) est obtenue pour une épaisseur de la couche métallique de 300 nm.

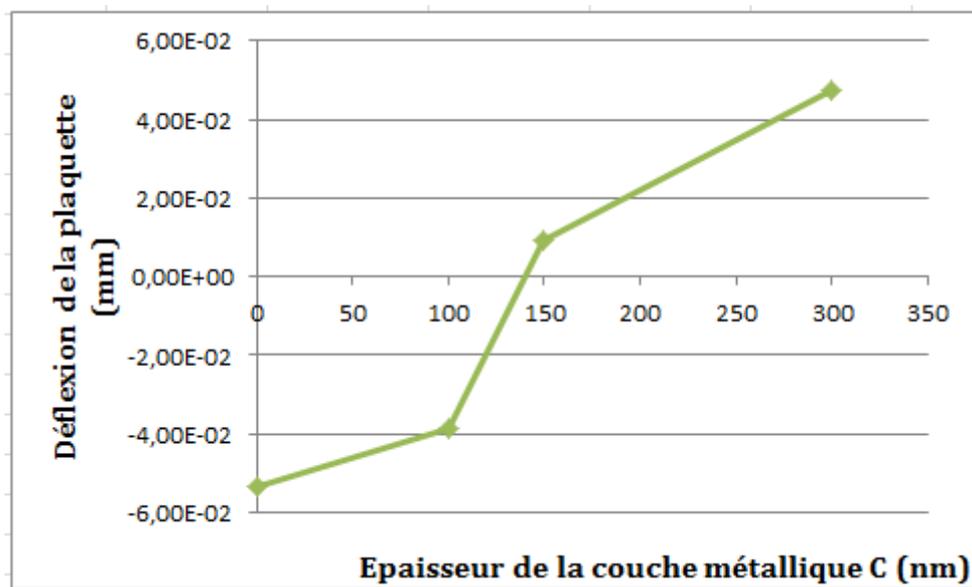


Figure IV.5 : Evolution de la déflexion en fonction de l'épaisseur de la couche métallique.

#### **IV.2.Effet de l'épaisseur du substrat sur Le gauchissement de l'empilement :**

Nous avons constaté dans la partie précédente que l'épaisseur de 300 nm de la couche métallique est celui qui présente le niveau de la déflexion le plus important. Nous avons procédé à des simulations en fixant à 300 nm l'épaisseur de la couche métallique et en variant l'épaisseur du substrat. L'épaisseur du substrat  $e=500\mu\text{m}$  est utilisé comme référence pour les comparaisons. Les figures. IV.6 ; IV.7 ; IV.8 ; IV.9 illustrent la déflexion de l'empilement pour les épaisseurs du substrat ;  $125\mu\text{m}$ ,  $250 \mu\text{m}$ ,  $375 \mu\text{m}$  et  $500 \mu\text{m}$ .

Nous constatons sur ces images que la zone qui enregistre le niveau le plus important de la déflexion demeure la même. Ainsi, le périmètre extérieur est le plus déformé. Nous pouvons dire que la variation de l'épaisseur du substrat ne présente pas un impact significatif sur les zones de fortes déformations.

## Chapitre IV: Résultats et discussions.

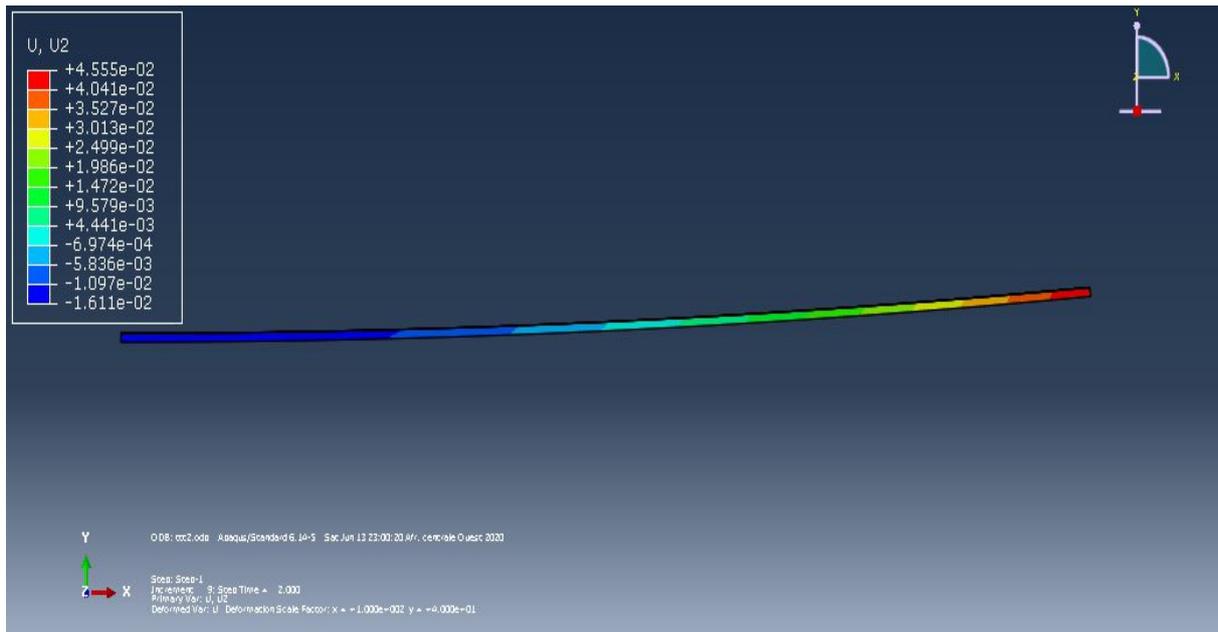


Figure IV.6 : Déflexion de l'empilement avec un substrat de 125 µm d'épaisseur.

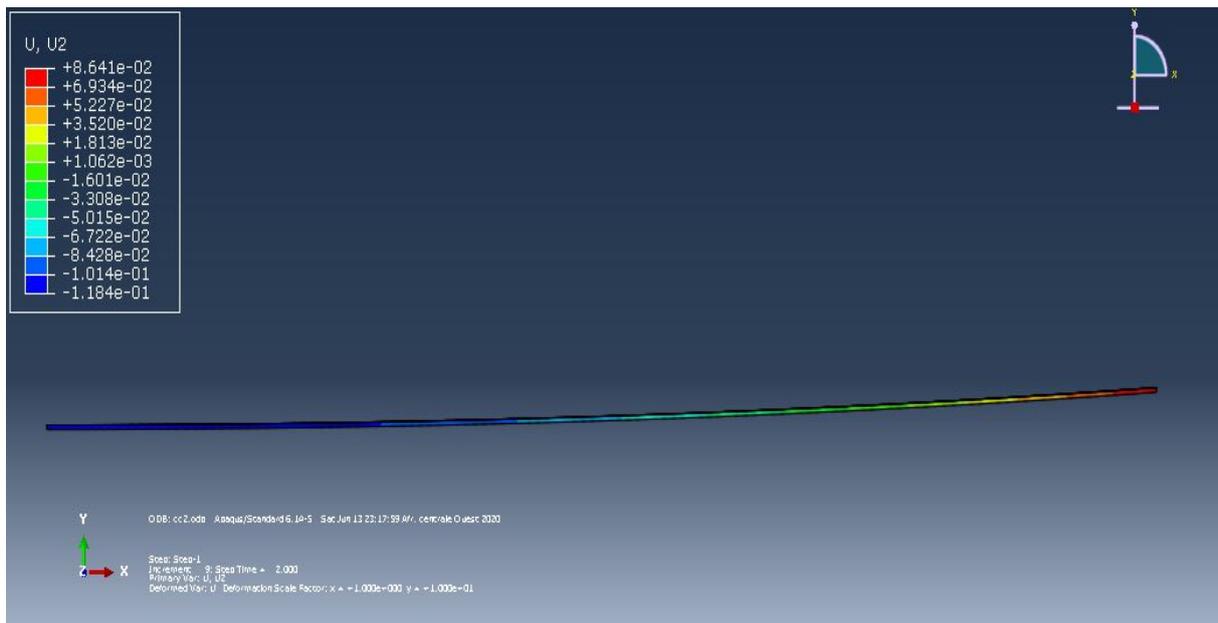


Figure IV.7 : Déflexion de l'empilement avec un substrat de 250 µm d'épaisseur.

## Chapitre IV: Résultats et discussions.

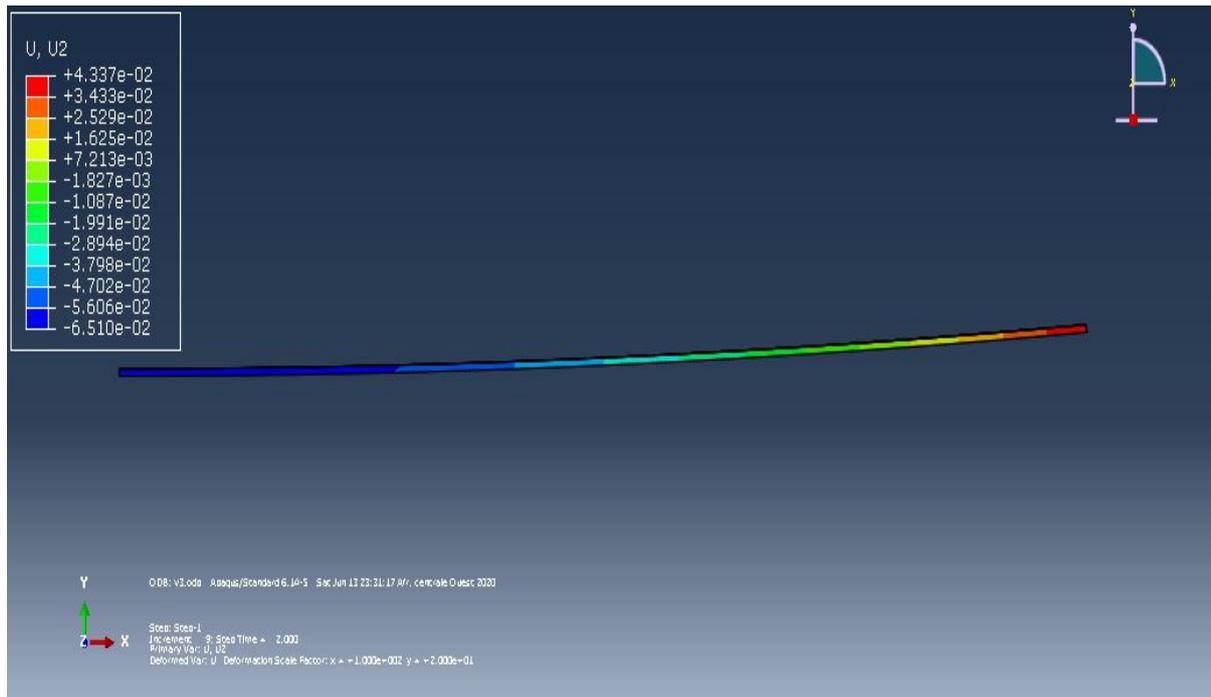


Figure IV.8 : Déflexion de l'empilement avec un substrat de 375 µm d'épaisseur.

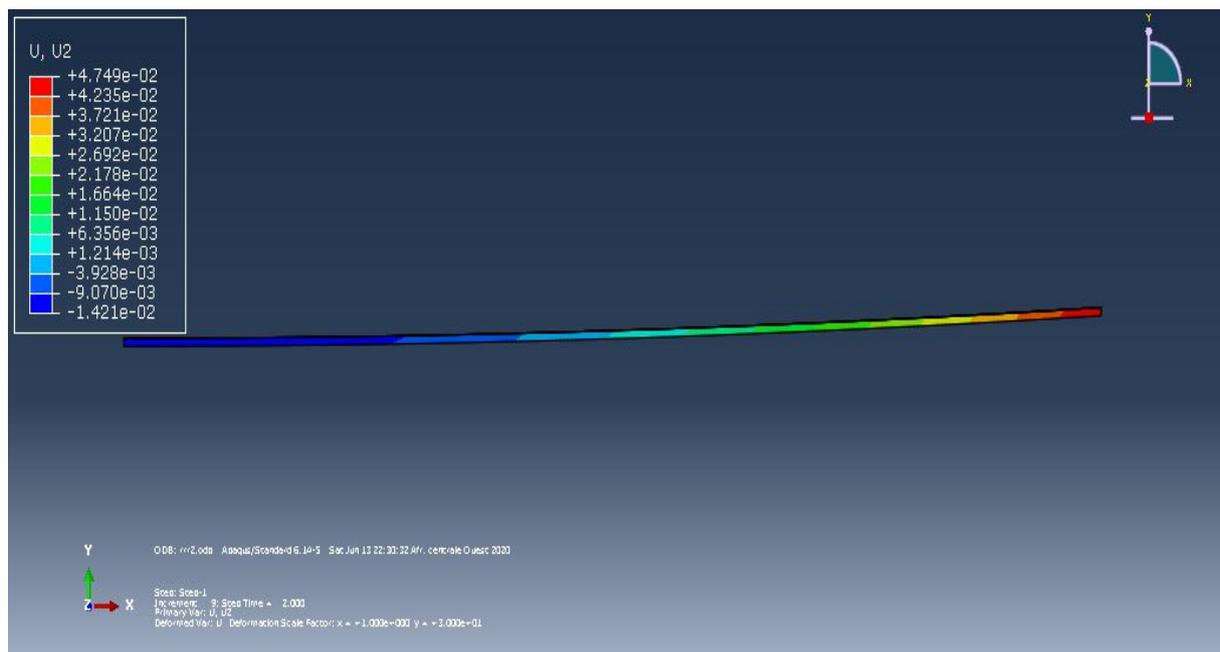


Figure IV.9 : Déflexion de l'empilement avec un substrat de 500 µm d'épaisseur.

Nous nous intéressons dans cette partie à l'effet quantitatif de la variation de l'épaisseur du substrat sur la déflexion de l'empilement. La figure IV.10 montre la variation de la déflexion en fonction de l'épaisseur du substrat. Nous constatons que l'épaisseur de 250

$\mu\text{m}$  est celui qui présente le niveau de la déflexion le plus important (86.41  $\mu\text{m}$ ). Les autres épaisseur ne présentent pas d'effets significatifs sur le niveau de la déflexion.

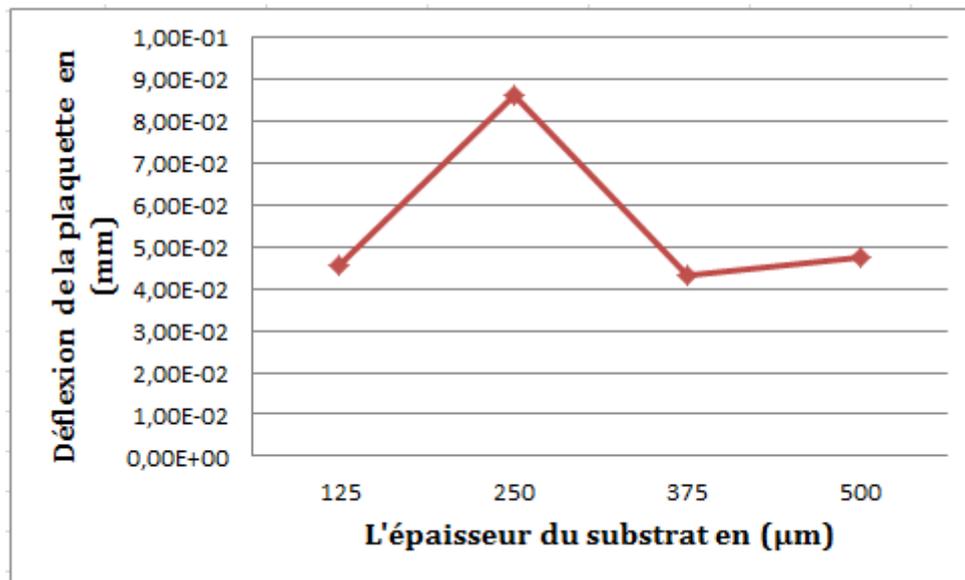


Figure IV.10 : Effet de l'épaisseur du substrat sur la déflexion de l'empilement.

### IV.3.Effet de la largeur de détournage sur le gauchissement de l'empilement :

Nous avons constaté précédemment que l'épaisseur du film métallique impacte fortement le niveau de la déflexion de l'empilement. La réduction de la déflexion est indispensable pour améliorer la qualité des microcomposants. Nous avons opté pour le détournage du film métallique pour réduire la déflexion. Le détournage consiste à enlever une partie du film métallique. Nous avons étudié l'impact de la largeur du détournage sur la déflexion de l'empilement. Notre film métallique conserve l'épaisseur critique de 300 nm et nous avons simulé l'empilement avec les largeurs de détournage 2 et 3 mm. La figure IV.11 montre l'empilement sans détournage (cas de référence). Les figures IV.12 et IV.13 montrent la déflexion de l'empilement pour des largeurs de détournage de 2 et 3 mm. Nous constatons que les trois figures présentent les mêmes zones de forte déformation.

Nous pouvons dire que le détournage ne présente pas d'effet significatif sur la nature de la déflexion. Pour le niveau de la déflexion, nous avons tracé l'évolution de la déflexion en fonction de la largeur de détournage (figure IV.14). Nous constatons que la déflexion diminue sensiblement avec l'augmentation de la largeur du détournage. La déflexion passe de 47.49  $\mu\text{m}$  pour le cas sans détournage à 13.09  $\mu\text{m}$  pour un empilement avec 3 mm de détournage

## Chapitre IV: Résultats et discussions.

sur le film métallique. Ce résultats montre clairement l'impact positif du détournage sur la déflexion de l'empilement. Nous signalons qu'une augmentation de la largeur de détournage (plus de 3 mm) provoque certainement une diminution de la déflexion mais en contre partie cela réduit considérablement la surface du film métallique, donc le nombre de microcomposants à réaliser sur la plaquette.

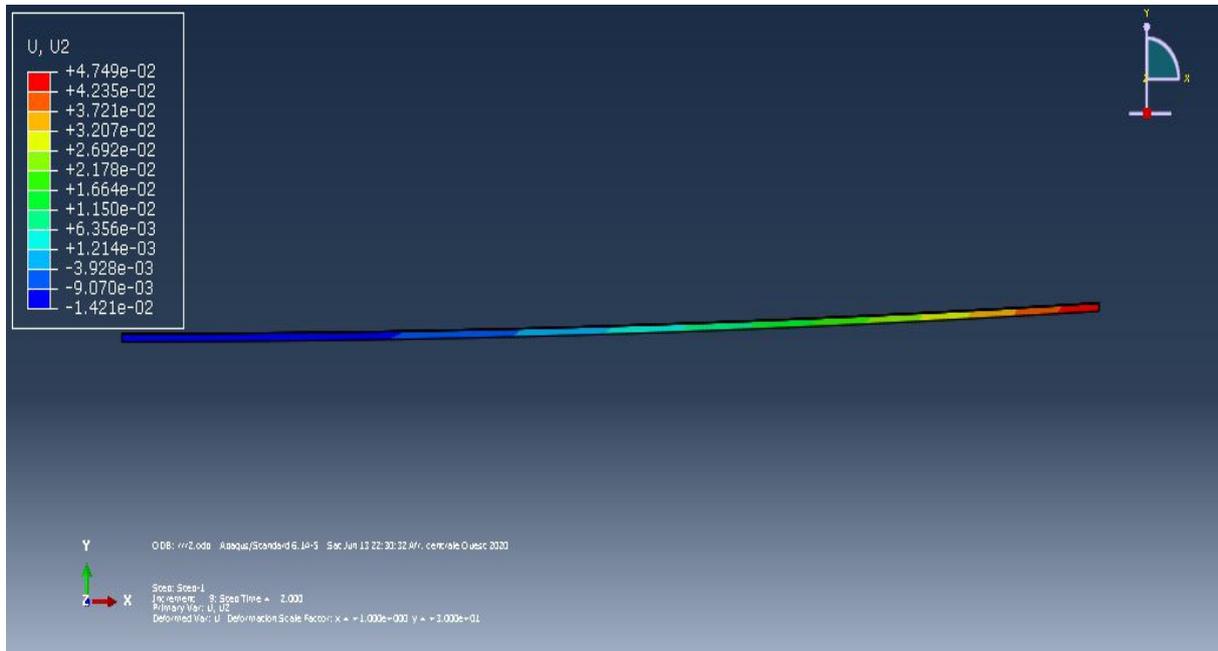


Figure IV.11 : Déflexion de l'empilement sans détournage.

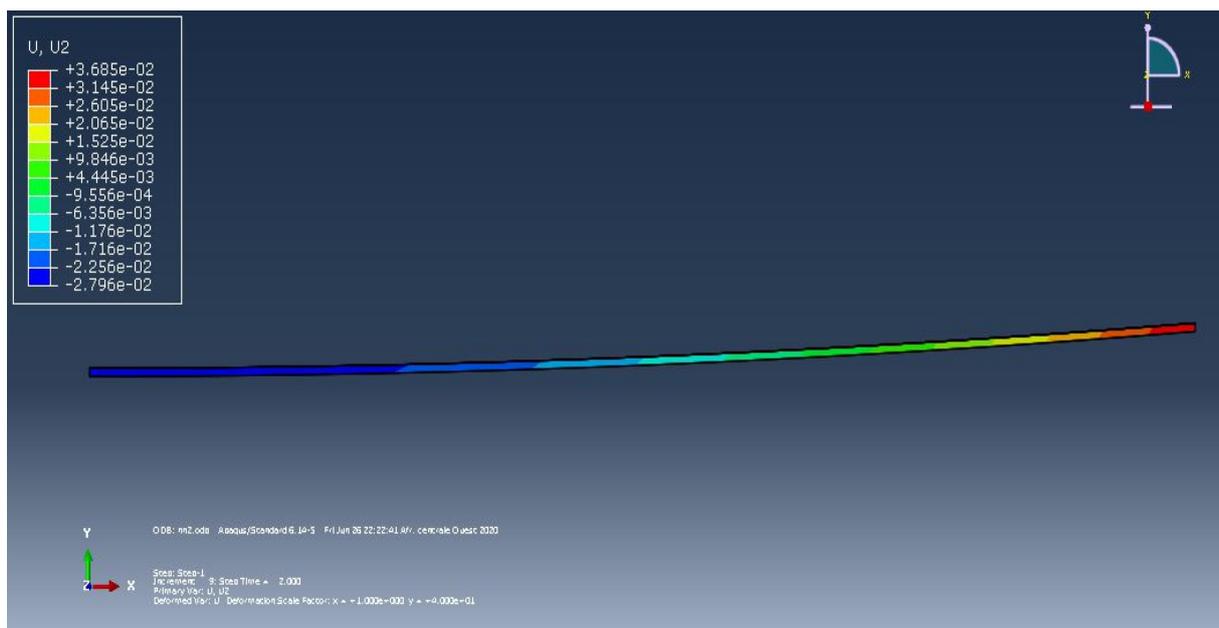


Figure IV.12 : Déflexion de l'empilement avec un détournage de 2 mm.

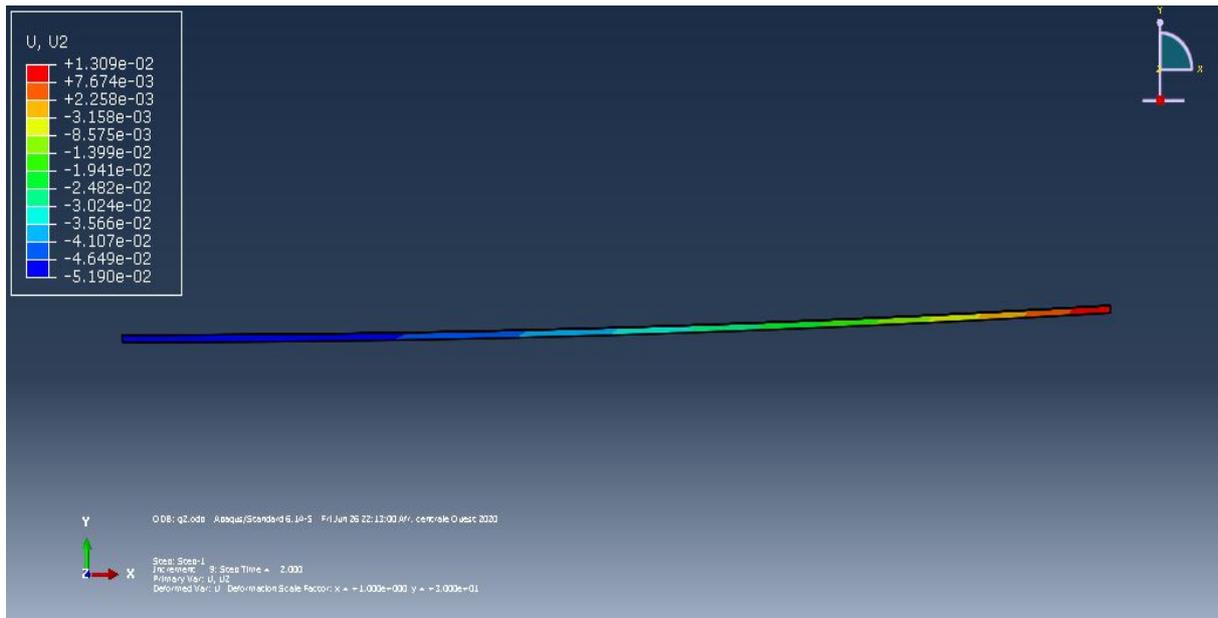


Figure IV.13 : Déflexion de l'empilement avec un détourage de 3 mm.

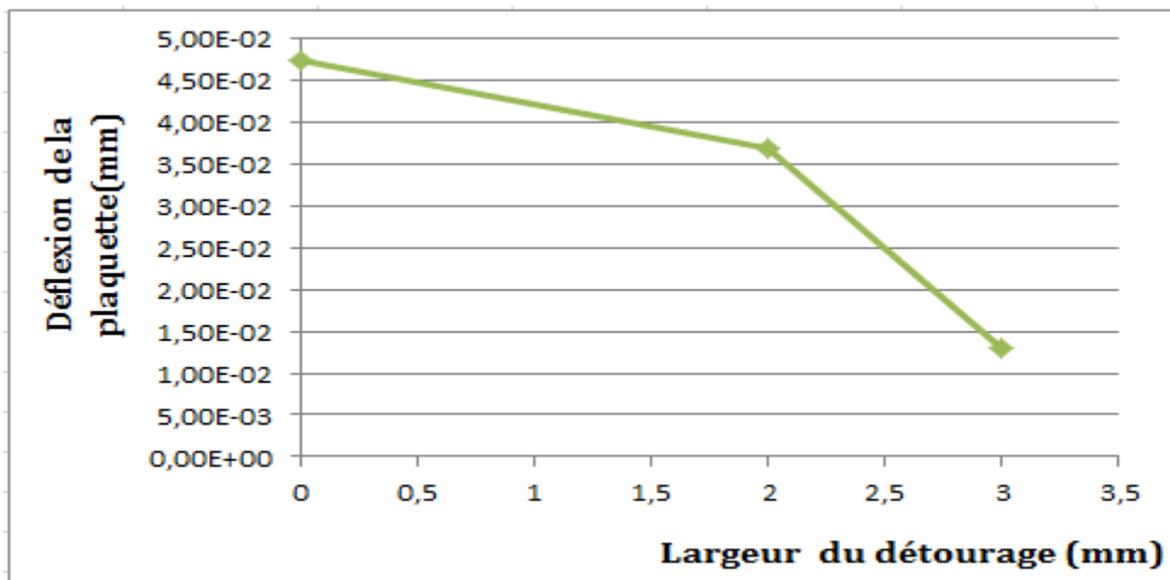


Figure IV-14. Evolution de la déflexion en fonction de la largeur de détourage du film métallique.

## **Conclusion générale :**

Les microcomposants électroniques sont parvenus à un très haut développement car de son utilisation dans le monde. En plus ce projet nous a permis de découvrir des nouvelles applications de la mécanique dans le domaine de l'électronique et ainsi l'importance de la mécanique dans tous les domaines.

Ce projet de fin d'étude a pour but de réduire la taille de la déflexion et montrer que les contraintes résiduelles et les déflexions sont sensibles aux propriétés des matériaux des films déposées sur un substrat de silicium, à leurs épaisseurs et la largeur de détournement qu'on a pris comme solution.

Les analyses de résultats ont été présentées sous formes de comparaison. Les résultats obtenus montrent que :

- Le dépôt du film métallique C déposé sur le substrat de silicium provoque l'inversement du sens de gauchissement et les déflexions augmentent avec l'augmentation de l'épaisseur.
- La variation de l'épaisseur du substrat ne présente pas un impact significatif sur les zones de fortes déformations.
- La déflexion des plaquettes diminue sensiblement avec l'augmentation de la largeur du détournement mais elle réduit la surface du film métallique.

Nous rajoutons enfin, que ce modeste travail nous a beaucoup pu améliorer nos connaissances sur la modélisation numérique ABAQUS et beaucoup plus sur les comportements mécaniques et thermiques des matériaux ainsi les méthodes d'interprétation des résultats que nous avons trouvées.

## Références bibliographique :

- [1]. Website: [http://fr.wikipedia.org/wiki/Alexander\\_Fleming](http://fr.wikipedia.org/wiki/Alexander_Fleming)
- [2]. Website: [http://fr.wikipedia.org/wiki/Lee\\_De\\_Forest](http://fr.wikipedia.org/wiki/Lee_De_Forest)
- [3]. American Conférence of Gouvernemental IndustrialHygienists (ACGIH), 1989: Hazard Assessment and Control Technology in SemiconductorManufacturing (Chelsea, Michigan, Lewis Publishers).
- [4].[http://www.ostaj.org/fileadmin/user\\_upload/indicateurs/Publications/OSTAJ\\_Fiche\\_5\\_Co mposants.pdf](http://www.ostaj.org/fileadmin/user_upload/indicateurs/Publications/OSTAJ_Fiche_5_Co_mposants.pdf)
- [5]. Julien BONY et Victor BOSSENNEC : « Microélectronique : Technologie de fabrication des circuits intégrés » pour le département GEii de L'IUTB Villeurbanne et Developpez.com
- [6].Yvan BONNASSIEUX « Fabrication des Transistors CMOS» jan 2006- école polytechnique. France
- [7].Thèse : Cédric le coq « prédiction de la fiabilité de composants électroniques de type wl-csp soumis à des Sollicitations mécaniques » 2010 université François Rabelais de tours.
- [8].Ola Bostrom. Wafer shape control Study of the reactivity in TiAl dual layers and its effect on the stress. PhDthesis, Université Paul Cézanne, 2001.
- [9].Soufyane BELHENINI « Étude de structures de composants microélectroniques innovants (3D) » décembre 2013 l'université François – Rabelais de Tours.
- Nychyporuk, T., "Nouvelles morphologies du silicium nanostructuré issues de l'anodisation électrochimique : élaboration, propriétés physicochimiques et applications", Thèse de Doctorat, Ecole Doctorale EEA de Lyon, 2006. [10].
- [11].[https://microelectronique.univ-rennes1.fr/fr/index\\_chap3.htm](https://microelectronique.univ-rennes1.fr/fr/index_chap3.htm).
- [12]. Mémoire de Magister YESREF\_DjamelOptimisation d'une cellule solaire à base du silicium polycristallin en couche mince déposé sur un substrat en céramiqueUNIVERSITE ABOU-BAKR BELKAID - TLEMCEN FACULTE DES SCIENCES DEPARTEMENT DE PHYSIQUE .Soutenu le 04 juillet 2013[12]
- [13]. R. F. Bunshah, « Handbook of deposition technologies for films and coating » 2ème édition, Noyes publication New Jersey New york 1994.
- [14] M. Ohring, « Materials science of thin films, deposition and strucure », 2ème édition.1991
- [15]- Thèse :Etude du mécanisme de croissance des couches a-Si :H élaborées par pulvérisation cathodique : interaction plasma-substrat.

- [16]. Nicolas cousin, Andrien Montigny, « Modélisation Numérique du comportement d'un microcomposant soumis a un chargement thermomécanique », PFE, Ecole polytechnique de l'Université de Tours, 2011.
- [17]. Sarr Papa Diop, El Marhraoui Redouane, « Analyse des contraintes résiduelles d'origine thermique dans les structures d'assemblage par Brasage », PFE, Université, François Rabelais de Tours 02/2012.
- [18] A. G. Evans et J. W. Hutchinson, «The thermomechanical integrity of thin films and multilayers», *Acta Metallurgica et Materialia*, vol. 43, n° 17, pp. 2507-2530, 1995.
- [19] R. Abermann and R. Koch, "Measurements of the intrinsic stress in thin metal films", *Vol 41, Vacuum* 41, 1279 – 1282, 1990.
- [20] Y-L Shen and S Suresh. "Thermal cycling and stress relaxation response of Si-Al and SiO<sub>2</sub> layered thin films". *Acta Metall. Mater.*, 43(11) :3915–3926, 1995.
- [21] X. CHAUFFLEUR , Thèse « Caractérisation thermomécanique de films métalliques déposés en couche mince pour la simulation de la fiabilité de composants microélectroniques de puissance », Déflexion et courbure d'une micropoutre, p17-22, 2007.
- [22] Thomas Bristow, "Wafer Thickness TTV Bow and Warp for Thin Wafer Application For SEMATECH Workshop on 3D Interconnect Metrology", July 11, vol 22, 2012.
- [23] Jean Yves Delétage, « Etude de la durée de vie d'assemblage microélectronique par l'utilisation de simulation de modèle de dégradation et de circuit intégré spécifiques de test », Thèse doctorat, Université Bordeaux 1, 2003.
- [24] Soufyane Belhenini, « Etude de structures de composants microélectroniques innovants (3D) Thèse de doctorat, Université François Rabelais de Tours, 2013.
- [25] <https://fre.sciences-world.com/novel-technique-measures-warping-next-gen-integrated-circuits-11794>.
- [26] [inst.eecs.berkeley.edu/~ee143/2Fsp06/2Flectures%2FLec\\_24.pdf&psig=AOvVaw0sTc46dRgkMpoewYqHAS4-&ust=1598158439885000&source=images&cd=vfe&ved=0CAIQjRxqFwoTCLjM4q6CrusCFQAAAAAdAAAAABAD](https://inst.eecs.berkeley.edu/~ee143/2Fsp06/2Flectures%2FLec_24.pdf&psig=AOvVaw0sTc46dRgkMpoewYqHAS4-&ust=1598158439885000&source=images&cd=vfe&ved=0CAIQjRxqFwoTCLjM4q6CrusCFQAAAAAdAAAAABAD)

[27] Hélène ISSELÉ : Caractérisation et modélisation mécaniques de couches minces pour la fabrication de dispositifs microélectroniques – Application au domaine de l'intégration 3D  
L'UNIVERSITÉ DE GRENOBLE - le : 7 août 2006.

[28] Thèse : Etude des contraintes et des déformations au cours de la croissance de couches métalliques; analyse de la structure et du profil de composition aux interfaces par diffusion des rayons X.

[29] Thèse : FOURAL MOHAMED REDA et EL FATMI IMAD Simulation numérique de la déformation d'une plaquette de silicium revêtue d'un film mince Centre Universitaire Belhadj Bouchaib d'Ain-Temouchent Année 2015/2016.

[30] R.Saffel and Windel A. H., Journal of Applied. Polymère Science, Vol 25 ,p 1117 (1980).

[31] Thèses : Jean-Baptiste Sauve plane Caractérisation thermomécanique de films métalliques déposés en couche mince pour la simulation de la fiabilité de composants microélectroniques de puissance  
Doctorat de l'Institut National des Sciences Appliquées de Toulouse le 20 juin 2007

[32] MECHALIKH Mustapha, Thèse : « Simulation thermomécanique d'un piston de moteur diesel à injection directe par le logiciel abaqus: Influence du matériau », Simulation Thermomécanique du piston, Le logiciel de calcul Abaqus/CAE,

[33][https://www.waferworld.com/wp-content/upload/2017/04/Depositphotos-593\\_5701\\_1-2015-1.jpg](https://www.waferworld.com/wp-content/upload/2017/04/Depositphotos-593_5701_1-2015-1.jpg) .