

République Algérienne Démocratique et Populaire

وزارة التعليم العالي والبحث العلمي

Ministère de l'Enseignement Supérieur et de la Recherche Scientifique

المركز الجامعي بلحاج بوشعيب عين تموشنت

Centre Universitaire Belhadj Bouchaib Ain Témouchent

Institut de Technologie

Département de Génie Mécanique



Projet de fin d'études

Pour l'obtention du diplôme de Master en :

Domaine : Technologie

Filière : Génie mécanique

Spécialité : Mécanique et énergétique

Thème

**Analyse Numérique Des Effets Thermique Sur La Réponse Mécanique
Des Microstructures De Type Flip-Chip En Front-End**

Présenté Par :

- 1- Zabat Hichem
- 2- Zenasni Abdelkader

Encadré par :

Dr. BELHENINI Soufyane

Co-Encadré par :

EL FATMI Imad

Devant les jurys composés de :

Mme BENZAAD Bourassia

M BELHENINI Soufyane

Mme BOUAFIA Farida

Docteur

Docteur

Docteur

C.U.B.B. (Ain Témouchent)

C.U.B.B. (Ain Témouchent)

C.U.B.B. (Ain Témouchent)

Président

Encadrant

Examineur

REMERCIEMENT

Ce travail n'aurait jamais vu le jour sans la volonté de DIEU qui nous a offert santé, force, courage et volonté jusqu'au dernier moment. Nous vous remercions DIEU pour ça et pour tout le reste.

Nous voulons remercier par l'occasion celui qui nous a aidé pendant tout notre parcours jusqu'à cette humble performance et par qui on a eu le privilège d'être encadré ;

Dr, Belhenini Soufyane.

Nous tenons aussi à remercier les honorable membres du jury ; Mme la présidente Mme Bensaad et Mme l'examinatrice, Mme Bouafia envers qui, nous exprimons notre plus haute forme du respect.

Ainsi nous voulons remercier tous ceux qui nous ont soutenu, quel que soit la magnitude de ce dernier.

Enfin nous voulons remercier nos familles, du plus jeune au plus aîné, à qui nous devons affection et de gratitude.

RÉSUMÉ

RÉSUMÉ

La fabrication des microélectroniques se progresse selon la loi de Moore ; qui signifie que la fabrication microélectronique s'améliore d'une manière exponentielle. Il existe plusieurs types de montages dans la microélectronique parmi ces montages, le montage flip chip qui est devenu la pierre angulaire des applications électroniques, tels que la téléphonie mobile.

Notre travail consiste à analyser le comportement thermomécanique d'un montage flip chip en simulant un test de fiabilité accéléré. Le cyclage thermique a été choisi pour la présente étude. En effet, quatre cycles thermiques normalisés de type JEDEC (0-100°C / -40_125°C / -55_125°C / -60_150°C) ont été imposés numériquement à notre montage flip chip afin d'évaluer sa résistance.

Les simulations numériques par la méthode des éléments finis ont donc été employées pour localiser les contraintes et les déformations résiduelles subies par le microcomposant. A partir de ça les éventuels problèmes de fiabilité peuvent être identifiés.

En plus des résultats obtenus, cette étude nous a permis de nous familiariser avec le code de calcul par éléments finis Abaqus et de comprendre les bases du comportement mécanique des matériaux.

ABSTRACT

ABSTRACT

The fabrication of microelectronics progresses according to Moore's law; which means that microelectronics manufacturing is improving in an exponential way. There are several types of mounts in microelectronics among these mounts, flip chip editing which has become the cornerstone of electronic applications, such as mobile telephony.

Our job is to analyze the thermomechanical behavior of a flip chip assembly by simulating an accelerated reliability test. Thermal cycling was chosen for this study. Indeed, four standard thermal cycles of JEDEC type (0-100 ° C / -40 _ 125 ° C / -55 _ 125 ° C / -60 _ 150 ° C) have been imposed numerically on our flip chip assembly in order to evaluate its resistance.

Numerical simulations by the finite element method were therefore used to locate the stresses and residual deformations experienced by the micro component. From this, any problems of reliability can be identified.

In addition to the results obtained, this study allowed us to identify the simulation code for limited elements of Abaqus and understand the basics of mechanical behavior of the materials.

TABLE DES MATIERES

Remerciement.....	01
Résumé.....	02
Abstract.....	03
Table des matières.....	04
Liste des tableaux.....	06
Liste des figures.....	07
Introduction générale.....	08
Chapitre I : Généralité.....	
I.1 Introduction.....	09
I.2 Développement des puces retournées.....	09
I.3 Techniques d'interconnexion.....	13
I.3.1 Câblage filaire ou assemblage par fils.....	13
I.3.2 Technologie Tape Automated Bonding (TAB)	13
I.3.3 Montage en Flip chip.....	14
I.3.3.1 Les billes de brasure (Solder Bump).....	15
I.3.3.2 Techniques d'assemblage des billes de brasure.....	16
I.3.3.2.a Thermocompression.....	17
I.3.3.2.a Collage.....	17
I.3.3.3 Vias traversants (TSV)	18
I.4 Procédés de fabrication et quelques problèmes associés.....	19
I.4.1 Front-End.....	19
I.4.1.a Front-End of Line.....	19
I.4.1.b Back-End of Line.....	19
I.5 Échauffement des composants électroniques.....	21
I. Conclusion.....	21
Chapitre II : Cycle thermique	
II.1 Introduction.....	22
II.2 Les cycles de température.....	22
II.3 Performance de cyclage thermique.....	22
II.4 Dilatation thermique.....	24
II.5 L'essai de cyclage thermique (Thermal Cycline Test)	25
II.6 Fiabilité du cycle thermique du joint de soudure SAC.....	27
II. Conclusion.....	28
Chapitre III Partie I.....	29

TABLE DES MATIERES

III.I.1 Introduction.....	29
III.I.2 . Simulation.....	29
III.I.2.1. Outil de CAO.....	29
III.I.2.2. A propos d'ABAQUS.....	29
III.I.3 Geometrie et condiotions limite.....	29
III.I.4. Materiaux.....	34
III.I.5. Maillage.....	34
III.I.5.1. Realisation du maillage.....	34
III.I.6. Les contacts.....	36
Partie II.....	37
III.II.1. Les resultats.....	37
III.II.2. Les cycles thermique (JEDEC).....	38
III.II.3. Les amplitudes.....	39
III.II.4. Les contraintes.....	40
III.II.5.Evolution des contraintes équivalentes.....	49
III.II.6. Deformation plastique.....	50
III.II. Conclusion	50
Conclusion Generale.....	52
REFERENCES BIBLIOGRAPHIQUE	53

LISTE DES TABLEAUX

Tableau	Page
Tableau 1. Conditions d'essai de cycle de température.....	26
Tableau 3. Propriété des matériaux.....	34
Tableau 4. Présentation des pièces maillées.....	34
Tableau 5. Contrainte équivalente maximale de Von Mises (0/100°C).....	40
Tableau 6. Contrainte équivalente maximale de Von Mises (-40/125°C).....	42
Tableau 7. Contrainte équivalente maximale de Von Mises (-55/125°C).....	44
Tableau 8. Contrainte équivalente maximale de Von Mises (-60/150°C).....	47

LISTE DES FIGURES

Figure	Page
Figure 1. Définition de l'assemblage de la puce retournée et.....	09
Figure 2. Le premier composant à puce retournée d'IBM.....	10
Figure 3. Boîtier de circuit intégré tridimensionnel.....	11
Figure 4. SLC d'IBM.....	12
Figure 5. Techniques d'assemblage câblage filaire.....	13
Figure 6. Coupe d'un plot côté composant pour le montage d'un TAB.....	14
Figure 7. Exemple d'assemblage par bille.....	15
Figure 8. Courbure de plaquette par ECD ou méthode de galvanoplastie	16
Figure 9. La méthode d'interconnexion à puce retournée.....	16
Figure 10. Principe de la thermocompression.....	17
Figure 11. Montages flip chip utilisant des substances adhésives.....	18
Figure 12. Effets de changement de température sur la contrainte et les joints de soudure	24
Figure 13. Profil de température représentative d'un test de cyclage thermique accéléré...	26
Figure 14. Tracé de la durée de vie en fatigue thermique	27
Figure 15. Déformation dans la brasure en vrac près du côté du tampon	28
Figure 16. La géométrie complète.....	30
Figure 17. Sélection de la symétrie suivant l'axe Y.....	32
Figure 18. Sélection de la symétrie suivant l'axe X.....	32
Figure 19. L'encastrement de PCB suivant l'axe Z.....	33
Figure 20. La température initiale imposée.....	33
Figure 21. Les contacts déterminent par ABAQUS.....	37
Figure 22. Les 4 cycles thermiques normalisés.....	38
Figure 23. Les amplitudes des cycles thermique.....	39
Figure 24. Les histogrammes.....	49
Figure 25. Les courbe de PE(t).....	50

INTRODUCTION GENERALE

Les procédés de fabrication des microcomposants demeurent de plus en plus développés, la fiabilité thermomécanique est l'une des phases principales du développement d'un composant microélectronique ce qui nous oblige à analyser les contraintes thermomécaniques générées lors du fonctionnement pour éviter toute défaillance. Plusieurs tests de fiabilité sont utilisés avant le lancement des nouveaux produits. Ces tests accélérés sont normalisés. Pour la présente étude, nous avons opté pour les normes JEDEC.

Notre travail est consacré pour l'analyse des contraintes thermomécanique d'un composant flip chip par la simulation numérique utilisant le code de calcul Abaqus.

La première partie est destinée aux recherches bibliographiques sur les puces retournées et leurs développements.

La deuxième partie s'intéresse à la méthodologie suivie lors du développement des modèles numériques. Les cycles thermiques utilisés pour la simulation y sont présentés.

La troisième partie est consacré pour la présentation des résultats numériques obtenus et aux discussions.

1. Introduction :

En électronique, les composants utilisés sont de plus en plus petits. Parmi les composants les plus utilisés actuellement on note les puces retournées (Flip-Chip). Une puce retournée (Flip-Chip) est définie comme étant un composant attaché à un substrat via des interconnexions (par exemple, Sn-Pb, Cu, Au, Ag, Ni...) comme indiqué sur la figure 1.

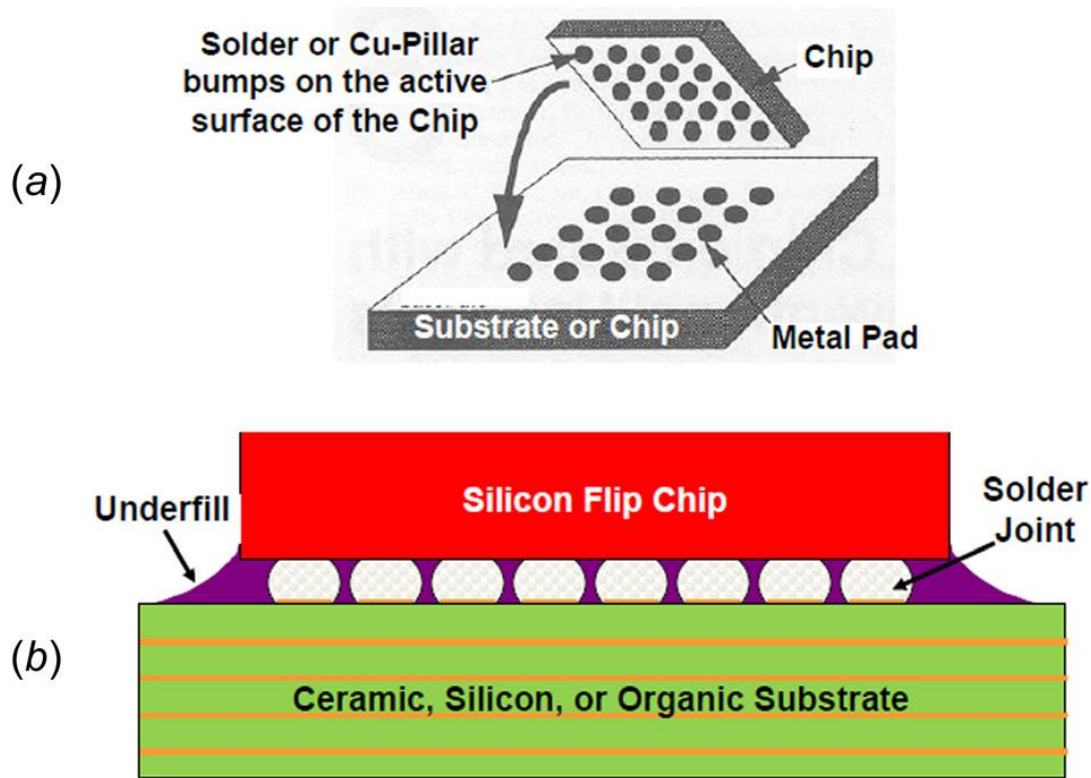


Figure 1 : (a) Définition de l'assemblage de la puce retournée et (b) assemblage de la puce retournée sur substrat [1]

2. Développement des puces retournées :

La technologie de puce retournée a été introduite par IBM (International Business Machines) au début des années 1960 pour sa technologie logique solide, qui est devenue la base logique de la ligne d'ordinateur IBM System / 360. La figure 2 (a) montre la première puce à retournement IBM avec trois transistors terminaux, sont des billes de cuivre plaquées Ni / Au incorporées dans une bille de soudure Sn-Pb sur les trois plages d'E / S du transistor. Une couche d'adhérence / germination Cr-Cu-Au est déposée entre les plots de contact Al-Din sur la puce Si et la bille de soudure. La figure 2 (b) montre le premier assemblage de puce à puce IBM (trois puces) sur un substrat en céramique. [1]

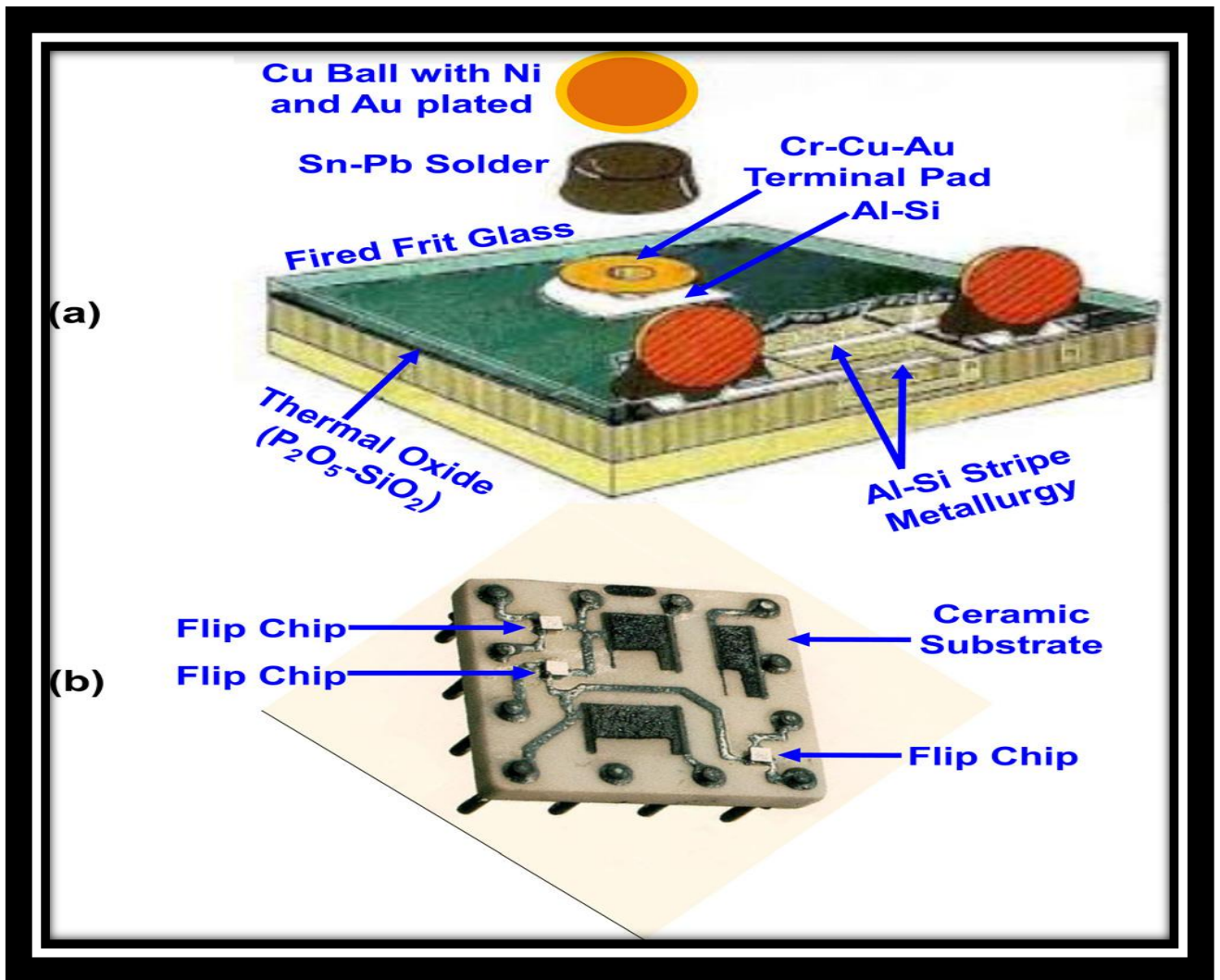


Figure 2 : (a) le premier composant à puce retournée d'IBM avec trois transistors terminaux et (b) le premier assemblage à puce retournée d'IBM (trois puces) sur un substrat en céramique [1].

Au fur et à mesure que les E/S augmentent, la bille de Cu est remplacée par une bille de soudure. La technologie dite de connexion de puce C4 utilise des billes de soudure à haut plombs déposés sur des bornes métalliques mouillables sur la puce et un encombrement correspondant soudez. La puce de retournement soudée est alignée sur le substrat, et tous les joints de soudure sont réalisés simultanément par reflux de la soudure. [1]

Aujourd'hui, les applications de la technologie de flip chip ont été étendues à puce à puce, face à face, et face à l'arrière. La figure 3 montre un exemple de ce type. On peut voir que le paquet est en fait défini par deux niveaux de matrice d'imbrication. Les trois matrices filles sont attachées à la matrice plus grande qui est ensuite attachée à la plus grande grand-mère.

La matrice grand-mère est ensuite fixée sur le substrat de l'boîtier. Les billes entre les matrices fille et la matrice meurent sont des microbilles (pilier de Cu avec bouchon de soudure). Les billes C4 sont utilisées entre la matrice meurent et la grand-mère meurt, et entre la grand-mère meurt et emballent le substrat. [1]

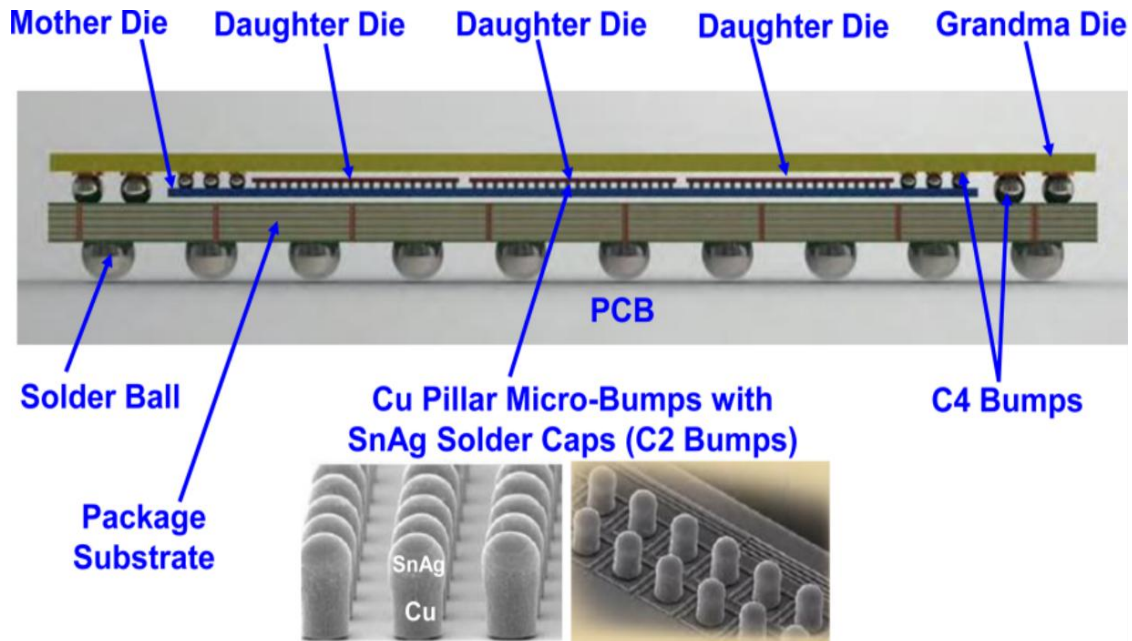


Figure 3 : Boîtier de circuit intégré tridimensionnel (IC) (plusieurs interconnexions de puce à puce d'Amkor) [1].

Les technologies à puce retournée ont été largement utilisées pour les processeurs d'ordinateurs centraux, de serveurs, d'ordinateurs personnels, d'ordinateurs portables, de smartphones, de tablettes, de jeux, etc. [1]

Récemment, en raison des exigences de fonctionnalités supérieures des puces et de réduction de la surface des puces, le nombre de broches des processeurs et mémoires augmente et leur hauteur (ou l'espacement entre les pattes de brochage) diminue. En outre, en raison des tendances des facteurs de forme plus petits pour les produits mobiles (par exemple, smartphones et tablettes) et portables (par exemple, ordinateurs portables), l'épaisseur des puces et des substrats boîtier doit être aussi mince que possible. [1]

Les progrès récents dans les boîtiers à haute densité et à faible coût ont favorisé plus d'applications de puce retournée.

Il y a près de 25 ans, IBM au Japon à Yasu a inventé la technologie SLC, Figure. 4, qui a formé la base du boîtier organique à faible coût avec des couches d'accumulation connectées verticalement par des micro-Vias pour supporter des puces retournées. Il y a deux parties de la technologie SLC, l'une est le substrat de base et l'autre est la SLC (surface laminar circuit) pour le câblage de signal. Le substrat de base est fait par le panneau époxy en verre ordinaire. Cependant, les couches SLC sont construites séquentiellement avec les couches diélectriques en époxy photosensible et le plan conducteur de placage de cuivre (technique semi-additive). En général, un substrat boîtier avec douze couches (par exemple deux couches d'âme et dix couches d'assemblage) et une largeur de ligne et un espacement de 10 μm sont plus que suffisants pour supporter la plupart des puces. [2]

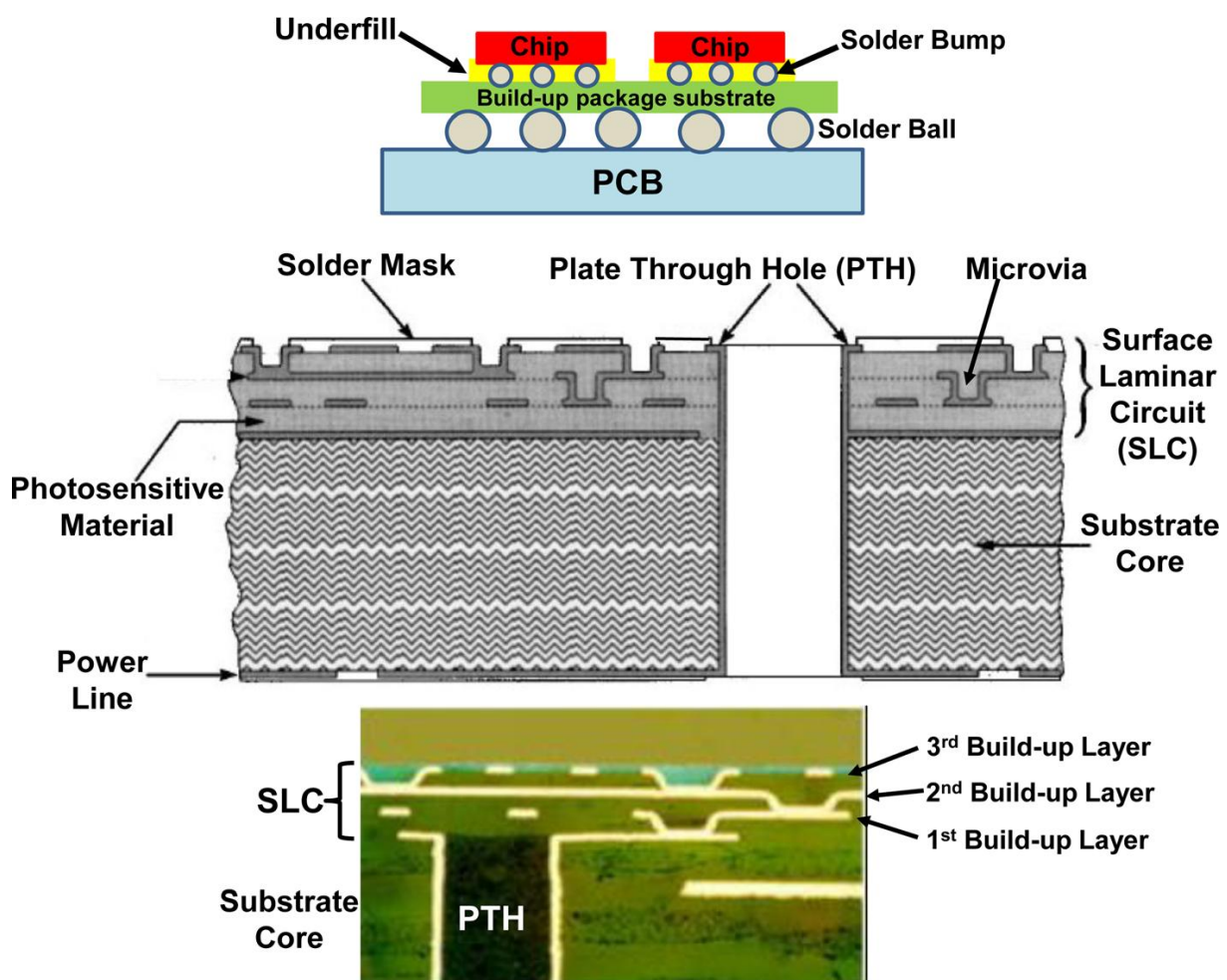


Figure 4 : SLC d'IBM pour le substrat de l'assemblage organique de puce de retournement [1]

3. Techniques d'interconnexion :

Les premières interconnexions électriques, réalisées au niveau 1 de la mise en boîtier, peuvent être regroupées en 4 grandes catégories :

- Le câblage filaire,
- Le TAB (Tape Automated Bonding),
- Le flip chip
- Les Via traversant.

3.1-Câblage filaire ou assemblage par fils

La technique de câblage filaire (wire bonding) est la plus ancienne et la plus répandue dans l'industrie de la microélectronique pour réaliser l'interconnexion d'un circuit en « puce » avec son environnement (boîtier, circuit imprimé, circuit hybride...). [3]

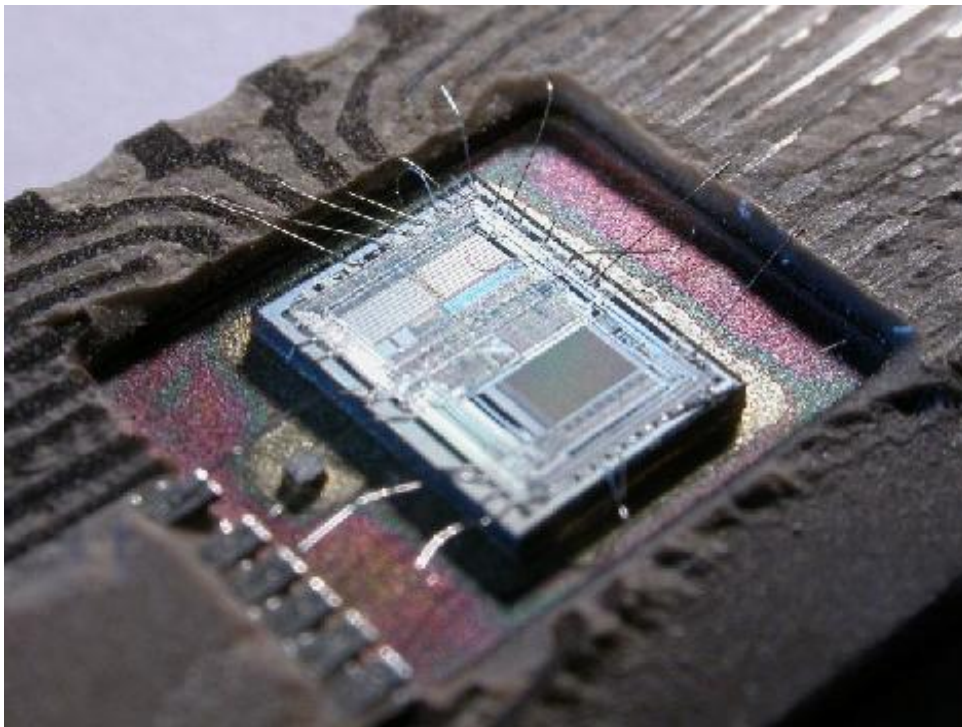


Figure 5 : Techniques d'assemblage câblage filaire [4]

3.2-Technologie Tape Automated Bonding (TAB)

Cette technologie utilise un film multicouche de connexion (généralement en kapton ou en Polyamide) qui réalise l'adaptation d'impédance en circuits coplanaires. Ce procédé associé à un boîtier permet de réaliser des modules actifs à faible coût. [3]

Le circuit intégré à connecter doit recevoir un traitement adapté à cette technologie. Un dépôt de TiW (barrière de diffusion) puis d'or (environ 20 μm) est effectué sur le plot d'aluminium. Le circuit intégré est assemblé au centre du film de connexion (communément appelé araignée) par une opération de câblage dit interne ou d'ILB (Inner Lead Bonding). La puce est ensuite testée dans un connecteur de test. L'ensemble (puce araignée) peut être monté par la suite sur une carte comme s'il s'agissait d'un boîtier conventionnel ou monté à l'intérieur d'un circuit hybride. Cette dernière étape est appelée OLB (Outer Lead bonding). La Figure 6 illustre ces deux étapes. [3]

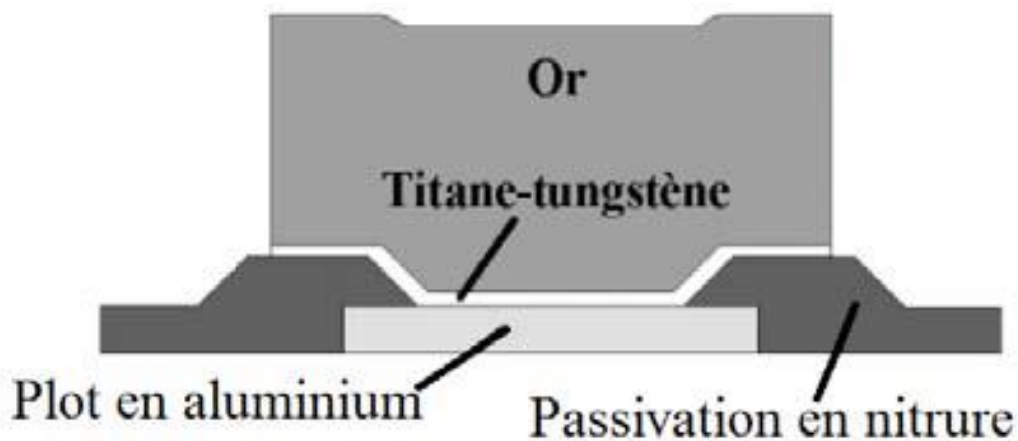
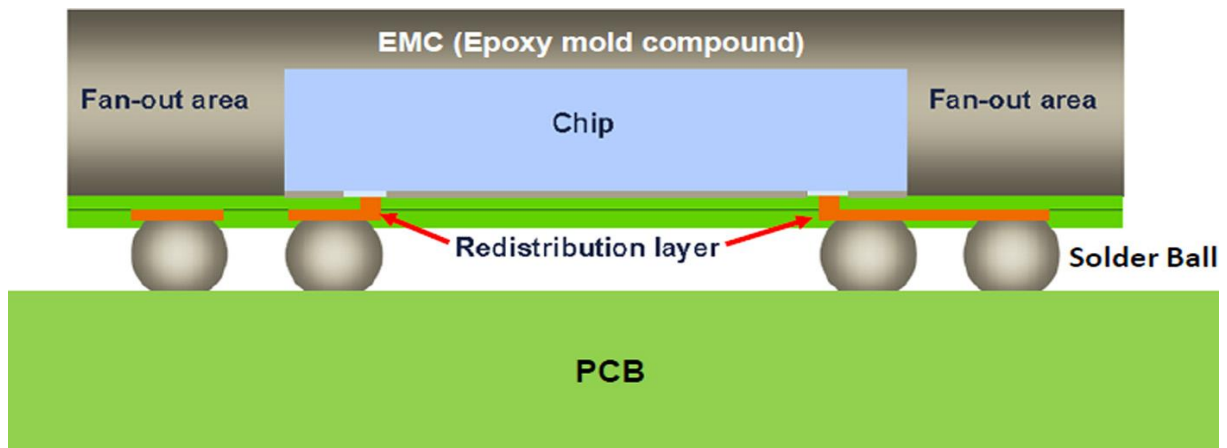


Figure 6 : Coupe d'un plot côté composant pour le montage d'un TAB. [4]

3.3-Montage en Flip chip

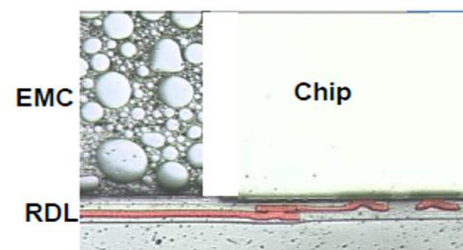
Dans le domaine des semi-conducteurs, la puce retournée (traduction de flip chip) est une des techniques utilisées pour effectuer les connexions électriques. La puce est retournée où les surfaces pour les soudures (ou contacts) doivent se trouver dans la même sens. La puce est donc bien retournée (par rapport au câblage par fil). Le terme « puce à bosses » est parfois employé, car sur les contacts, il y a des bille sou bosses pour la soudure au boîtier (Figure 6).



(a)



(b)



(c)

Figure 7 : exemple d'assemblage par bille [1]

3.3.1- Les billes de brasure (Solder Bump)

Les billes de soudure sont de petites sphères de soudure (Solder Bump) qui sont collées à des zones de contact ou à des plots de dispositifs à semi-conducteurs et qui sont ensuite utilisées pour le collage face verso. La longueur des connexions électriques entre la puce et le substrat peut être minimisée en suivant les étapes suivantes ;

- Plaçant des billes de soudure sur la matrice,
- Retournant la matrice,
- Alignant les billes de soudure avec les plots de contact sur le substrat
- Mettant les billes de soudure dans un four pour établir la liaison entre la filière et le substrat

Cette méthode fournit des connexions électriques et mécaniques avec des inductances et des capacités parasites minuscules. En conséquence, la zone de silicium est utilisée plus efficacement, le nombre maximal d'interconnexions est augmenté et les interconnexions de signaux sont raccourcies. Les inconvénients comprennent l'augmentation possible de la

résistance thermique, une inspection difficile des liaisons de soudure et également des discordances de dilatation thermique entre les puces semi-conductrices et le substrat. [5]

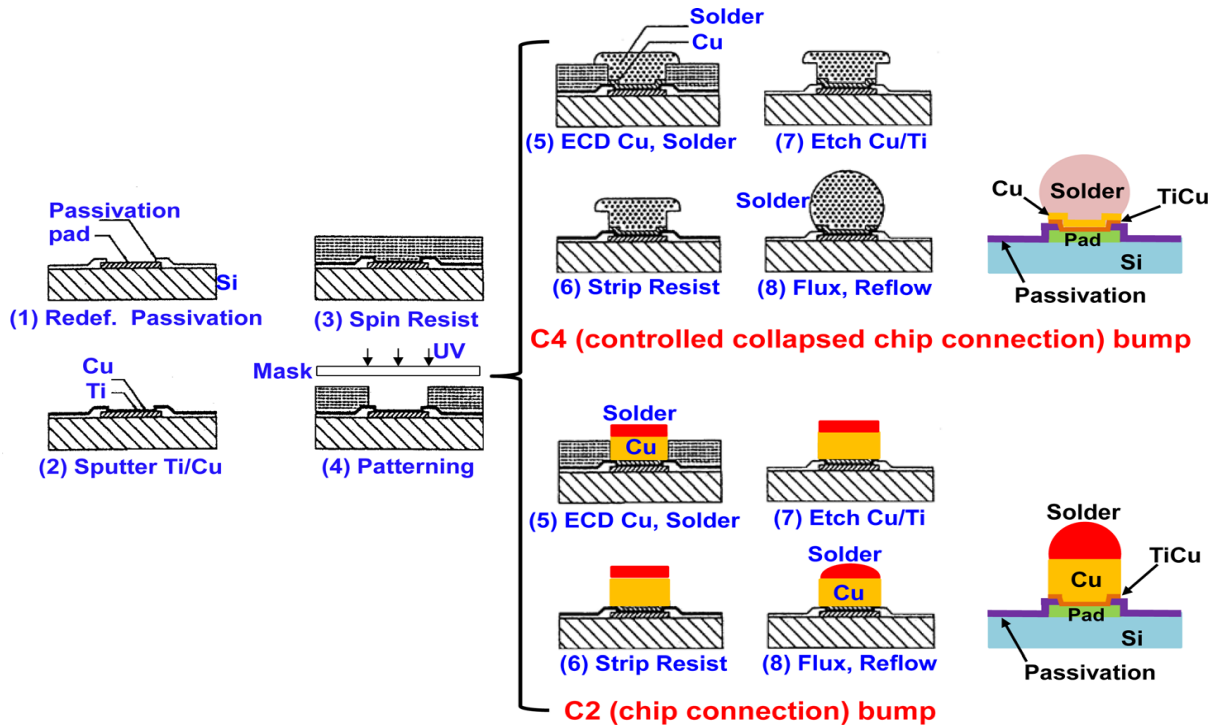


Figure 8 : Courbure de plaquette par ECD ou méthode de galvanoplastie pour les billes C4 et C2[1]

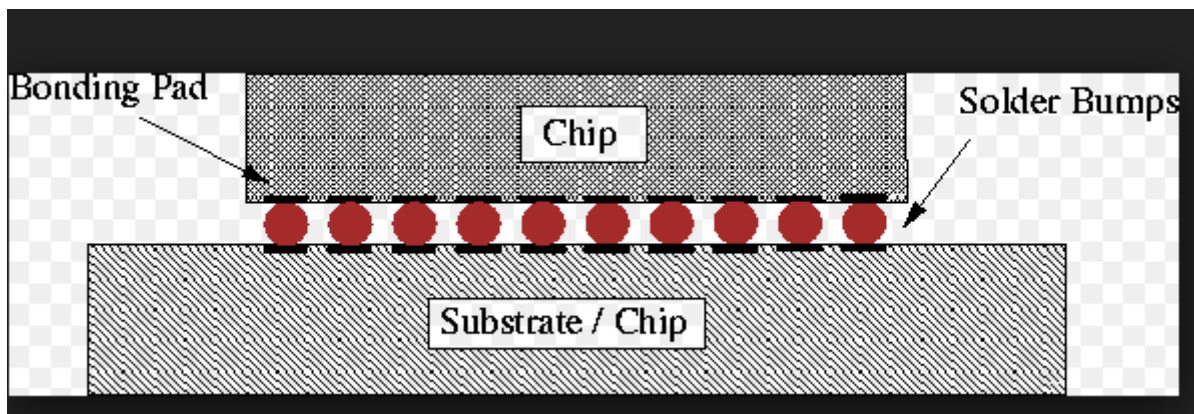


Figure 9 : La figure montre la méthode d'interconnexion à puce retournée dans laquelle des billes de soudure sont utilisées pour interconnecter une puce à un substrat ou parfois à une autre puce [5].

3.3.2 Techniques d'assemblage des billes de brasure

a- Thermocompression

Dans le procédé de flip chip par thermocompression, les billes de la puce sont reliées aux plots sur le substrat par la force et la chaleur appliquées simultanément (Figure 10). Le procédé nécessite des billes en or sur la puce ou sur le substrat et une surface facilitant l'accrochage des billes (par exemple l'or, l'aluminium). La température de collage est généralement élevée, environ 300° C pour de l'or, pour ramollir la matière et accroître le processus de liaison par diffusion. La force de liaison peut aller jusqu'à 1 N pour une bille de 80 µm de diamètre. En raison de la force de compression et de la température élevées requises, le procédé est limité à des substrats rigides tels que l'alumine ou du silicium. En outre, les supports doivent avoir une bonne planéité. Un dispositif de grande précision pour l'alignement et le parallélisme est nécessaire. Afin d'éviter le pré-endommagement du matériau semi-conducteur, la force de liaison doit être appliquée progressivement. [6]

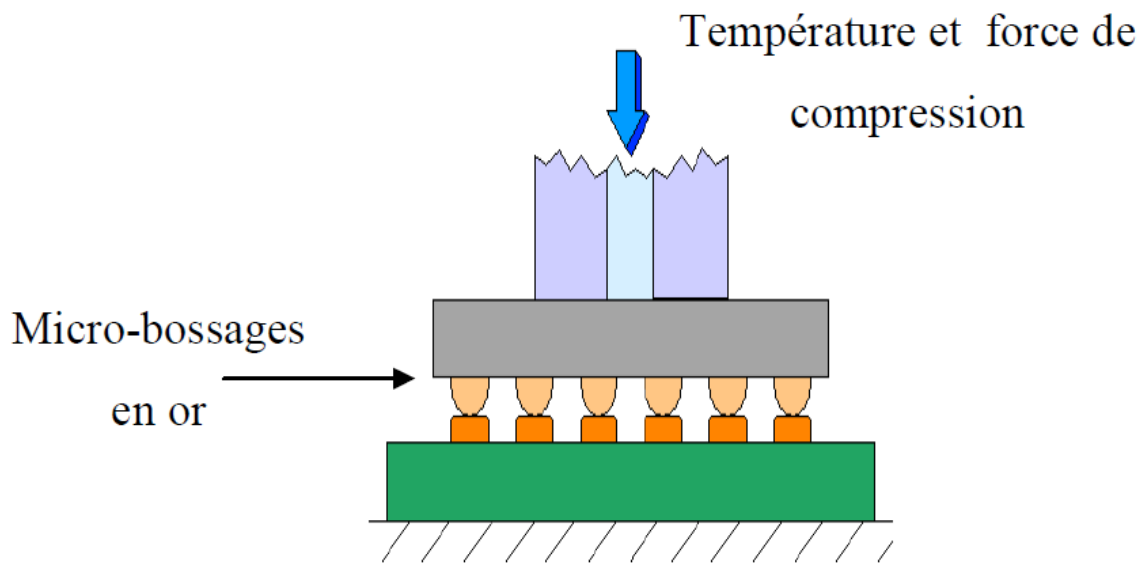


Figure 10 : Principe de la thermocompression. [7]

b. Collage

L'assemblage en électronique utilise trois principales familles d'adhésifs (Figure11), définies couramment par leurs acronymes anglo-saxons :

- ICA (Isotropically Conductive Adhesives) : ils comportent des particules métalliques (typiquement 50 µm). Après polymérisation, le joint adhésif est conducteur électrique dans toutes les directions. On peut donc déposer un tel

adhésif sur les plots d'un support d'interconnexion (par seringue ou sérigraphie), placer le composant en évitant que les différents dépôts se mettent en court-circuit, puis polymériser. Cependant, il n'est pas aisé de réaliser des connexions électriques à des pas inférieurs à 1 mm

- ACA (Anisotropically Conductive Adhesives) : l'idée est de disposer d'une conduction électrique dans une seule direction au sein du joint adhésif. Dans ce but, des billes métalliques sont dispersées dans le polymère adhésif, à un taux tel qu'elles n'offrent pas de chemin conducteur continu. Après placement du composant, la connexion électrique est réalisée par l'intermédiaire des seules billes qui touchent les deux parties à connecter. L'avantage réside dans la possibilité de déposer l'adhésif globalement, sans se soucier du pas des conducteurs à interconnecter : le pas minimal réalisable ne dépend que du diamètre des billes, mais il est impératif que la planéité des objets à assembler soit suffisamment bonne.
- NCA (Non Conductive Adhesives) : le polymère adhésif ne contient pas de charge conductrice. Il sert seulement à maintenir les pièces à assembler pressées l'une contre l'autre. Si les plots de ces pièces ont été dotés de bossages ou de surfaces pointues, ce sont ces plots ou ces pointes qui assurent la connexion électrique.

Les matériaux adhésifs utilisés sont de diverses natures : il peut s'agir entre autres d'époxydes ou de silicones (pour lesquels le terme de polycondensation est plus approprié que celui de polymérisation). [6]

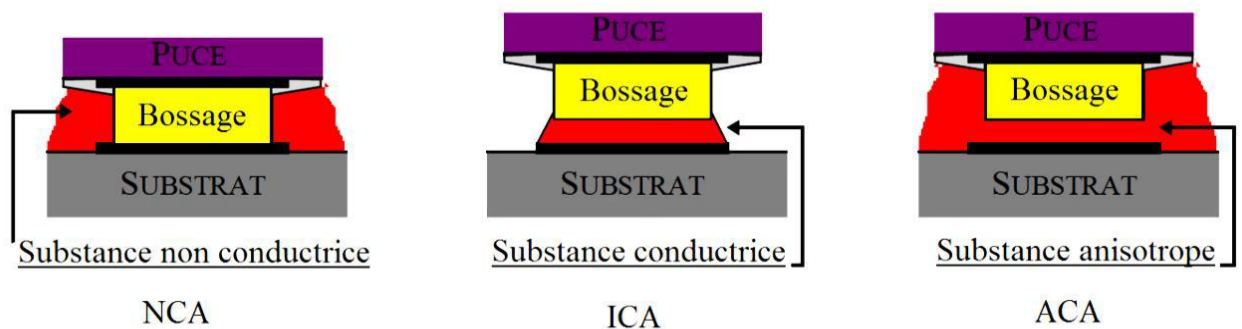


Figure 11 : Montages flip chip utilisant des substances adhésives [8]

3.3.4-Via traversants (TSV) :

Les via traversants créés dans les substrats en silicium (Through Silicon Via, TSV) sont parmi les moyens d'interconnexion 3D les plus en vogue et permettent déconnecter électriquement dans la direction verticale des puces superposées.

Les vias traversants en silicium (TSV) pour l'intégration 3D sont superficiellement similaires aux interconnexions en cuivre damascène pour les circuits intégrés. Les deux gravent le via, soit en silicium ou en diélectrique, le tapissent d'une barrière contre la diffusion de cuivre, puis déposent une couche de germination avant de remplir le via de cuivre en utilisant une forme de dépôt aqueux. Dans les deux procédés, l'intégrité de la barrière de diffusion et l'uniformité de la couche de germe sont essentielles à la fiabilité et au rendement globaux. [9]

Cependant, il existe des différences importantes entre les deux processus. Les TSV ne sont pas simplement des interconnexions évolutives. En particulier, l'assemblage et boîtier sont parmi les aspects les plus sensibles aux coûts de la fabrication des appareils. [9]

4. Procédés de fabrication et quelques problèmes associés

Les circuits intégrés sont fabriqués sur des plaquettes de silicium monocristallin généralement de 200 ou 300mm de diamètre et d'environ 750 μ m d'épaisseur. Ils suivent deux grandes étapes de fabrication : le Front-End (FE : opérations niveau plaquette) et le Back-End (BE : le reste des opérations). Durant ces étapes, la puce est soumise à différents chargements qui peuvent entraîner des délaminations, des fissures et même des ruptures de la puce. Les problèmes rencontrés seront donc détaillés. [10]

1. Front-End

Le FE concerne les étapes de fabrication relatives aux transistors et aux interconnexions. Selon leur taille, plusieurs dizaines ou centaines de puces peuvent être produites par plaquette. Le FE est divisé en deux parties : Le Front-End of Line (FEoL) et le Back-End of Line (BEoL). [10].

a. Front-End of Line

Le FEoL désigne la partie active du FE c'est-à-dire l'étape relative à la fabrication des transistors MOS et d'autres composants électriques tels que les résistances, les capacitances, les diodes, etc. Le nombre de transistors fabriqués sur des plaquettes de silicium atteint plusieurs centaines de millions. [10]

b. Back-End of Line

Le BEoL désigne la partie passive du FE. Il permet de connecter les composants actifs entre eux. Cette étape est réalisée avec des lignes de métaux enrobées de diélectriques et empilées à différents niveaux. L'ensemble de cet empilement est nommée interconnexions.

Selon la technologie, les couches IMD (Inter Metal Dielectric) s'étendent aujourd'hui de quatre à dix niveaux. Le nombre de niveaux varie aussi pour une technologie donnée en fonction de la complexité de l'application visée. [10]

Par le passé, les interconnexions étaient fabriquées par gravure de couche d'aluminium définie par un motif photorésistant. Mais dans la quête de la performance des circuits intégrés, l'aluminium est remplacé par du cuivre. Ceci car le cuivre a une résistivité électrique plus faible que l'aluminium, et donc permet d'augmenter la performance du circuit. La faible résistivité permet aussi de minimiser la chaleur produite par effets Joule, d'avoir d'importantes densités de courant et donc des tailles réduites. Le cuivre a une énergie d'activation plus faible que l'aluminium et est plus résistant aux problèmes d'électromigration. La nouvelle méthode utilisée est appelée double damascène qui consiste à graver les isolants et à les remplir avec du cuivre. [10]

L'aluminium est toujours utilisé pour les plots métalliques au-dessus des interconnexions car il s'oxyde moins facilement que le cuivre. La connexion entre transistors au premier niveau de contact est faite de tungstène pour éviter la diffusion atomique du cuivre. Pour les isolations électriques, deux familles d'isolants sont utilisées : organiques (SiO₂ : oxyde de silicium, FSG : Fluoro-Silicon-Glass. [10]

Le premier niveau de contact dénommé PMD (Pre-Metal Dielectric) utilise des oxydes (SiO₂) comme diélectrique. Les niveaux de connexions supérieurs sont numérotés V_x (couche de via) et M_x (couche de métal). Afin de protéger la partie supérieure des interconnexions, une couche dite de passivation est ajoutée en utilisant l'oxyde de silicium (500nm d'épaisseur) et le nitrure de silicium (600nm d'épaisseur). [10]

La plaquette de silicium suit un long processus dans la salle blanche dans divers ateliers. Elle est soumise à une lumière visible ou à une radiation ultra-violette à travers un masque représentant un motif donné qui sert de base à la fabrication des composants sur la plaquette. [10]

5.Échauffement des composants électroniques

Les cycles thermiques de variation de puissance sont dus à la mise en marche, aux changements de régimes de puissance et à l'arrêt des équipements électriques. La chaleur est essentiellement générée par effet Joule des matériaux constituant les microcomposants. Les changements de température engendrés par les cycles thermiques entraînent la dilatation et la contraction des matériaux. Cela est dû à l'agitation (vibration) des atomes autour de leur position moyenne qui varie avec la température. Cette agitation devient de plus en plus forte avec l'augmentation de la température. La dilatation et la contraction ne sont pas identiques entre les matériaux, ce qui a tendance à générer des contraintes entre les matériaux assemblés. Ces contraintes sont plus ou moins importantes. Lors de cycles de température, des contraintes sont générées et se relaxent de manière répétée dans les matériaux. Cette répétition entraîne la fatigue thermomécanique des matériaux assemblés et plus particulièrement de ceux qui sont ductiles et sensibles aux phénomènes de fluage. Dans certains cas, la géométrie des éléments assemblés, les caractéristiques d'épaisseur et les propriétés mécaniques des matériaux assemblés peuvent également entraîner des contraintes importantes dans les matériaux durs et fragiles, comme les céramiques. Ces contraintes provoquent la rupture de ces matériaux durs et fragiles et la défaillance du composant. [11]

Conclusion :

Les recherches bibliographiques menées, nous ont montré l'importance de la fiabilité thermomécanique des microcomposants dans la fabrication de ces derniers. Ainsi les composants constituant des flip chips et les défaillances générées par les différents coefficients de dilatation thermique ont été présentés.

1.Introduction :

Les fabricants de semi-conducteurs s'engagent à fournir à leurs utilisateurs des composants robustes et concurrentiels. Avant leur introduction sur le marché, ces composants subissent des essais de fiabilité. Pour évaluer leur résistance aux variations cycliques de température, ils doivent notamment répondre à des exigences normatives (IEC, MIL-STD, JEDEC, AEC)

Dans ce chapitre, l'effet des variations actives des températures sur le comportement thermomécanique des composants sera examiné

2.Les cycles de température :

Les normes de cyclage thermique actif, utilisées pour qualifier les composants électroniques, s'appuient sur les quatre systèmes de normalisation suivants :

- IEC (« International Electro technical Commission »),
- MIL-STD (« Military Standard »),
- JEDEC (« Joint Electron Device Engineering Council »),
- AEC (« Automotive Electronics Council »).

Le profil de température a un effet important sur la déformation du joint de soudure, car le comportement de la soudure dépend du taux de chargement. Le profil de température du cycle thermique a une forte influence sur la déformation de la soudure. Le choix du profil de température affecte de manière significative la fiabilité des billes de soudure.

Le profil de température utilisé dans la présente étude correspond à la norme JEDEC, couramment utilisée par l'industrie pour effectuer des études de fiabilité des joints de soudure.
[12]

3.Performance de cyclage thermique :

Un appareil en fonctionnement peut subir des fluctuations thermiques de sources internes et externes. L'effet Joule dû à un courant élevé à travers une interconnexion de soudure augmentera la température du composant lui-même ou des composants adjacents, ce qui provoquera des gradients de température abrupts pendant les transitoires marche-arrêt. Les entrées externes ajoutent des variations de température à la température du fonctionnement, telles que les cycles de jour et de nuit (production de chaleur due à une utilisation plus élevée

ou à une moindre activité), ainsi que les cycles de température ambiante tels que les appareils portatifs ou de transport. L'hiver produit une fluctuation de température encore plus large.

En plus du cyclage thermique, les appareils électroniques subissent des forces ou des champs externes supplémentaires, notamment des contraintes mécaniques, des champs électriques, de la corrosion chimique et des contraintes thermomécaniques et élastiques thermomécaniques complexes induites par les fluctuations thermiques. [13]

Une certaine forme de mesure est nécessaire pour identifier le niveau ou le facteur de risque, que le produit ou l'appareil puisse fonctionner jusqu'à la fin de la durée de vie prévue sans défaillance. Pour évaluer la possibilité d'accomplir des espérances de vie, deux approches sont possibles. Une approche consiste à effectuer des tests préliminaires pour voir si le système survit avec une certitude statistique suffisante pour permettre la planification des activités et l'établissement des coûts, ce qui prend du temps et peut ne pas représenter des conditions d'utilisation réelles. [13]

L'autre approche consiste à effectuer des essais de cycles thermiques accélérés (ATC) qui sont plus agressifs que les conditions d'utilisation prévues, couramment utilisés pour déterminer la robustesse d'un système prototype. De plus, des modèles de calcul par éléments finis de plaques sont utilisés pour évaluer la capacité de survie avant toute construction. Cependant, ces modèles sont aussi bons que la capacité des modèles matériels à représenter suffisamment le comportement matériel. [13]

En fin de compte, l'identification des mécanismes de défaillance et leur installation correcte dans les modèles matériels rendra la conception informatique pour la fiabilité possible à l'avenir. [13]

Les effets de la conception du boîtier sur la performance du cyclage thermique sont examinés en considérant comment l'évolution de la contrainte due à l'influence du CTE anisotrope et du module d'élasticité. Avec des conceptions à faible contrainte telles que des réseaux de billes en plastique (billes plus grandes avec un grand pas), il faut des milliers de cycles avant que les fissures ne prévalent, tandis que les conceptions de fixation directe des puces, telles que les boîtiers de puces à l'échelle des plaquettes, échoueront en quelques centaines de cycles. [13]

4. Dilatation thermique :

Les matériaux réagissent aux changements de température à des vitesses différentes. L'expansion et la contraction se produisent d'une manière volumétrique qui est décrite comme le coefficient volumétrique de dilatation thermique (CTE). Pour des géométries simples, une approximation linéaire peut être suffisante, mais en raison de l'anisotropie de Sn, le CTE linéaire n'est pas très précis. Le coefficient linéaire est couramment utilisé pour la conception, car les matériaux ayant une structure cristalline cubique ont un comportement de dilatation isotrope. Cependant, les matériaux non cubiques tels que Sn ou la plupart des céramiques ont un CTE anisotrope (volumétrique) compliquant le développement des contraintes en réponse à un changement de température. [13]

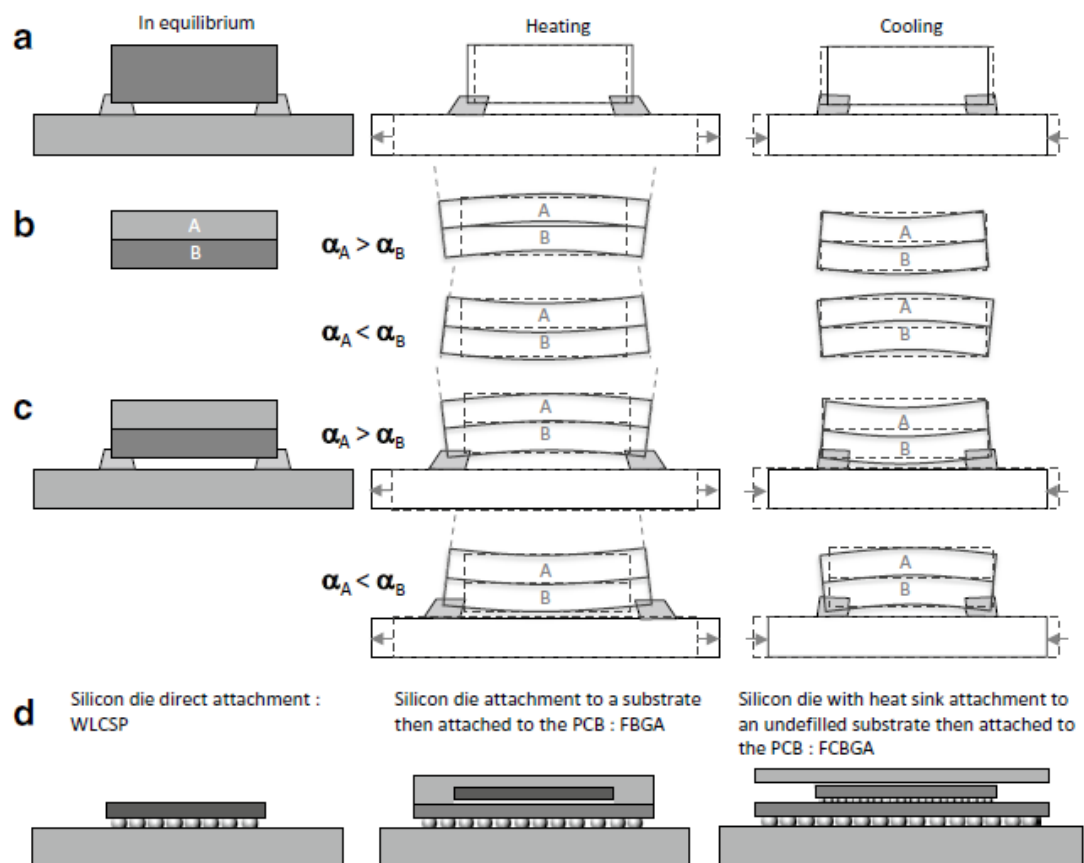


Figure 12 : Les effets d'un changement de température sur la contrainte et la déformation dans les joints de soudure ; (a) un seul composant attaché aux extrémités, (b) un gauchissement dans un assemblage à deux couches, (c) un effet de gauchissement bicouche sur la contrainte dans les attaches sur la fin, et (d) des géométries pratiques avec ces effets. [13]

5.L'essai de cyclage thermique (Thermal Cycline Test) :

Le mécanisme de dégradation induit par le cyclage thermique résultant des souches CTE différentielles est un processus crucial qui doit être compris pour prédire avec précision la fiabilité du composant. Étant donné que chaque composant a sa propre température et son propre environnement de fonctionnement en interaction avec la conception de la carte et le jeu de l'industrie a travaillé de concert pour identifier une méthode d'essai standard utile pour évaluer la performance et utiliser les données obtenues pour assurer la fiabilité du composant dans certaines conditions définies. [14]

Les méthodes d'essai expliquées dans le document JESD22-A104D sont conçues pour déterminer la capacité des composants et des interconnexions à souder à résister aux contraintes mécaniques induites par l'alternance des températures extrêmes à haute et à basse température. Des changements permanents dans les caractéristiques électriques et / ou physiques peuvent résulter de la déformation plastique causée par des contraintes thermomécaniques cycliques. [14]

Il existe plusieurs façons d'imposer des fluctuations de température sur les interconnexions des composants et des soudures, y compris les systèmes de cycles de température à une, deux ou trois chambres. Le plus simple est le cyclage à chambre unique, où les plaques d'essai sont placées dans une chambre fixe et sont chauffées ou refroidies en introduisant de l'air chaud ou froid dans la chambre. Dans le cycle à deux chambres, la charge est placée sur une plateforme mobile qui fait la navette entre les chambres maintenues à des températures fixes. Dans le cycle de température à triple chambre, les cartes d'essai sont physiquement déplacées entre elles. [14]

Quelle que soit la configuration de la chambre de chauffage et de refroidissement, les plaques d'essai sont amenées à une température maximale avec un taux de chauffage contrôlé, puis maintenues à la température maximale pendant un temps donné. Le refroidissement se fait avec une vitesse donnée (Figure 13). Les paramètres d'un cycle thermique sont fixés par une norme. [14]

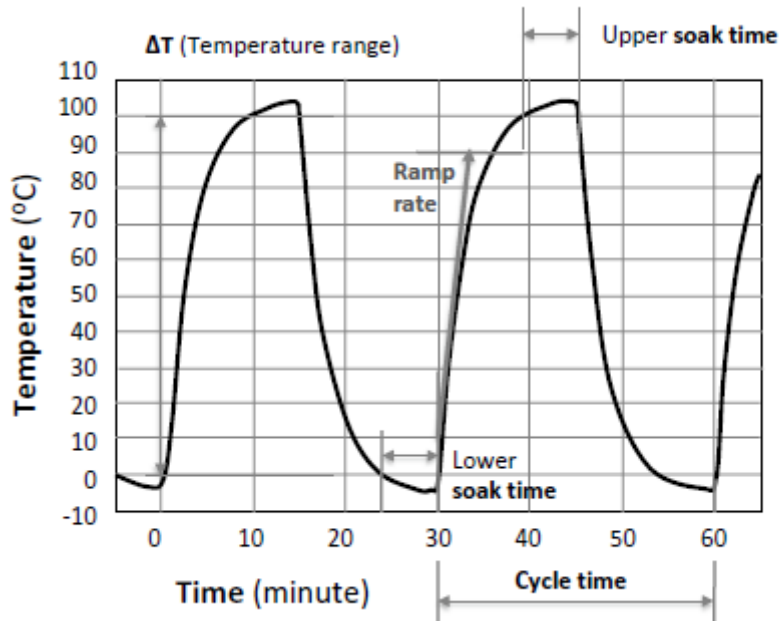


Figure13 Profil de température représentative d'un test de cyclage thermique accéléré ; les taux de rampe sont définis par la partie linéaire initiale de la rampe [14]

Selon la norme JEDEC, les caractéristiques des cycles de températures sont résumées dans le tableau suivant :

Test condition	Nominal T_s (min) with tolerance (°C)	Nominal T_h (min) with tolerance (°C)	ΔT (°C)
A	-55 (+0, -10)	+85 (+10, 0)	140
B	-55 (+0, -10)	+125 (+15, 0)	170
C	-65 (+0, -10)	+150 (+15, 0)	215
G	-40 (+0, -10)	+125 (+15, 0)	165
H	-55 (+0, -10)	+150 (+15, 0)	205
I	-40 (+0, -10)	+115 (+15, 0)	155
J	0 (+0, -10)	+100 (+15, 0)	100
K	0 (+0, -10)	+125 (+15, 0)	125
L	-55 (+0, -10)	+110 (+15, 0)	165
M	-40 (+0, -10)	+150 (+15, 0)	190
N	-40 (+0, -10)	+85 (+10, 0)	125

Tableau 1 : Conditions d'essai de cycle de température [14]

Pour la présente étude, nous avons opté pour les cycles B, C, G et J.

6. Fiabilité du cycle thermique du joint de soudure SAC

Le mécanisme de défaillance des joints de soudure SAC sous sollicitations thermiques a été largement étudié par de nombreux chercheurs. Ils ont observé que des fissures de fatigue thermique se produisent toujours à l'intérieur de la soudure près des interfaces. La propagation des fissures de fatigue thermique, et donc la fiabilité du joint de soudure, repose sur les propriétés mécaniques et de microstructure de la brasure. Un diagramme de fatigue thermique en fonction de la plage de déformation thermique pour les alliages de soudure sans plomb est présenté à la figure 14.

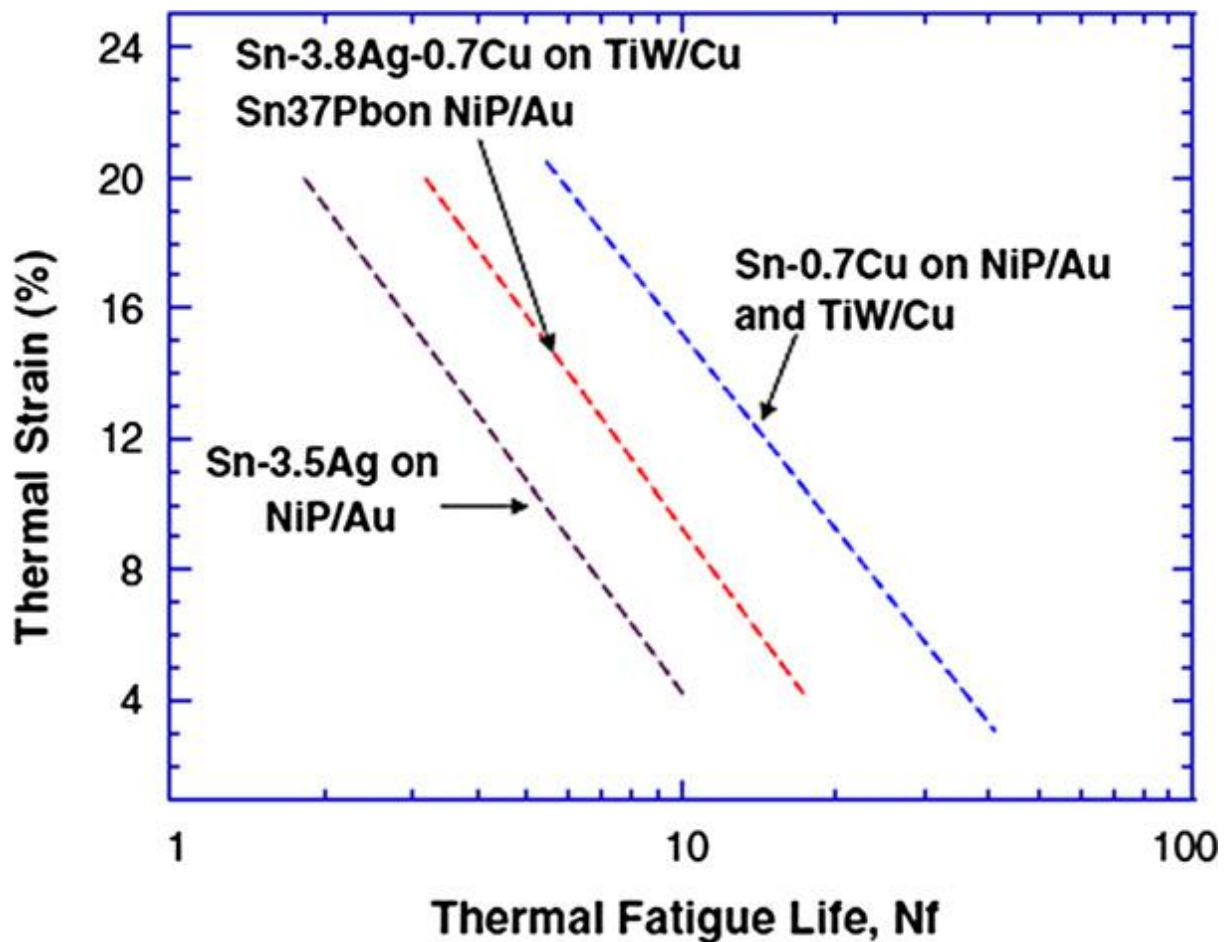


Figure 14 : Tracé de fatigue thermique en fonction de la déformation thermique pour le Sn-3.5Ag, le Sn-37Pb, le Sn-3.8Ag-0.7Cu et le Sn-0.7Cu. [15].

. La figure 15 montre un exemple typique d'un joint de soudure d'un composant défectueux dans lequel le craquage de la brasure en masse (voir la figure 15a) s'accompagne du changement distinct des microstructures par recristallisation (voir la figure 15b). [15]

Les chercheurs ont fait remarquer par des expériences que la distribution contrainte / déformation à l'intérieur de la brasure pendant le processus de fatigue thermique n'est pas uniforme. Cette non-uniformité est principalement attribuée à la nature anisotrope de Sn au niveau du grain, ont souligné que la variation de déformation dans un joint de brasure en vrac composé d'un multi grains d'orientations différentes est due à la nature anisotrope du CTE et au module de Young de chaque grain. [15]

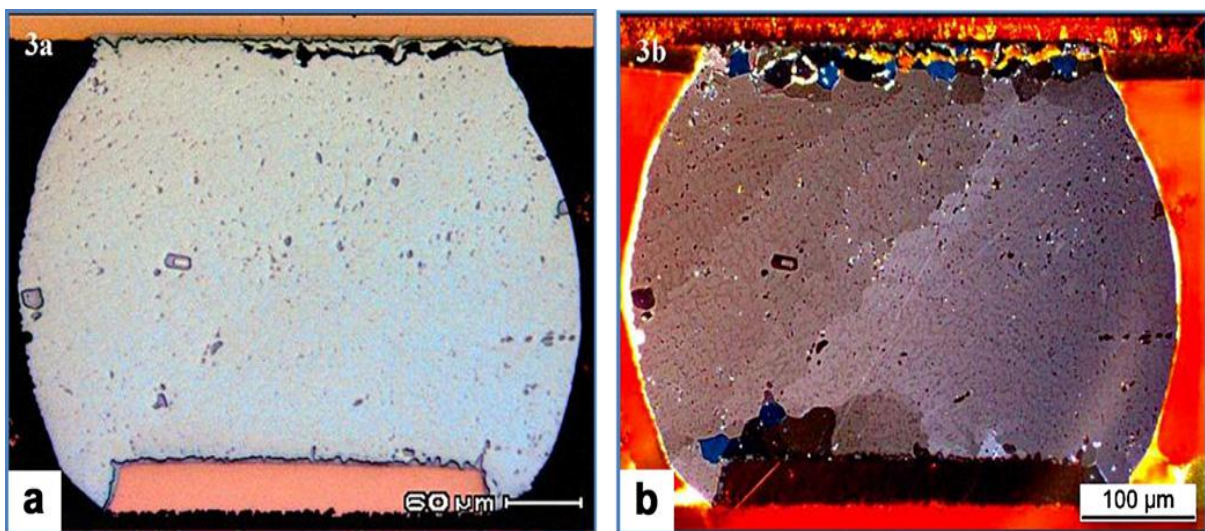


Figure 15 : (a) Fissure de fatigue thermique à travers la brasure en vrac près du côté du tampon d'emballage pour l'alliage SAC305 et (b) recristallisation dans la brasure en vrac près du côté du tampon d'emballage pour l'alliage SAC305. [15]

Conclusion :

Les recherches menées dans le présent chapitre ont montré l'effet non négligeable de la température sur la tenue mécanique des microcomposants électroniques. Une étude préalable de la fiabilité est donc indispensable avant toute mise sur le marché d'un nouveau microcomposant. Pour notre cas, nous avons choisi d'étudier la réponse mécanique de notre structure sous quatre cycles de température relevant de la norme JEDEC.

Partie I : Les démarches

1.Introduction :

Dans ce chapitre on va présenter les démarches suivies pour effectuer la simulation tels que la modélisation de la géométrie, les propriétés des matériaux, la déclaration et des conditions aux limites, le maillage et les résultats qui seront par la suite discutés.

2.Simulation :

2-1 outil de CAO :

Pour modéliser notre géométrie nous utilisons le code de Calcul par éléments finis ABAQUS.

2-2 À propos d'Abaqus :

Fondé en 1978, ABAQUS, est l'un des premiers fournisseurs mondiaux de logiciels et services pour l'analyse par éléments finis. La gamme de logiciels d'ABAQUS est particulièrement réputée pour sa technologie, sa qualité et sa fiabilité. Elle s'est imposée comme partie intégrante des processus de conception de sociétés de renommées mondiale dans tous les secteurs industriels. ABAQUS offre les meilleures solutions pour des problèmes linéaires, non linéaires, explicites et dynamiques. Le logiciel fournit un environnement inégalé pour l'analyse par éléments finis, proposant un grand nombre d'alternatives aux opérations impliquant des fournisseurs et des produits multiples. [16]

3.Géométrie et conditions aux limites :

Nous avons modélisé la géométrie de la puce retournée avec ABAQUS. Le modèle géométrique comporte un microcomposant de $3 \times 3 \times 0.4 \text{ mm}^3$ placé sur un circuit imprimé de grande taille. La structure étant symétrique, seul le quart de l'assemblage (microcomposant/circuit imprimé) est modélisé.

La géométrie de l'assemblage est présentée par la figure 16.

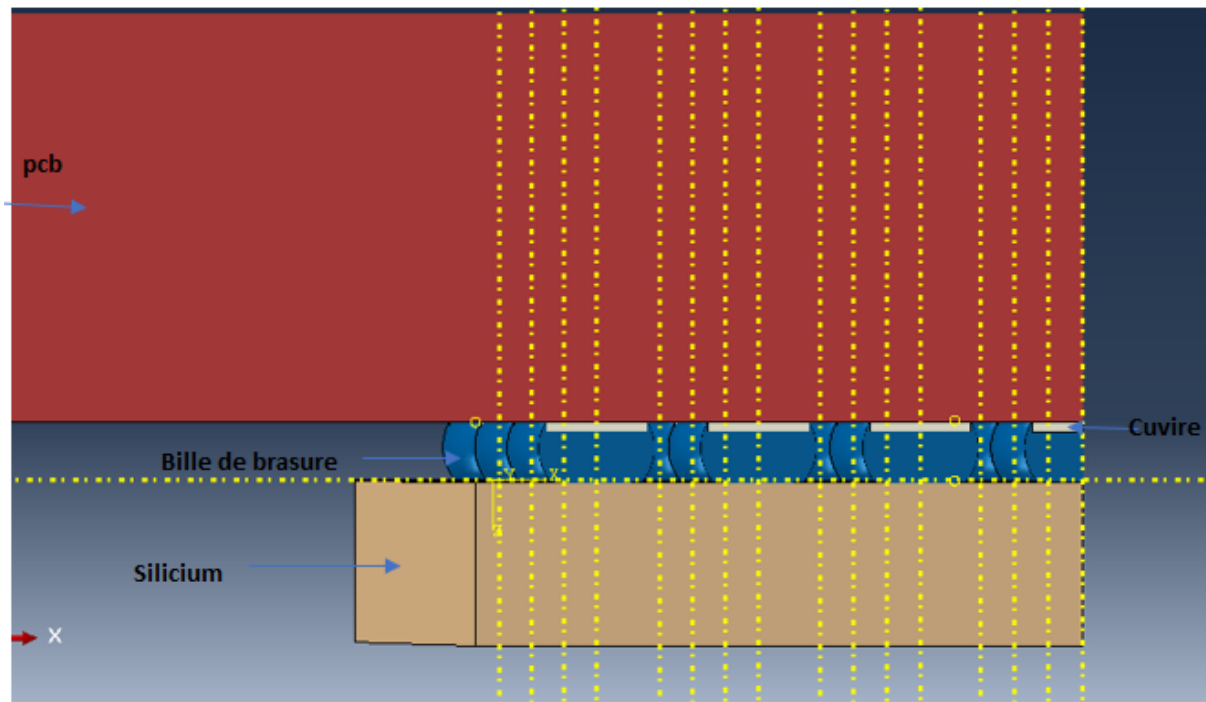
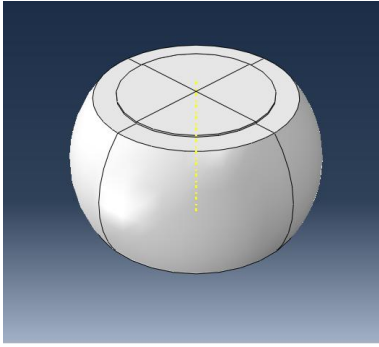
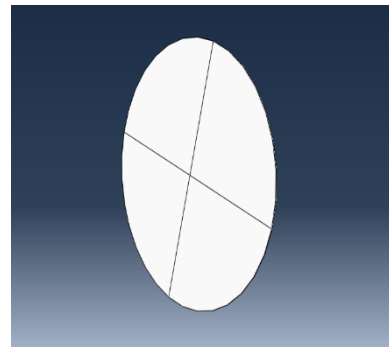


Figure 16 : cette figure présente la géométrie complète.

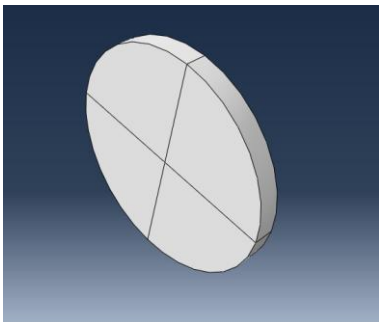
Notre géométrie c'est un assemblage de plusieurs pièces qui sont présenter dans la page suivante :



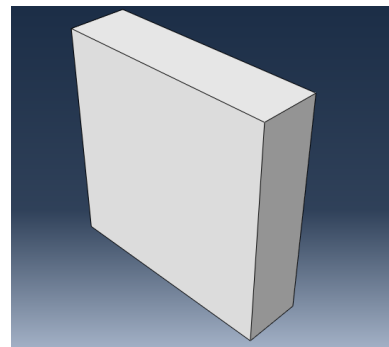
Bille de brasure : Hauteur =148mm



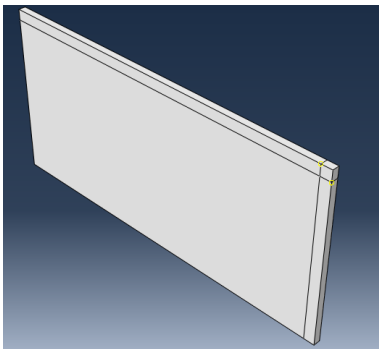
plot d'aluminium : Rayon=0.13mm
Epaisseur =3 μ m



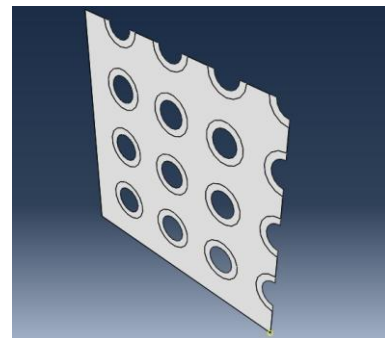
Plot de cuivre : Rayon=0.125
Epaisseur=0.02mm



¼ du Silicium : Hauteur=1.5mm
Largeur= 1.5mm
Epaisseur=0.4mm



¼ du circuit imprimé (PCB) :
Hauteur=24mm
Largeur=50.5mm
Epaisseur=1mm



¼ de l'USG :
Hauteur=1.5mm
Largeur=1.5mm
Epaisseur=0.03mm

Les conditions aux limites sont les suivantes :

- La température initiale 20°C
- Déplacement est nul suivant l'axe Z du PCB (le circuit imprimé)
- La géométrie est symétrique suivant l'axe X et Y

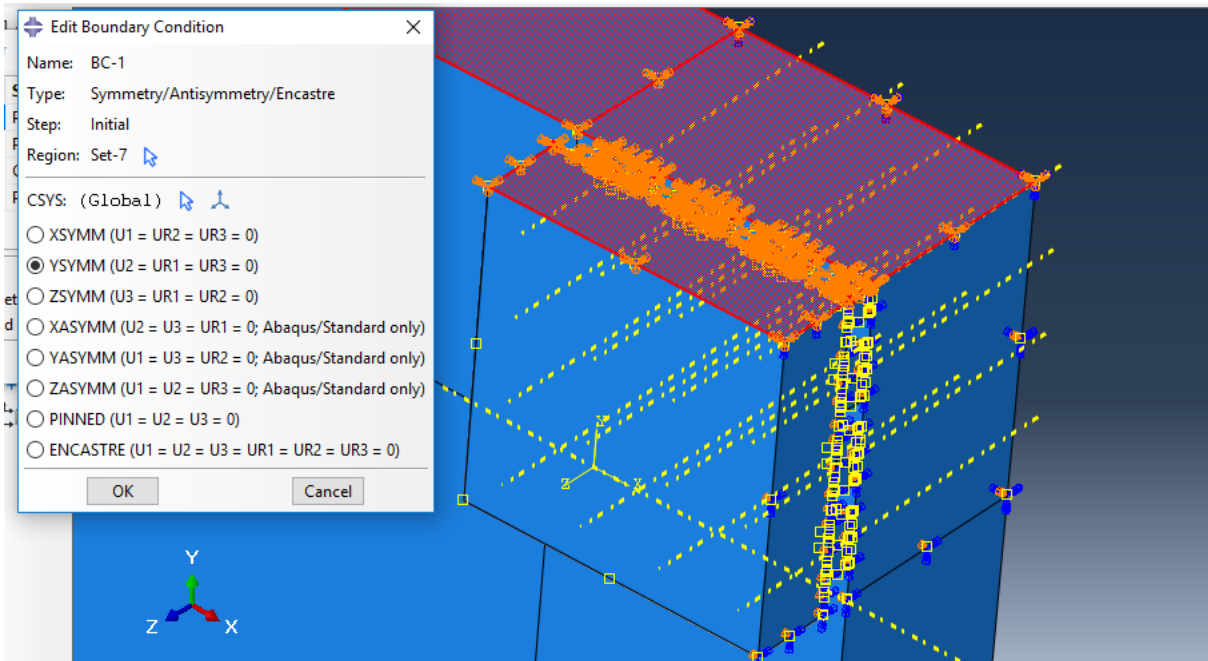


Figure 17 : sélection la symétrie suivant l'axe Y

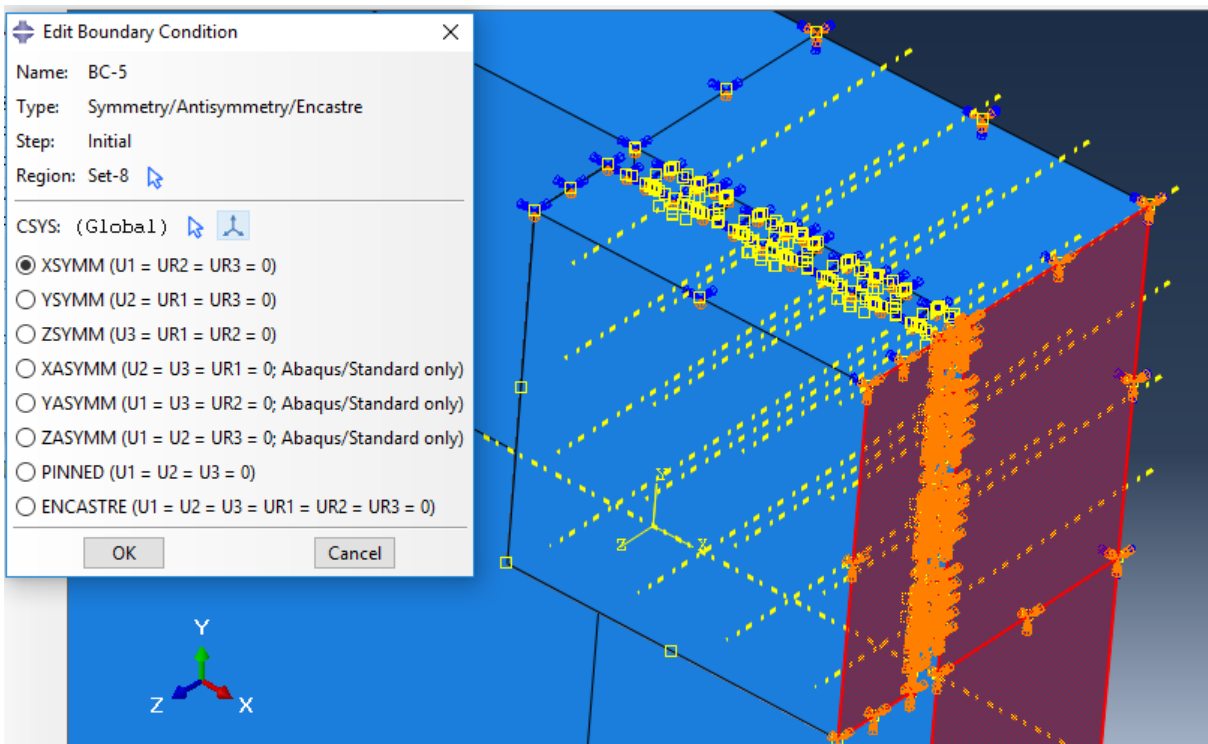


Figure 18 : la symétrie suivant l'axe X

On a bloqué le PCB en déplacement suivant l'axe Z.

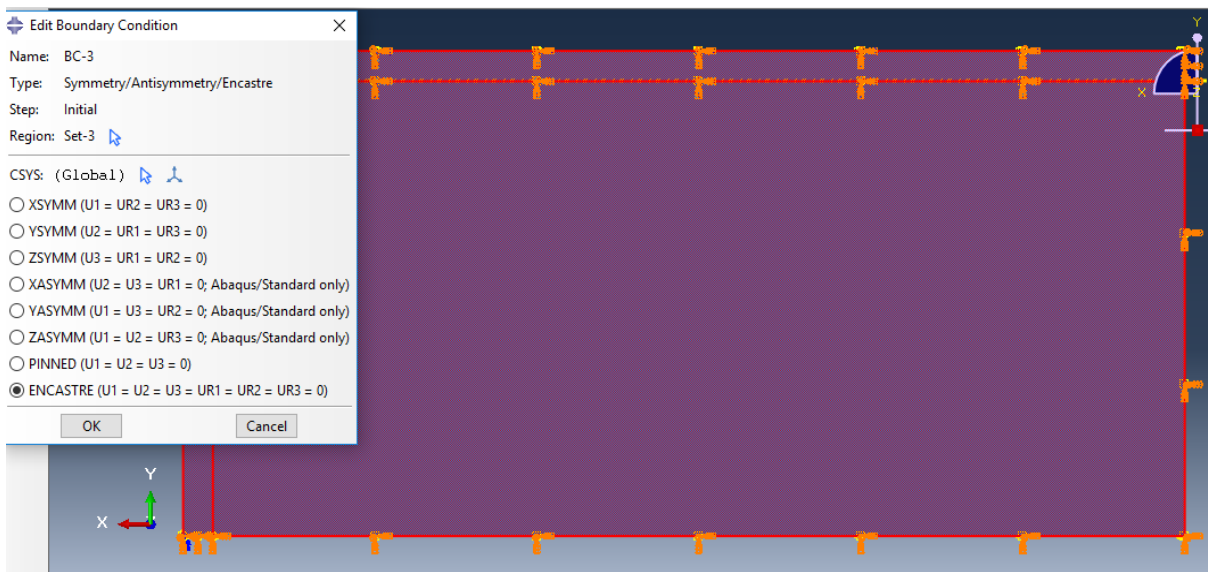


Figure 19 : l'encastrement du PCB suivant l'axe Z.

On a imposé la température de 20°C comme une température ambiante pour toute la géométrie puis nous avons appliqué les différents cycles de températures de la norme JEDEC (0-100 ° C / -40 _ 125 ° C / -55 _ 125 ° C / -60 _ 150 ° C).

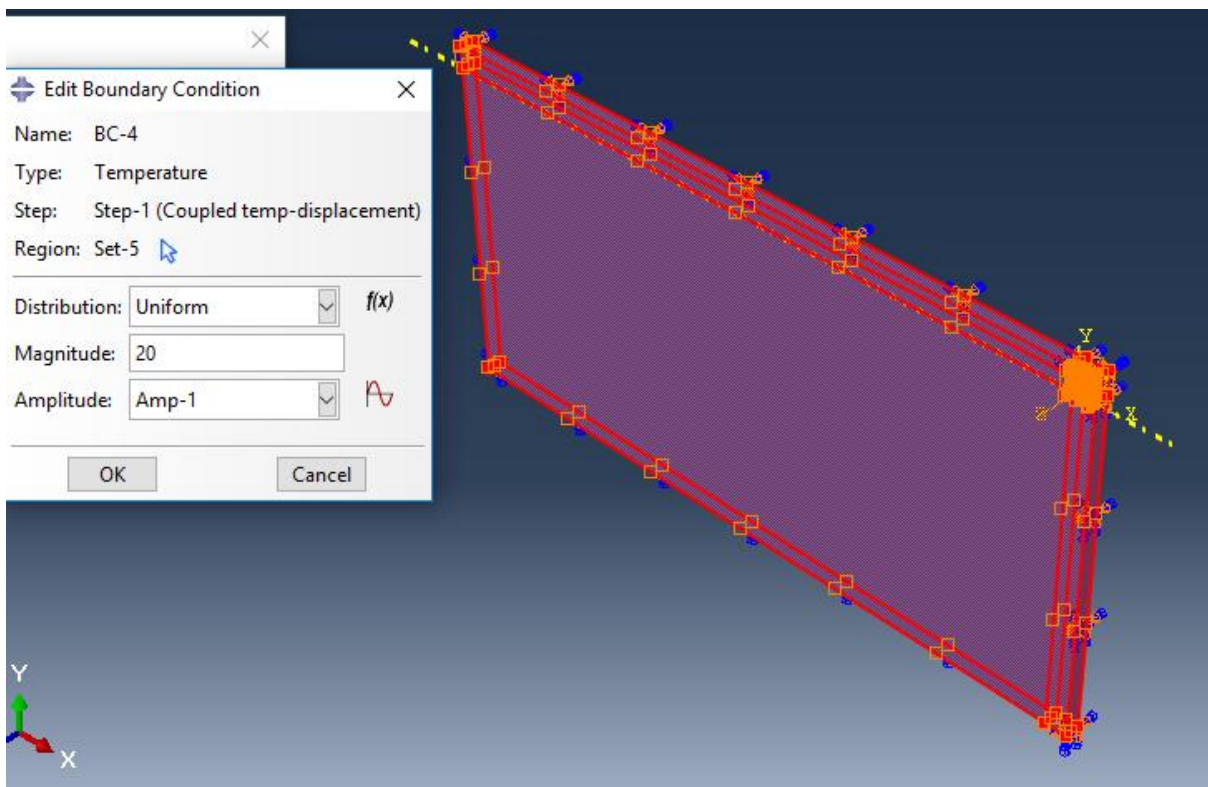


Figure 20 : Conditions thermiques aux limites

4. Matériaux :

Nous avons utilisé les propriétés des matériaux décrits dans le tableau suivant :

Tableau des propriétés des matériaux						
Matériaux	Comportement réel	Comportement simulé	Module d'Young (Mpa)	Coefficient de Poisson	Limite élastique (Mpa)	Dilatation thermique (1/°C)
PCB	Elastique orthotrope	Elastique isotrope	20000	0,28	-	-
Silicium	Elastique isotrope	Elastique isotrope	131000	0,3	-	2,80E-06
Aluminium	Viscoplastique isotrope	Elastoplastique isotrope	71000	0,33	70	2,30E-05
Cuivre	Viscoplastique isotrope	Elastoplastique isotrope	100000	0,34	33,3	1,80E-05
SAC105	Viscoplastique isotrope	Elastoplastique isotrope + Fluage	45 000	0,3	25	2,20E-05
Passivation	Elastique isotrope	Elastique isotrope	92 000	0,34	280	2,20E-06

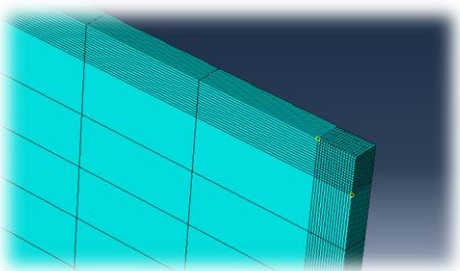
Tableau 3 : Propriétés des matériaux [17]

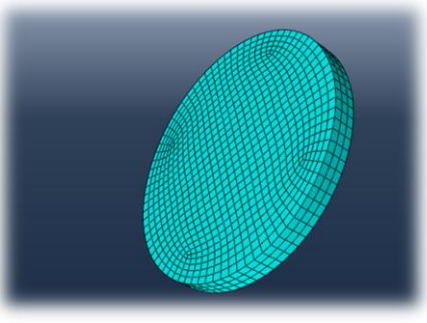
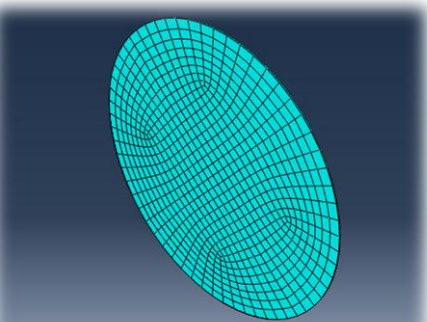
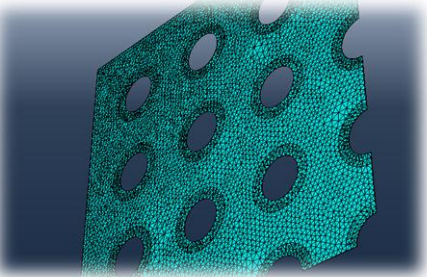
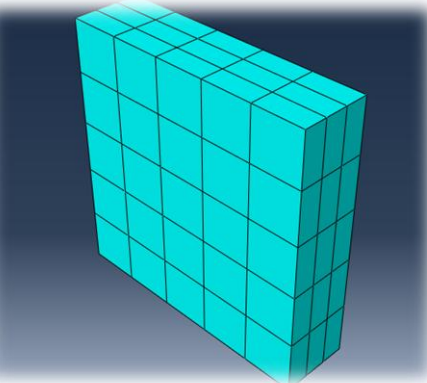
5. Maillage :

La bonne réalisation du maillage est primordiale pour obtenir des résultats cohérents. Celui-ci influence grandement les temps de calculs donc nous devons limiter les éléments. Cependant certains composants de notre géométrie étant des couches minces dont l'épaisseur est de l'ordre du micromètre, il est nécessaire d'utiliser un maillage approprié.

5.1 réalisation de maillage :

Le tableau suivant présente le maillage des pièces :

Pièces	Image de maillage	Description
PCB		Nombre des nœuds : 10816 Nombre des éléments : 9375 Type : C3D8T

Cuivre	 A 3D finite element mesh of a copper component, which is a thin, curved, elliptical plate. The mesh is composed of small, interconnected elements forming a dense grid.	Nombre des nœuds :3364 Nombre des éléments :2400 Type : C3D8T
Aluminium	 A 3D finite element mesh of an aluminium component, which is a thin, curved, elliptical plate. The mesh is composed of small, interconnected elements forming a dense grid.	Nombre des nœuds :2940 Nombre des éléments :2112 Type ;C3D8T
Usg (passivation)	 A 3D finite element mesh of a porous Usg component. The component is a rectangular block with a grid of circular holes. The mesh is composed of small, interconnected elements forming a dense grid.	Nombre des nœuds :15752 Nombre des éléments :56079 Type :C3D4T
Silicium	 A 3D finite element mesh of a silicon component, which is a rectangular block. The mesh is composed of small, interconnected elements forming a dense grid.	Nombre des nœuds :144 Nombre des éléments :75 Type :C3D8T

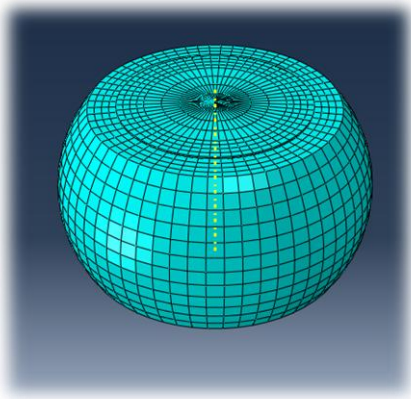
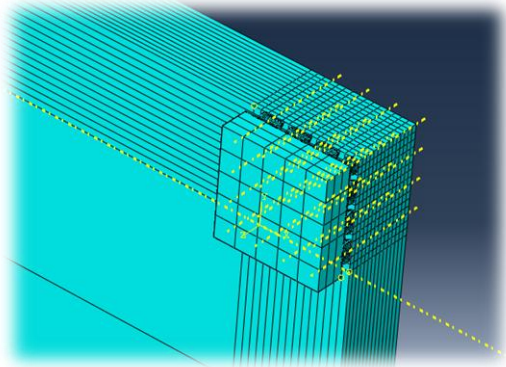
La bille de Sac		Nombre des nœuds :5945 Nombre des éléments :5160 Type ; C3D8T
Model complet		Nombre des nœuds :178651 Nombre des éléments :185445 Type :

Tableau 4. Présentation des pièces maillées

Remarque : Pour le PCB on a choisi de faire un maillage raffiné sur la partie où on va placer notre puce retournée.

6. Les Contacts :

Les contacts ont été déterminés automatiquement par une option du code de calcul (ABAQUS). Nous avons obtenu 123 contacts, les contacts utilisés sont de type soudé (Tie).

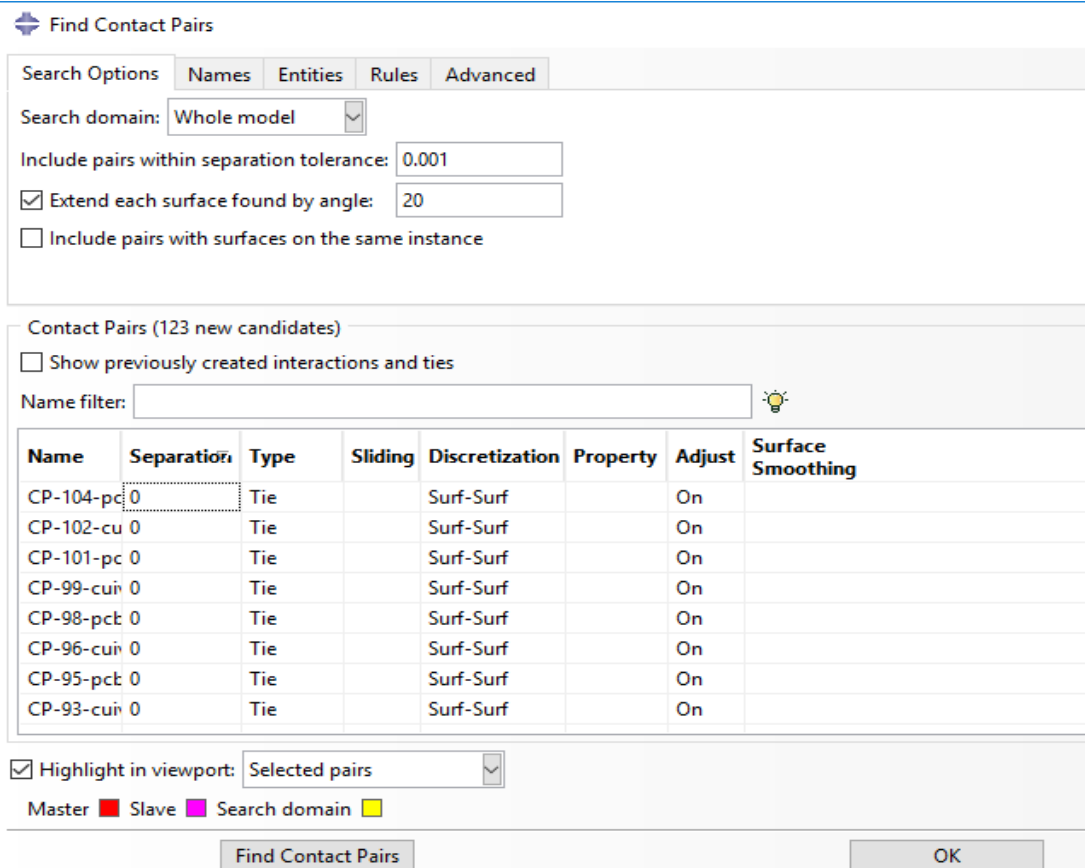


Figure 21 : Les contacts obtenus par ABAQUS.

Partie II :Les résultats :

Les simulations ont été effectuées par une station de calcul HP Z640 Dual Xeon de 24 Go de mémoire vive. Nous avons réalisé 4 simulations avec 4 cycles thermiques normalisés de type (JEDEC) afin de déterminer les contraintes thermomécaniques.

2. Les cycles thermique (Jedec) :

La figure 22 présente les amplitudes en fonction du temps de chaque cycle thermique normalisé.

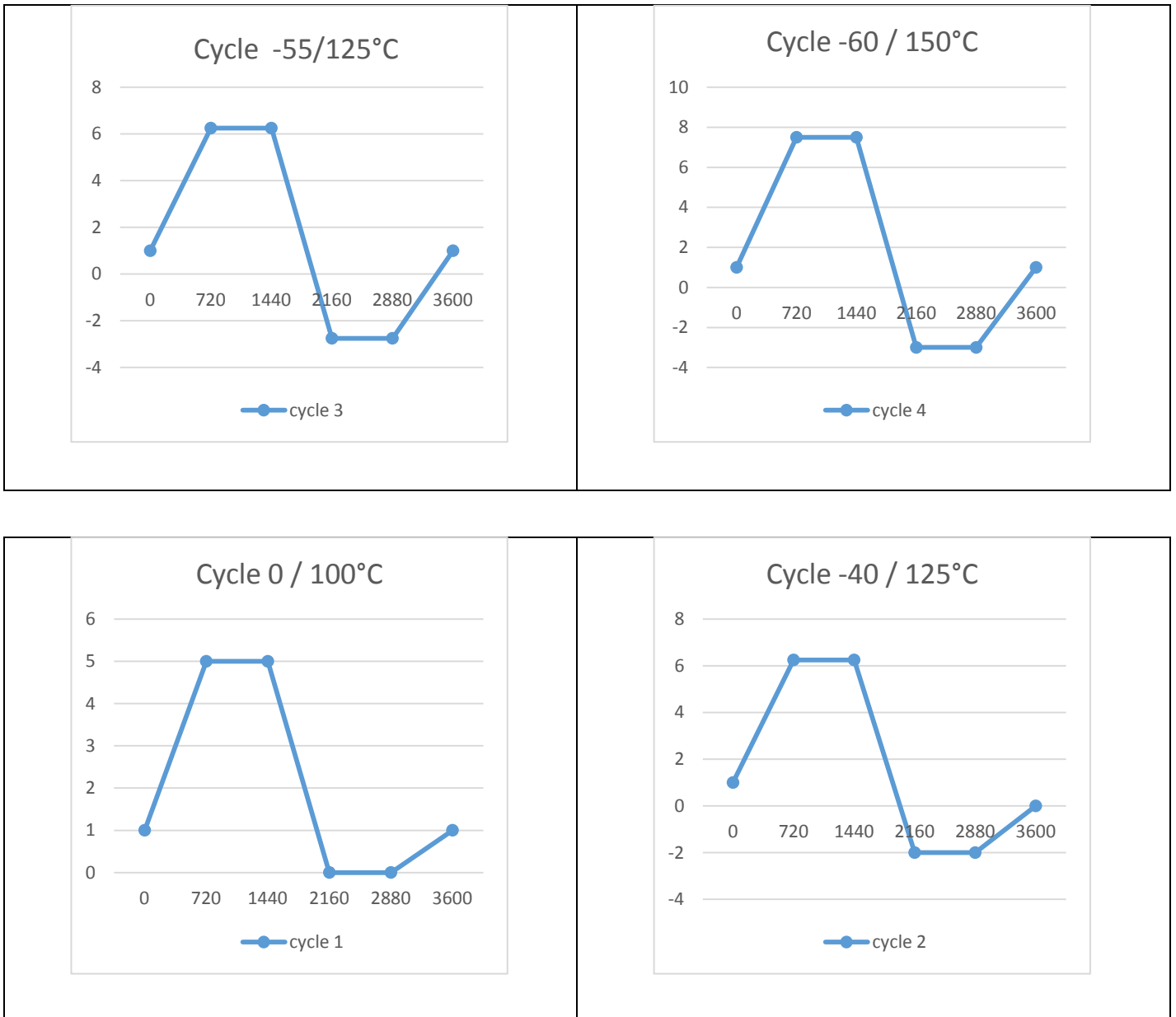


Figure 22 : Les 4 cycles thermiques normalisés.

3. Les amplitudes :

Notre système n'est soumis qu'à un chargement thermique. Nous lui imposons un cycle de température normalisé, nous avons modifié un tableau d'amplitude de chaque cycle (température initiale de 20°C)

	Time/Frequency	Amplitude
1	0	1
2	720	5
3	1440	5
4	2160	0
5	2880	0
6	3600	1

Cycle 0/100°C

	Time/Frequency	Amplitude
1	0	1
2	720	6.25
3	1440	6.25
4	2160	-2
5	2880	-2
6	3600	1

Cycle -40/125°C

	Time/Frequency	Amplitude
1	0	1
2	720	6.25
3	1440	6.25
4	2160	-2.75
5	2880	-2.75
6	3600	1

Cycle-55/125°C

	Time/Frequency	Amplitude
1	0	1
2	720	7.5
3	1440	7.5
4	2160	-3
5	2880	-3
6	3600	1

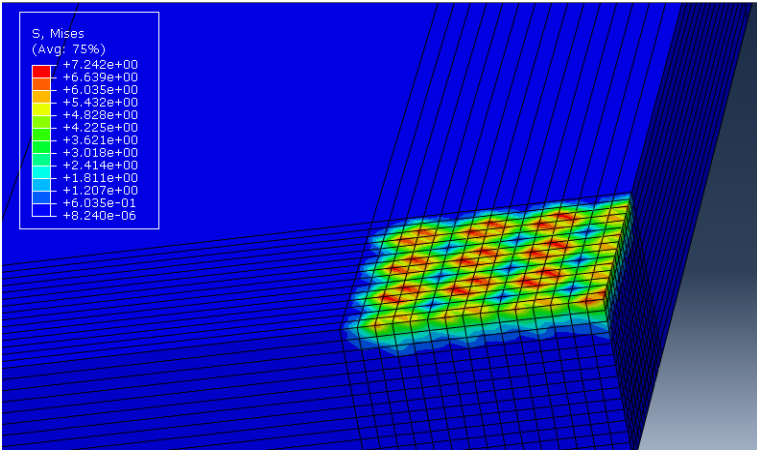
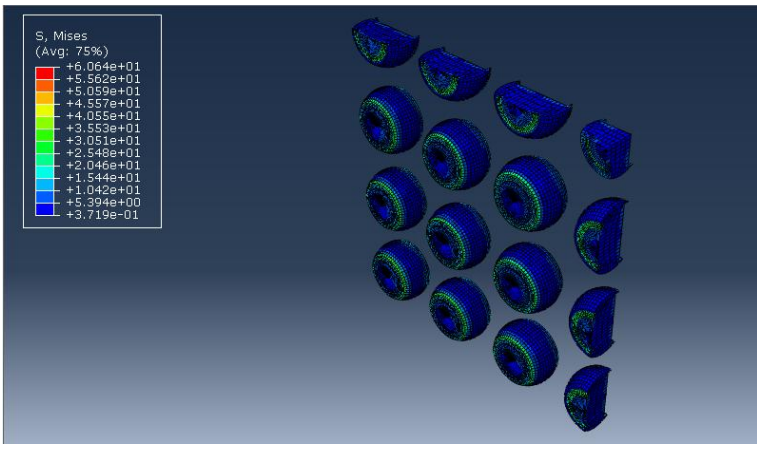
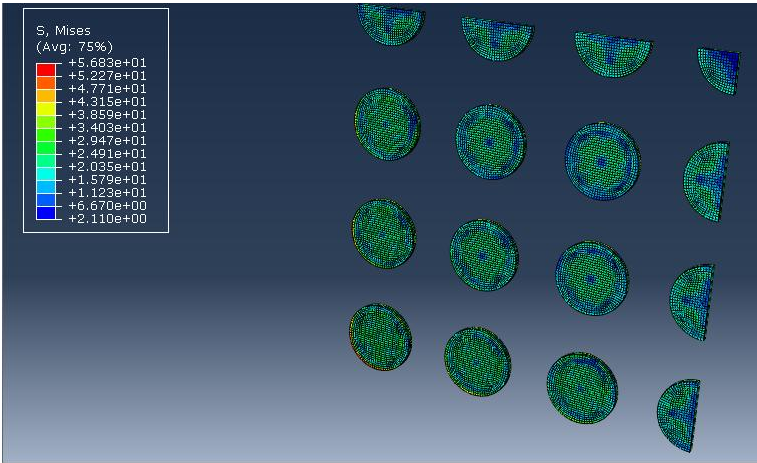
Cycle-60/150°C

Figure 23 : Les amplitudes des cycles thermiques

4. Les Contraintes :

Nous avons relevé l'état de contraintes à la fin de chaque cycle de température (au retour à la température ambiante). Les contraintes dans les éléments constituant la structure sont résumées dans le tableau suivant :

➤ Les cycle thermique 0°C /100°C :

Pièce	Contraintes équivalentes maximales de Von Mises
PCB	
Bille de Brasure	
Cuivre	

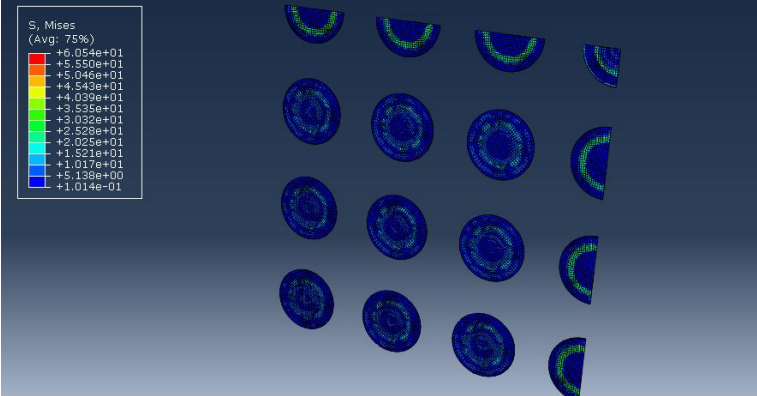
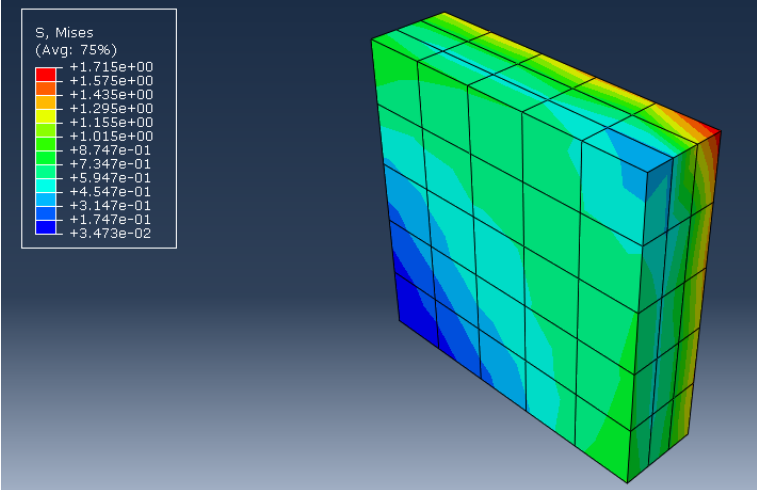
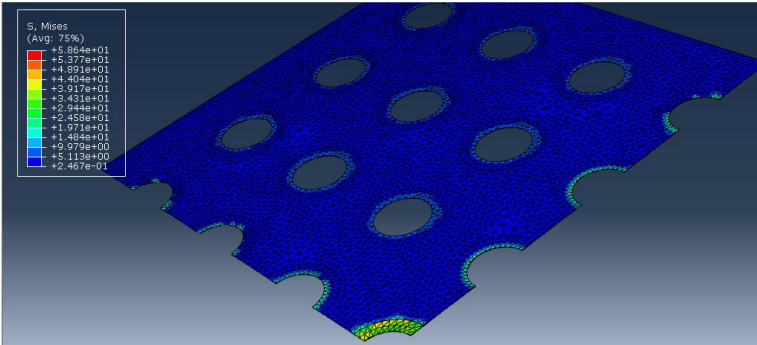
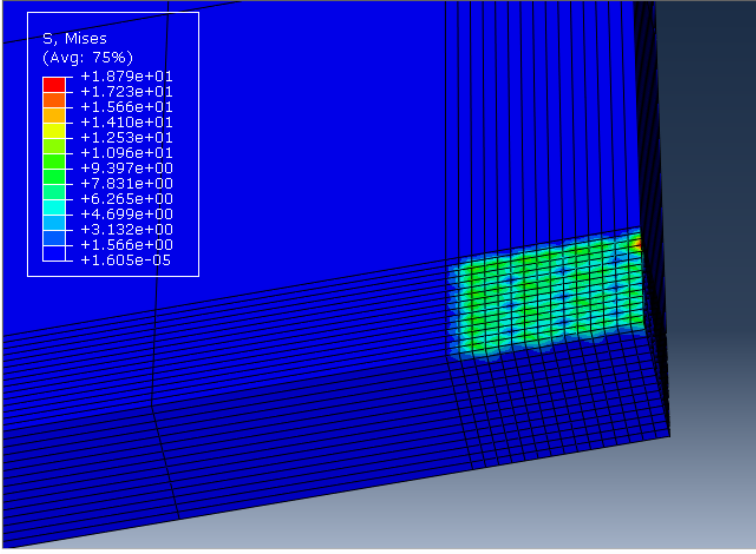
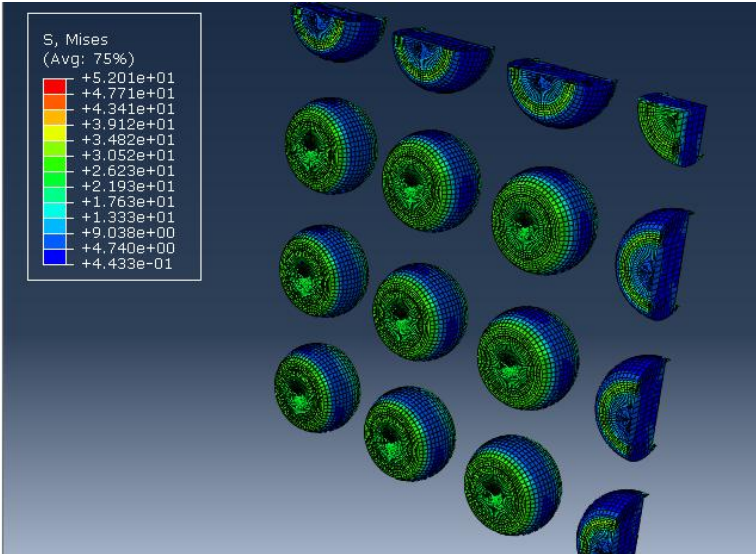
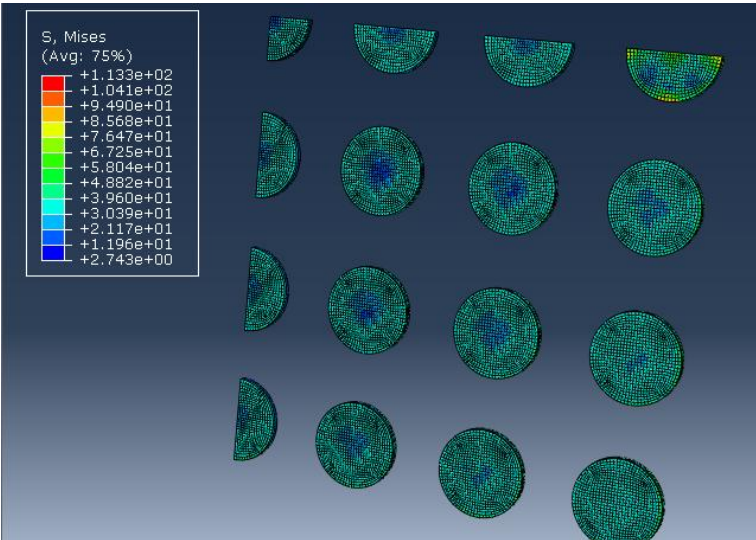
<p>Aluminium</p>	 <p>S, Mises (Avg: 75%)</p> <ul style="list-style-type: none"> +6.054e+01 +5.550e+01 +5.046e+01 +4.543e+01 +4.039e+01 +3.535e+01 +3.032e+01 +2.528e+01 +2.025e+01 +1.521e+01 +1.017e+01 +5.138e+00 +1.014e-01
<p>Silicium</p>	 <p>S, Mises (Avg: 75%)</p> <ul style="list-style-type: none"> +1.715e+00 +1.575e+00 +1.435e+00 +1.295e+00 +1.155e+00 +1.015e+00 +8.747e-01 +7.347e-01 +5.947e-01 +4.547e-01 +3.147e-01 +1.747e-01 +3.473e-02
<p>USG (passivation)</p>	 <p>S, Mises (Avg: 75%)</p> <ul style="list-style-type: none"> +6.964e+01 +5.377e+01 +4.891e+01 +4.405e+01 +3.917e+01 +3.431e+01 +2.944e+01 +2.458e+01 +1.971e+01 +1.484e+01 +9.979e+00 +5.113e+00 +2.467e-01

Tableau 5 : Contraintes équivalentes maximales de Von Mises 0/100°C

➤ Le cycle thermique -40°C /125°C :

Pièce	Contraintes équivalentes maximales de Von Mises
PCB	 <p>S, Mises (Avg: 75%)</p> <ul style="list-style-type: none"> +1.879e+01 +1.723e+01 +1.566e+01 +1.410e+01 +1.253e+01 +1.096e+01 +9.397e+00 +7.821e+00 +6.255e+00 +4.699e+00 +3.132e+00 +1.566e+00 +1.605e-05
Bille de Brasure	 <p>S, Mises (Avg: 75%)</p> <ul style="list-style-type: none"> +5.201e+01 +4.771e+01 +4.341e+01 +3.912e+01 +3.482e+01 +3.052e+01 +2.623e+01 +2.193e+01 +1.763e+01 +1.333e+01 +9.038e+00 +4.740e+00 +4.433e-01
Cuivre	 <p>S, Mises (Avg: 75%)</p> <ul style="list-style-type: none"> +1.133e+02 +1.041e+02 +9.490e+01 +8.568e+01 +7.647e+01 +6.725e+01 +5.804e+01 +4.882e+01 +3.960e+01 +3.039e+01 +2.117e+01 +1.196e+01 +2.743e+00

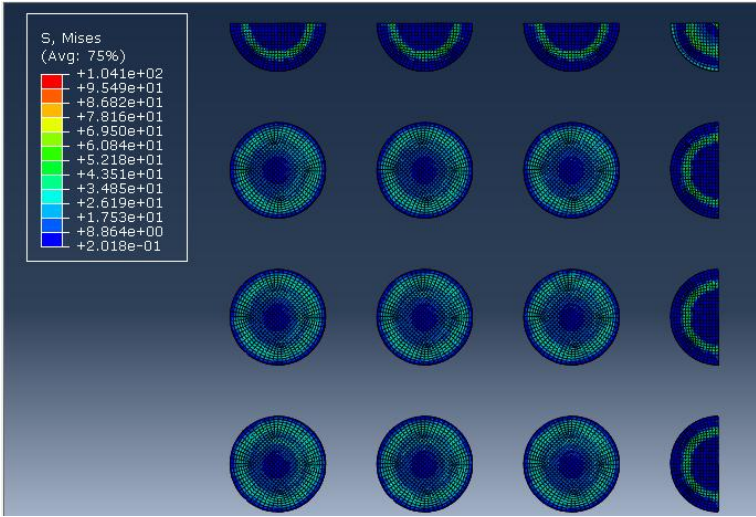
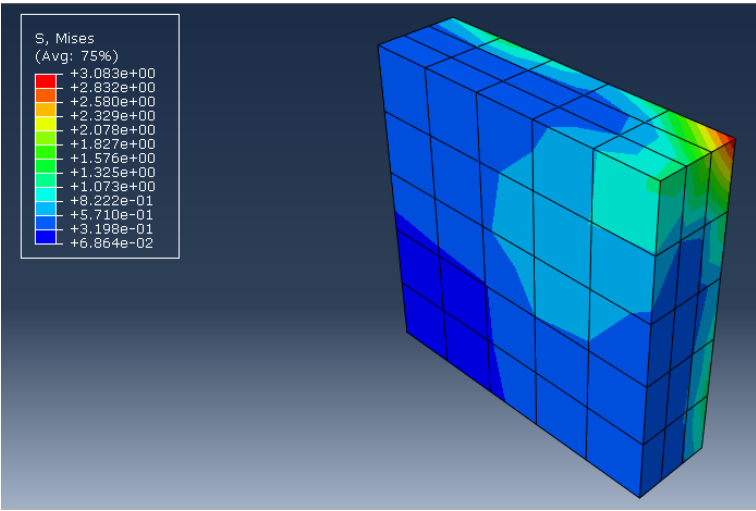
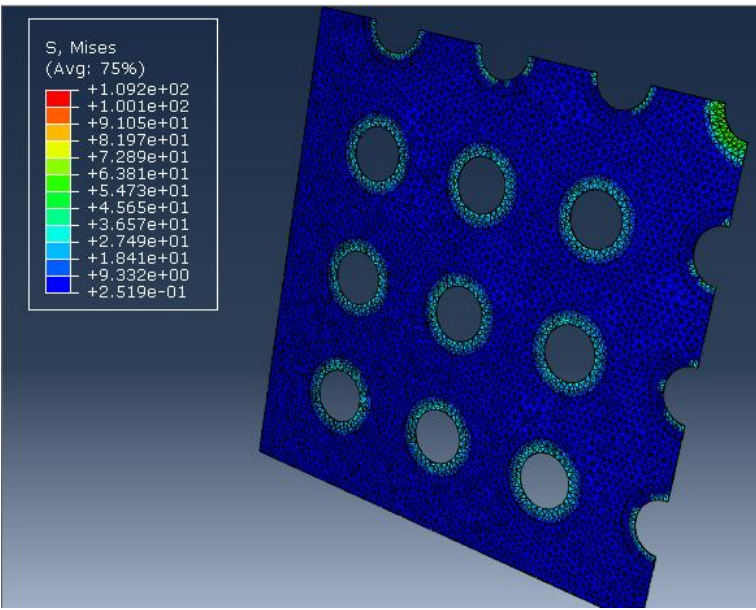
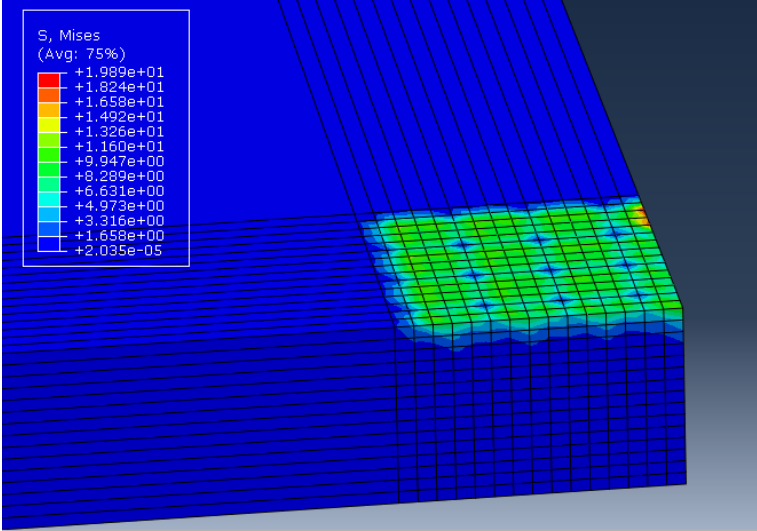
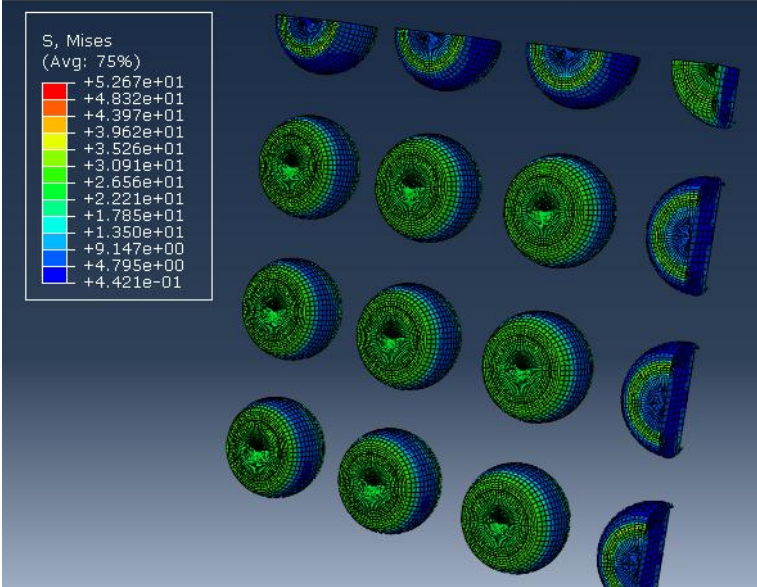
<p>Aluminium</p>	 <p>S, Mises (Avg: 75%)</p> <ul style="list-style-type: none"> +1.041e+02 +9.549e+01 +8.682e+01 +7.816e+01 +6.950e+01 +6.084e+01 +5.219e+01 +4.351e+01 +3.485e+01 +2.619e+01 +1.753e+01 +8.864e+00 +2.018e-01
<p>Silicium</p>	 <p>S, Mises (Avg: 75%)</p> <ul style="list-style-type: none"> +3.083e+00 +2.832e+00 +2.580e+00 +2.329e+00 +2.078e+00 +1.827e+00 +1.576e+00 +1.325e+00 +1.073e+00 +8.222e-01 +5.710e-01 +3.198e-01 +6.864e-02
<p>USG (passivation)</p>	 <p>S, Mises (Avg: 75%)</p> <ul style="list-style-type: none"> +1.092e+02 +1.001e+02 +9.105e+01 +8.197e+01 +7.289e+01 +6.381e+01 +5.473e+01 +4.565e+01 +3.657e+01 +2.749e+01 +1.841e+01 +9.332e+00 +2.519e-01

Tableau 6: Contraintes équivalentes maximales de Von Mises -40/125°C

➤ Le cycle thermique -55°C /125°C :

Pièce	Contraintes équivalentes maximales de Von Mises
PCB	 <p>S, Mises (Avg: 75%)</p> <ul style="list-style-type: none"> +1.989e+01 +1.824e+01 +1.658e+01 +1.492e+01 +1.326e+01 +1.160e+01 +9.947e+00 +8.289e+00 +6.631e+00 +4.973e+00 +3.316e+00 +1.658e+00 +2.035e-05
Bille de Brasure	 <p>S, Mises (Avg: 75%)</p> <ul style="list-style-type: none"> +5.267e+01 +4.832e+01 +4.397e+01 +3.962e+01 +3.526e+01 +3.091e+01 +2.656e+01 +2.221e+01 +1.785e+01 +1.350e+01 +9.147e+00 +4.795e+00 +4.421e-01

<p>Cuivre</p>	
<p>Aluminium</p>	
<p>Silicium</p>	

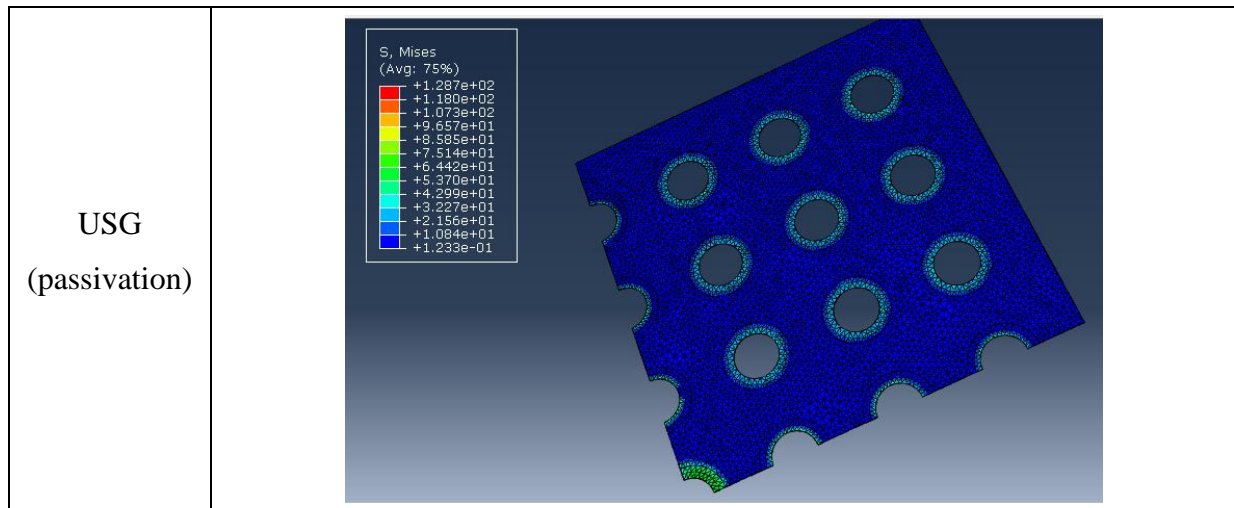


Tableau 7 : Contraintes équivalentes maximales de Von Mises -55/125°C

➤ **Le cycle thermique -60°C /150°C :**

Pièce	Contraintes équivalentes maximales de Von Mises
-------	---

<p>PCB</p>	<p>S, Mises (Avg: 75%)</p> <ul style="list-style-type: none"> +1.293e+01 +1.186e+01 +1.078e+01 +9.700e+00 +8.622e+00 +7.544e+00 +6.466e+00 +5.388e+00 +4.311e+00 +3.233e+00 +2.156e+00 +1.078e+00 +2.603e-05
<p>Bille de Brasure</p>	<p>S, Mises (Avg: 75%)</p> <ul style="list-style-type: none"> +5.408e+01 +4.963e+01 +4.519e+01 +4.075e+01 +3.631e+01 +3.186e+01 +2.742e+01 +2.298e+01 +1.854e+01 +1.409e+01 +9.651e+00 +5.208e+00 +7.660e-01
<p>Cuivre</p>	<p>S, Mises (Avg: 75%)</p> <ul style="list-style-type: none"> +6.567e+01 +6.065e+01 +5.564e+01 +5.063e+01 +4.561e+01 +4.060e+01 +3.559e+01 +3.057e+01 +2.556e+01 +2.055e+01 +1.553e+01 +1.052e+01 +5.507e+00

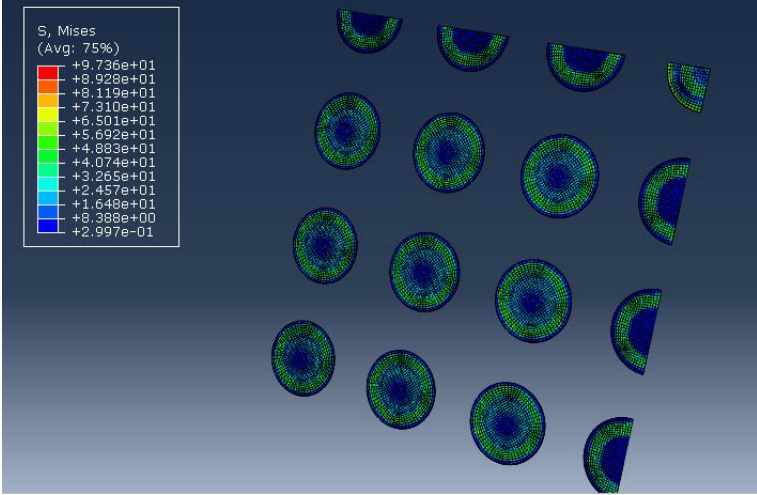
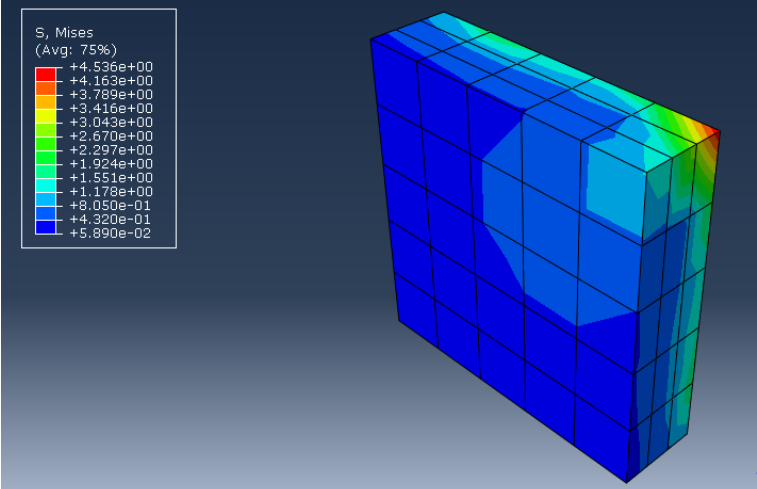
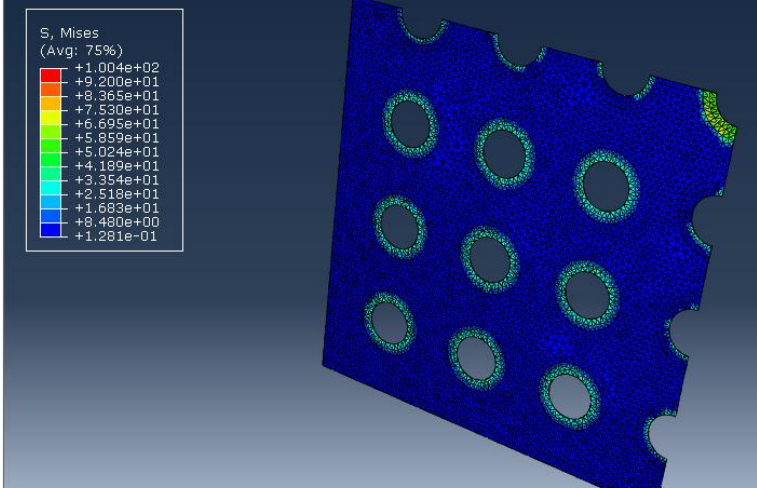
Aluminium	
Silicium	
USG (passivation)	

Tableau 7 : Contraintes équivalentes maximales de Von Mises -60/150°C

Une comparaison des zones de concentration des contraintes obtenues par les différents cycles montre que les éléments ont la même zone de concentrations. On peut dire que le type de cyclage n'a aucune influence significative sur la répartition des contraintes dans le microcomposant. Nous avons comparé dans un second temps l'amplitude des contraintes en fonction des cycles thermiques imposés.

5. Evolution des contraintes équivalentes :

L'évolution des contraintes dans les éléments constituant l'assemblage est donnée par la figure 24.

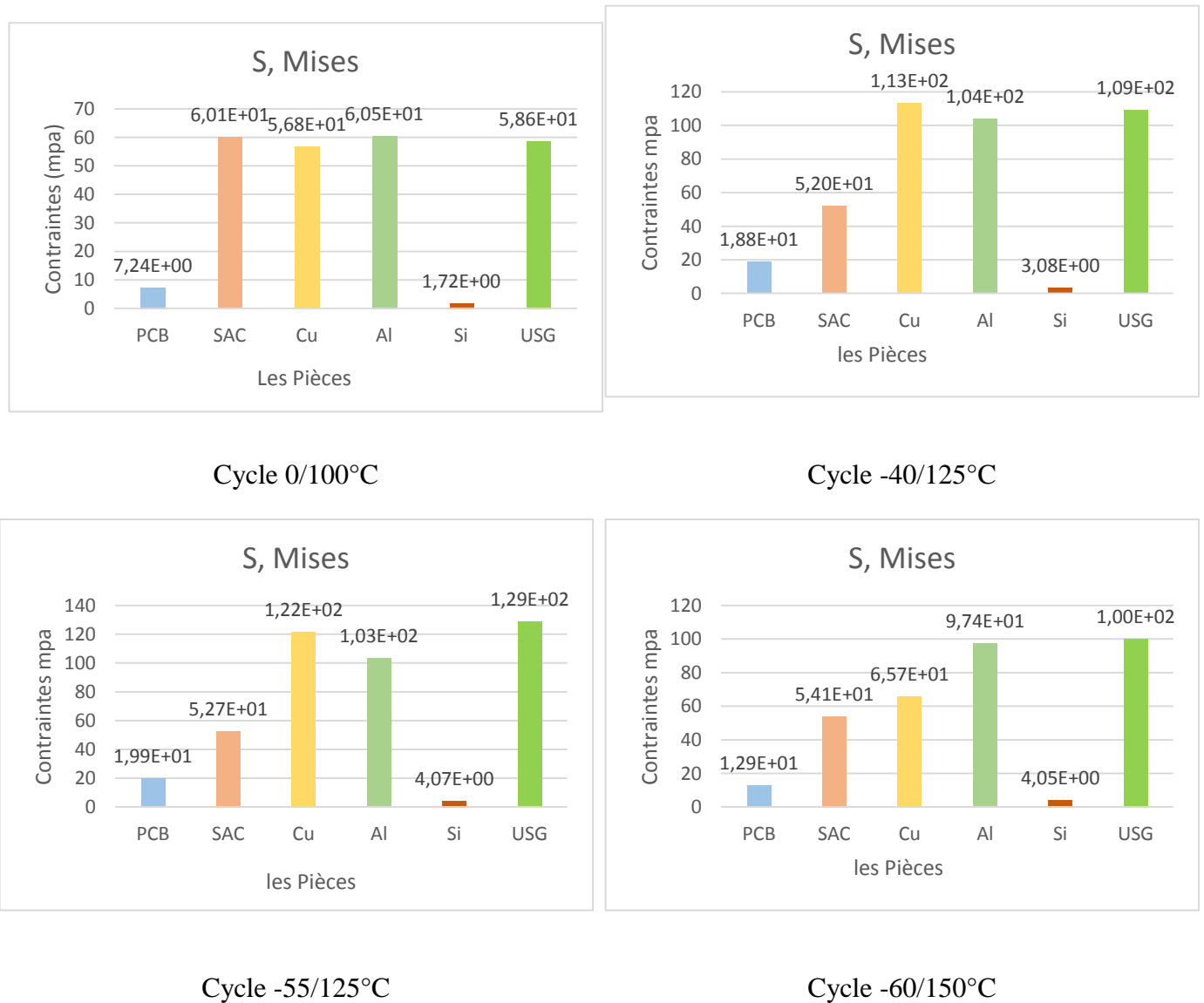


Figure 24 : Evolution de la Contrainte équivalente maximale de Von Mises en fonction du cycle thermique imposé.

On note que pour chaque cycle, l'USG, l'aluminium et le cuivre présentent les valeurs les plus importantes. Le cycle -40/+125 est celui qui donne les valeurs les plus importantes des contraintes.

En plus des contraintes, nous sommes intéressés aux déformations plastiques des billes de brasure.

6. Déformation Plastique :

L'évolution de la déformation plastique en fonction du temps est donnée par la figure 25. Nous constatons qu'au retour à température ambiante (3600 s), les billes de brasure conservent une déformation relativement importante. Le cycle 0/100 °C est celui qui présente le niveau le plus élevé de cette déformation.

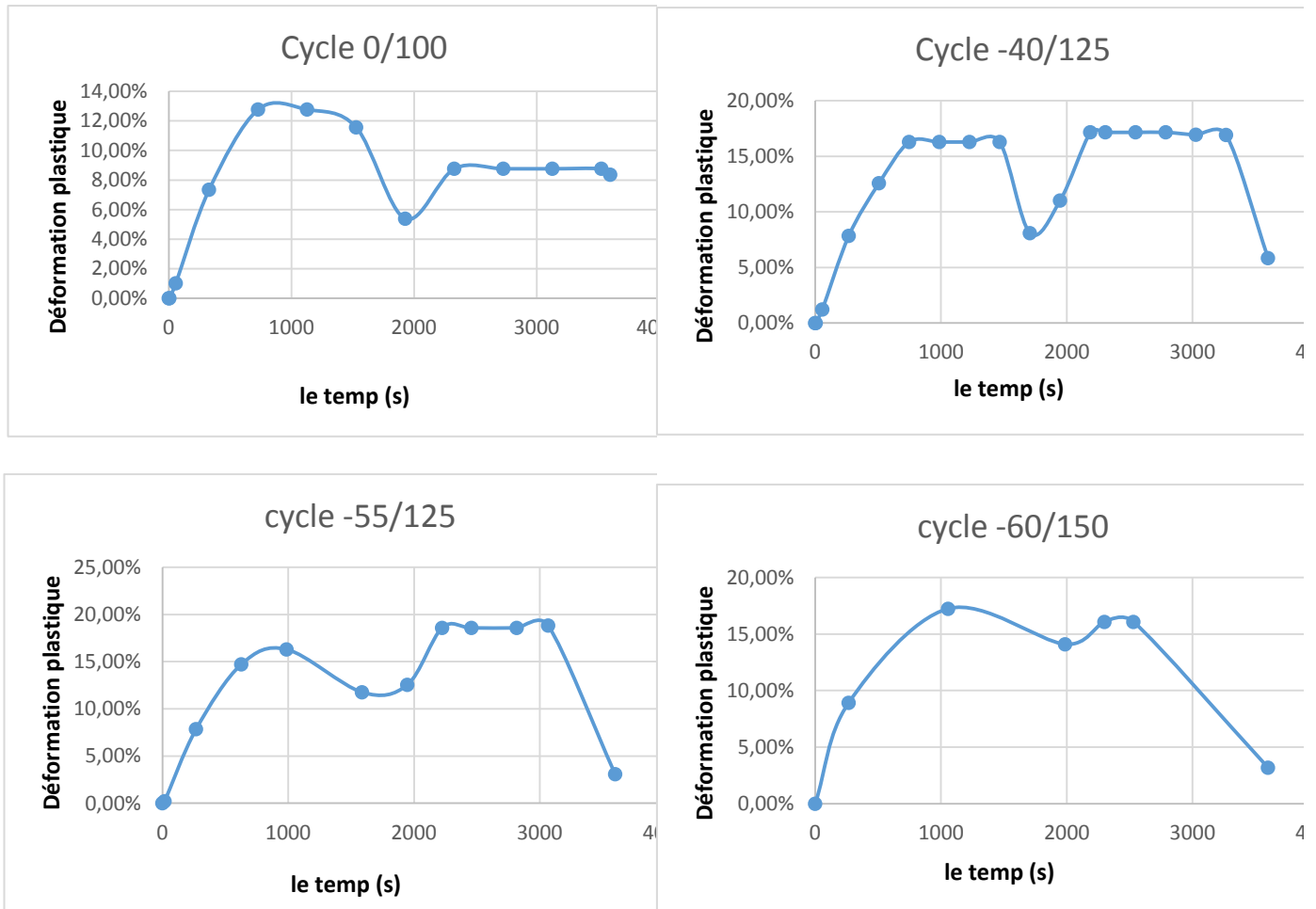


Figure 25. Évolution de la déformation plastique des billes de brasure en fonction du temps

Conclusion :

L'analyse numérique menée dans le présent travail a montré la sensibilité des composants numériques de type flip chip aux fluctuations de température. En effet, les cycles de température imposés lors des tests accélérés de fiabilité conduisent à un état de contrainte et de déformation dans les différents éléments constituant le microcomposant. Une comparaison entre les états de contraintes et de déformations montre que le composant conserve ses zones de concentration de contraintes et de déformation quelque soit le cycle imposé. Cependant, les amplitudes des contraintes et des déformations changent en fonction du cycle imposé. Pour la déformation plastique des billes de brasure, le cycle 0/100

est celui qui présente les déformations les plus importantes. De ce fait, dans le cas d'une absence de conditions pour faire les tests à froid, le cycle 0/100 peut donner une réponse sur la fiabilité des composants de type flip chip.

CONCLUSION GENERALE

Les recherches bibliographiques menées, nous ont montré l'importance de la fiabilité thermomécanique des microcomposants dans la fabrication de ces derniers. Ainsi les composants constituant des flip chips et les défaillances générées par les différents coefficients de dilatation thermique sont des paramètres à prendre en considération lors du développement des nouveaux composants. L'effet non négligeable de la température sur la tenue mécanique des microcomposants électroniques a été discuté.

L'analyse numérique menée dans le présent travail a montré la sensibilité des composants numériques de type flip chip aux fluctuations de température. En effet, les cycles de température imposés lors des tests accélérés de fiabilité conduisent à un état de contrainte et de déformation dans les différents éléments constituant le microcomposant. Une comparaison entre les états de contraintes et de déformations montre que le composant conserve ses zones de concentration de contraintes et de déformation quelque soit le cycle imposé. Cependant, les amplitudes des contraintes et des déformations changent en fonction du cycle imposé. Pour la déformation plastique des billes de brasure, le cycle 0/100 est celui qui présente les déformations les plus importantes. De ce fait, dans le cas d'une absence de conditions pour faire les tests à froid, le cycle 0/100 peut donner une réponse sur la fiabilité des composants de type flip chip.

En plus des résultats obtenus, cette étude nous a permis de nous familiariser avec le code de calcul par éléments finis Abaqus et de comprendre les bases du comportement mécanique des matériaux.

REFERENCES BIBLIOGRAPHIQUES

- [1] John H. Lau Fellow ASME ASM Pacific Technology, 16-22 Kung Yip Street, Kwai Chung, Hong Kong, China Article: Recent Advances and New Trends in Flip Chip Technology p1-2
- [2] Tsukada, Y., Tsuchida, S., and Mashimoto, Y., 1992, "Surface Lamina Circuit Packaging," 42nd IEEE Electronic and Components Technology Conference (ECTC), San Diego, CA, May 18–20, pp. 22–27
- [3] Wiyao KPOBIE thèse doctorat Modélisation 3D d'assemblages flip chip pour la fiabilisation des composants électroniques à haute valeur ajoutée de la famille « More than Moore » L'UNIVERSITÉ DE LORRAINE p 13
- [4] Claudine Vasseur, « Les Méthodes D'assemblages », 09/01/2005. <http://www.esiee.fr/~vasseurc/assemblage.pdf>. [Accessed : 25-Jul-2014].
- [5] <http://www.eleceng.adelaide.edu.au/Personal/alsarawi/node9.html>
- [6] Wiyao KPOBIE thèse doctorat Modélisation 3D d'assemblages flip chip pour la fiabilisation des composants électroniques à haute valeur ajoutée de la famille « More than Moore » L'UNIVERSITÉ DE LORRAINE p 17-18
- [7] C. Davoine, "Densification des connexions 'Flip-Chip' grande surface : Analyse de L'assemblage d'un détecteur infrarouge et Mise au point d'une technologie innovante," Ecole Nationale Supérieure des Mines de Saint-Etienne, 2006.
- [8] SYSTEM PLUS S. A., "Interconnexion puce-boîtier flip chip," 1997. [Online]. Available: <http://www.systemplus.fr/documents/97intercoflipchip.pdf>. [Accessed: 10-Oct-2012].
- [9] https://semiengineering.com/knowledge_centers/packaging/advanced-packaging/3d-ics/through-silicon-vias/
- [10] Komi Atchou Ewuame THESE DE DOCTORAT Analyse Expérimentale et Numérique des Contraintes Thermomécaniques Induites lors des Procédés Émergents de Fabrication de Puces Électroniques au moyen des Capteurs Embarqués de l'Université de recherche Paris Sciences et Lettres PSL Research University Préparée à MINES ParisTech p7 -8
- [11] http://oatao.univ-toulouse.fr/17829/1/Parent_G.pdf p42-43

REFERENCES BIBLIOGRAPHIQUES

- [12]-Sadhana Radhakrishnan- Stress Analysis of Embedded Devices under Thermal Cycling - Portland State University p-19
- [13] Tae-Kyu Lee, Thomas R. Bieler, Choong-Un Kim, Hongtao Ma Fundamentals of Lead-Free Solder Interconnect Technology p114-115
- [14] JEDEC Standard, JESD22-A104D, Thermal cycling, March 2009.
- [15] Dhafer Abdulameer Shnawah, Mohd Faizul Mohd Sabri, Irfan Anjum Badruddin Microelectronics Reliability 52 A review on thermal cycling and drop impact reliability of SAC solder joint in portable electronic products Department of Mechanical Engineering, University of Malaya, 50603 Kuala Lumpur, Malaysia
- [16]http://perso.univlemans.fr/~fcalvay/projetsmnr/v/model_crash_abaqus.htm université du main France 2004-2005
- [17] Nicolas Cousin -Adrien Montigny, projet de fin d'études, modélisation numérique du comportement d'un microcomposant soumis à un chargement thermomécanique école polytechnique de l'université de tours